シリコン (Si) フォトニクスと光回路実装技術

蔵田 和彦*

Silicon Photonics and Opt_electronics Packaging Technology

Kazuhiko KURATA*

* 技術研究組合光電子融合基盤技術研究所 (〒305-8569 茨城県つくば市小野川 16-1 産業技術総合研究所 西 SCR 棟)

* Photonics Electronics Technology Research Association (PETRA) (AIST West SCR, 16-1 Onogawa, Tsukuba, Ibaraki 305-8569)

はじめに

Si フォトニクスは、2000 年代の初頭に、CMOS プロセスを適用した低損失微細光導波路、光変調器動作の実証以降、将来の光電子集積を実現するコアデバイス技術として研究開発が活発化している。一部実用化もされ、遠い技術から近未来の画期的技術としての認識も広まって来ている。Si フォトニクスの魅力は、従来の光デバイスでは達成できない超小型、高集積化、省電力化、低コスト化があり、LSI と同様に共通のプロセス技術を用いて、設計でさまざまな光集積回路ができる点にある。最終的には光と電子回路が融合した大規模な光電子融合集積回路の実現が期待されている。電子回路ではデバイスの進化と共に、魅力を最大限引き出せるよう実装技術も進化してきた。光集積回路でも Si フォトニクスの出現で光回路実装技術においても進化が必要となってきた。光回路実装の特異性は光接続技術に行き着くと言われているが、Si フォトニクスの魅力を最大限引き出せる光回路実装と電子回路実装双方が融合した実装構造の開発が喫緊の課題となってきた。本稿では Si フォトニクス技術の全体像を俯瞰した後、光回路実装の視点から Si フォトニクス技術が光インターコネクションのコア技術として発展するための課題を述べる。

1. Si フォトニクス技術の全体像

Si フォトニクス技術は、主に CMOS プロセス技術を活用し、光集積回路を Si ウェハ上に形成する技術である。従来の光回路が個別光機能をディスクリットに組み合わせていたのに対し、プロセスで一括作製でき、超小型、高密度、低コスト化が期待されている。一方、作製には巨額の半導体プロセスインフラが必要であり、光集積回路開発のために 1 社でインフラを整備することは不可能である。よって光集積回路の開発ではプロセスインフラを持つ研究拠点および CMOS ファブと連携した開発が必要となっている。従来の主な光デバイスが各企業、研究機関で垂直統合的に開発され実用化されていたのに対し、半導体と同様の水平分

業に基づく新しいエコシステム構築に向けた動きが同時に進行している^{1),2)}。図 1 にファブ、研究機関から実装、システムまでの Si フォトニクスを取り巻く各階層の関係を示す。Si フォトニクスの大部分の光回路は、CMOS プロセスだけで作製が可能であるが、光結合器のように、光集積回路で必須であるが、CMOS プロセス以外の光固有のプロセスも必要なデバイスが存在する。図 2 に CMOS プロセス光固有のプロセスおよび実装における主要技術要素を示す。CMOS プロセス以外の部分に関しては、光集積回路設計側と固有プロセスを行う研究拠点が連携した開発が必要となる。特に、光接続は光固有のプロセスが必要で、かつ実装構造、工程との関連性が高くデバイスと後工程との整合性が重要となる部分である。

Si フォトニクス技術の主要な活用先に光インターコネクションがある。図 3 に Si フォトニクスが狙うべき光インターコネクションの領域を示す。光インターコネクションはサーバ筐体間接続に光電気変換機能をコネクタ内に内蔵した AOC (Active Optical Cable) が使用され始めている。AOC では、筐体内のボードは従来と同一でケーブルのみを取り換えて使える利便性はある。しかし、今後、顕在化すると見られている I/O ボトルネックの解決には筐体内への光インターコネクション適用が必須となってくる。コスト、サイズ、信頼性が筐体内への光インターコネクション適用の壁となってきたが、Si フォトニクス技術はこの壁を一気に超えるポテンシャルを秘めている。集積化による低コスト化、高密度化に加え、Si フォトニクスの光集積回路は CMOS — LSI 技術に基づく信頼性の知見の活用によりデバイスそのものは非常に信頼性が高いと考えられている。一方実装では、集積化による接続点の削減や半導体の実装技術を活用した光回路実装技術の適用により、半導体パッケージと同等の信頼性が得られると思われる。今後のデータ、知見の蓄積が必要であるが、近い将来に、課題は克服されていくものと思われる。筐体内への適用が可能となると、同じ技術が従来の AOC や民生機器への組み込みなど、活用範囲は一気に拡大していくと思われる。国内では、2012 年より Si フォ

図1. Si フォトニクスを取り巻く各階層の関係

図2. プロセスおよび実装における主要技術要素

図3. Si フォトニクスの狙う領域

トニクス技術を用い高光集積光回路の実用を目指すプロジェクトが開始されており、デバイスと実装開発が並行して進められている³⁾。

2. Si フォトニクスニクスの基本光回路⁴⁾

光インターコネクションでは、光送受信器の高密度集積化が求められる。Si フォトニクス技術適用の光送受信器の基本構成例を図4に示す。例では光集積回路が形成されたSi チップに送受信IC、LDと光、電気の入出力端子を設けた□5 mmのチップ型の光トランシーバを示している。Si フォトニクスでは、Si ウェハ上に、光変調器、受光素子、光分岐、スポットサイズコンバータ(SSC)、グレーティングカプラなどがプロセスにより形成される。基本回路の概略を以下に述べる。実装技術と関連の高い、電子回路集積、光源搭載および光接続に関するスポットサイズコンバータ(SSC)、グレーティングカプラに関しては次項で述べる。

2.1 光導波路

光導波路は、Si 基板と表面Si層との間に石英のSiO₂層を挟んだSilicon on Insulator (SOI) 基板の表面Si層にパターニング、エッチングで形成される。Siは1.2 μm以上の波長で透明であり、通常光通信で持ちいられている1.3 μm～1.55 μm帯の長波の波長が用いられる。Siの屈折率は3.5と

図4. 光の基本構成例送受信器

高く $1\mu\text{m}$ 以下の領域に光を閉じ込める事が可能で、このため急峻に曲げても損失が生じない光導波路が得られる。断面が凸形状のリブ型導波路と、完全に Si をエッチングして矩形形状としたチャネル導波路があり、必要な曲げ径、許容損失、偏光無依存化可否、加工ばらつきなどを考慮して選択される。小型、高密度化を狙う場合には閉じ込めの強いチャネル型が用いられる。カプラや合分波器はこれらの光導波路とそれぞれの機能を得るための固有の形状を組み合わせて形成される。原理は従来の光導波路と同じであるが、非常に小型になるのが特徴で、その分、高い加工精度が必要となる。

光変調器は、キャリアプラズマ効果[†]を利用し、光導波路の屈折率を変化させることで干渉系の位相を制御し変調する方式が主流となっており、キャリア注入方法により MOS 型、PIN 型、PN 型の 3 つに分類される。光変調構造ではマッハツエンダー (MZ) 型とリング型がある。非線形効果を利用した光変調器の研究やフォトニック結晶を適用しスローライト[†]で効率を上げる例もある。現在の実用レベルの構造としてはマッハツエンダー (MZ) 型が主流であり、小型・高効率化が課題である。

受光素子は Si 上に Ge を成長させ受光素子として用いる方法が主流となっている。電子制御方法として PIN 型、MSM 型およびアバランシェフォトダイオード (APD) があり、光学制御構造として、面型、導波路型に分類される。

3. Si フォトニクスにおける光回路実装技術の課題

Si フォトニクスでは、デバイス性能を決める光変調器、受光素子は Si ウェハ上に集積され、CMOS プロセスがベースのため、均一性が高く、高性能のデバイスが設計可能であり、プロセスと設計に閉じて、デバイス性能の向上、最適化が可能である。一方、以下に述べる光電子集積および光接続部は、デバイスレイアウトと後工程および完成させ

るべき最終形が密接に関係するため相互の摺り合せ設計が重要である。

3.1 光電子集積

Si フォトニクスでは Si チップ上で光集積回路を形成する点で電子回路との整合性がよく、光回路と電子回路の集積が光集積回路の開発と並行して進められて来た。現在、光集積回路と合わせ光送受信器としての集積実証の報告が増えてきている。図5に提案されてきた光集積回路と電子回路の集積構造を示す。

電子回路と光回路を Si ウェハ上に共通プロセスで一括形成するフロントエンドインテグレーションが Si フォトニクスの最終形態の理想であると考えられてきた。しかし電子回路と光回路のディメンションは現時点では一桁以上異なっており、同一プロセスで作製するには必ずしも整合性が良いとは限らない。そこでバックエンドプロセスにて再度 Si 層を形成し、そこに光集積回路を形成するバックエンドインテグレーションや電子回路と光集積回路を別々のウェハで作製した後に張り合わせるフリップチップボンディング方式が提案されている⁵⁾。バックエンドインテグレーションはバックエンドで低損失な Si 光導波路の作製に技術的課題が多いことから、フリップチップボンディング方式が、近未来での主流となりつつある。現在の Si フォトニクスへの適用プロセスは技術的に枯れた 130 nm ~ 90 nm が適用されているのに対し、電子回路では、低消費電力化を目的に 40 nm ~ 28 nm のプロセスが適用されている。フリップチップボンディング方式では、それぞれに適用可能な最適なプロセスで作製した後、貼り合わせるため性能の向上が図れる利点がある。いずれ Si フォトニクスでも電子回路と同等のプロセスが適用可能になれば、フロントエンドインテグレーションに戻る可能性もある。

3.2 光接続

光接続には、光源と光導波路との接続と Si 光導波路と外

図 5. 光回路と電子回路の集積構造分類

方式			結合損失	PDL	波長帯域	備考
シリコン側	表面結合	1D-Grating	1~2dB	× ↑ Grating	~40nm Δ	主に光トランシーバの光入出に適用、出射角の波長依存性あり 高精度確保が必要
		2D-Grating	~3dB?	○	~40nm Δ	
	端面結合 (SSC)	シリコンコア縮小	1dB可能	○	~100nm	SMFと同一のMFD10μm難通常 MFD~3umが多い LDとのバットカップリングに適用
		シリコンコア拡大	1~2dB withリブ (実験)	○	~100nm	光固有のプロセス ガラス/Si厚膜プロセス必要
		端接導波路移行 (Grating)	2.6dB with細線 (実験)	× ↑ Grating	× ↑ Grating	
ファイバ側	ファイバコア縮小 (シリコンSSC要求倍率緩和)		1dB可能	○	○	MFD~1μmの箇所で接続のため 高精度実装必要
レンズ結合 (シリコンSSC要求倍率緩和)			1dB可能	○	○	アセンブリ工程が上記より増加 低コストに難 高精度実装必要

図 6. 光接続機構の分類

部の光伝送媒体との接続の2箇所存在する。

光源と光導波路の接続

光源と光導波路との接続では、LDをSi上でレンズ、アイソレータとハイブリッドにマイクロサブアセンブリ化したチップをSiフォトリソ光集積基板上に光軸調整して接着する方法での実用化例がある⁹⁾。光集積基板に対しサブアセンブリのサイズの小型化が今後の課題と思われる。他にLDを目合わせ技術により搭載するパッシブアライメント技術がある。パッシブアライメントでは実装精度内で所望の光結合損失を確保するために、Si光導波路およびLDのスポットサイズを3μm程度に拡大して接続され、良好な結果が報告されている。Siの直接発光の研究や化合物の貼り合せによる光源作製技術があり、UCSB/IntelのグループによるSOI基板上のSi導波路にAlGaInAs/InP活性層をウェハボンディングを用いて貼り合わせたハイブリッドシリコンレーザ構造での室温連続動作が良く知られている。光トランシーバに要求される十分な光強度の確保、小型化、多ch化の点では、サブアセンブリからパッシブアライメントまたは貼り合わせと進化するのではないかと考え

れる。Siを直接発光させる研究も進められているが実用には、もう少し時間がかかるものと思われる。

光集積回路と外部の光伝送媒体との接続

光集積回路と外部の光伝送媒体との接続では、シングルモードの光伝送路と接続する場合には、光集積回路の光導波路のスポットサイズを光伝送路(~10μm)と適合させる必要がある。さまざまな光接続方法が提案されている。大きくは光集積回路側に光スポットサイズを制御するためのグレーティングやスポットサイズ変換(SSC)を形成する方法と、光伝送路側のスポットサイズを制御する方法がある。光伝送路側を光集積回路のスポットサイズに合わせた場合、スポット径が~1μmオーダーとなり0.1μm以下の実装精度が要求され、光実装の点では安定した接続に大きな課題が生ずる。光集積回路側でスポットサイズを制御して光伝送路との接続で実現解を見つけていく必要があり、光回路実装のパッケージング技術との摺合せが必要となる。図6に光回路入出力部での光接続機構の分類を示す。図ではSiフォトリソの光集積回路がシングルモードであり、シングルモード伝送路との接続が中心となっている

図7. 各階層での接続技術の比較

が、それぞれに課題を有する。光インターコネクションが光送受信器を1:1で接続するだけの用途と考えると受信機側に面型の受光素子を用い、ファイバだけでなくポリマー光導波路なども用いたマルチモード伝送路の適用もある。このような背景から、 $1.3\mu\text{m}$ 帯で長距離伝送化を狙ったマルチモードファイバでSiフォトリクスを用いた光トランシーバでの伝送の報告も出てきている⁷⁾。

ここで、電気と光の実装階層について考察する。電気では、集積回路の誕生以来、IC/LSI実装階層でワイヤボンディングやフリップチップ実装、PKG実装階層でリードフレームやフリップチップ実装、ボード、筐体階層でのコネクタ接続と各階層での接続方法が完成されてきた。一方、光実装でみると、筐体階層で光コネクタ接続やスプライスが実用化され、デバイス側からSiフォトリクス技術に代表される光IC/階層での技術が生まれてきているが、光IC階層で、電気でワイヤボンディングやフリップチップなどに相当する技術はまだ出てきていない。

現在は光集積回路と光伝送路は光ファイバアレイ端末やレンズを介して接続されているが、電気の視点で見るとボード、筐体階層のコネクタ接続技術をICとの接続に適用している、もしくは真空管時代のはんだ付けをICの実装に適用しているのと同様のレベルである様に思える。電気でのICの入出力パッド（接続方法との摺り合わせで最適化されてきた）に相当する部分が、光集積回路におけるスポットサイズ制御などの光入出力路であるとする、光回路実装技術からはワイヤボンディングやフリップチップ実装に相当する光接続技術のアイデアが必要で、光集積回路側、光回路実装側双方の摺り合わせによる光集積回路階層での接続技術確立が、必須になると思われる。Siフォトリクスでは半導体微細加工技術を活用した光集積回路に注目が集まりがちであるが、電子回路がIC、LSIからVLSIへの発展とともに実装技術も進化してきた事を考えると、Siフォ

トリクス技術の発展には光回路実装技術の進化が不可欠であると言える。図7に各階層での電気と光の接続技術の比較を示す。チップからボードまでの光接続技術の革新が現在求められている。Siフォトリクス技術の期待は最終的には電気と光の技術が融合した光電子融合による高機能、高性能集積回路の実現にある。今後、これらの階層の光接続技術において革新的なアイデアと開発が強く望まれる。

4. Siフォトリクスへを支える光回路実装への期待

光集積回路をSiの微細加工技術で作製した場合、回路のコストは、ほぼ面積で決まる。CMOS_LSIのコストを想像すればわかるよう、高集積化するほど低コストとなり、従来の光回路よりドラスティックな低コスト化が可能となる。現時点では筐体間を接続するAOCがホットな話題であるが、その先には、さらに電子回路に溶け込むことが求められる。Siフォトリクスの最終目的は、電子に光伝送技術が溶け込んだ光電子融合への結実にある。従来、機器への導入コストとして、 $< \$1/\text{Gbps}$ でボード間、 $< 0.1/\text{Gbps}$ でオンボード光インターコネクションに適用されると言われてきた。光送受信器のコストは、光集積回路以外に、駆動IC、光電気部品、実装の占めるウェイトが大きい。その内、光集積回路、光源、駆動ICは粗くはチップ面積でほぼコストが決まり、前述のコスト目標も視野に入る。一方、光電気部品や実装に関しては従来の延長線上の簡素化、生産性の向上以外の低コスト化が必要と思われる。Siフォトリクスで光も電子回路のようにチップとなる場合、光回路実装にもブレークスルーが求められる。電子回路では、集積化の発展を支えるように、実装技術も新しい技術が開発されてきた。将来、光電子が融合の集積回路を実現するには、実装技術のブレークスルーが必要で光回路実装技術の重要な使命と言える。

(2014.5.2- 受理)

 文 献

- 1) <http://www.epixfab.eu/>
- 2) <http://opsisfoundry.org/>
- 3) http://www.petra-jp.org/pj_pecjs/index.html
- 4) <http://www.helios-project.eu/Download/Silicon-photonics-course>
- 5) Y. Urino, et al.: "First Demonstration of High Density Optical Interconnects Integrated with Lasers, Optical Modulators and Photodetectors on a Single Silicon Substrate," ECOC Technical Digest © 2011 OSA We9
- 6) <http://www.chipworks.com/ja/technical-competitive-analysis/resources/blog/the-luxtera-cmos-integrated-photonic-chip-in-a-molex-cable/>

- 7) Xin Chen, et al.: "25Gb/s Transmission over 820m of MMF using a Multimode Launch from an Integrated Silicon Photonics Transceiver," ECOC2013 PD4-f-5

 † 用語解説

キャリアプラズマ効果：キャリア注入によるプラズマ効果でキャリア濃度により Si 導波路の屈折率が変化する現象

スローライト：フォトリック結晶などにより群速度が遅くなっている光

 著者紹介

蔵田和彦（くらた かずひこ）