高出力半導体素子における高放熱構造を実現するウェハ常温接合技術

日暮 栄治^{*}, 須賀 唯知^{*}

Room-Temperature Wafer Bonding for High-Heat Dissipation Structure in High-Power Semiconductor Devices

Eiji HIGURASHI^{*} and Tadatomo SUGA^{*}

^{*} 東京大学大学院工学系研究科精密工学専攻 (〒113-8656 東京都文京区本郷 7-3-1)

^{*} Department of Precision Engineering, School of Engineering, The University of Tokyo (7-3-1 Hongo, Bunkyo-ku, Tokyo 113-8656)

1. はじめに

近年、小型・高出力半導体レーザや発光ダイオードなどの高出力光源が、レーザディスプレイ（高輝度ディスプレイ、レーザTV、携帯プロジェクタ）、照明（レーザヘッドライト）、分析（蛍光分光分析）などの分野で求められ、活発な開発が進められている。例えば、垂直外部共振器面発光レーザ VECSEL (Vertical External Cavity Surface Emitting Laser)^{1),2)}、光励起半導体レーザ OPSL (Optically Pumped Semiconductor Laser)、または半導体ディスクレーザ SDL (Semiconductor Disk Laser) と呼ばれる次世代高出力レーザの開発が進められている。図1に典型的な VECSEL の構造を示す。半導体ゲイン領域を別の光源で光励起することで光学利得として用い、半導体素子を固体レーザ結晶のように用いることで、近紫外から中赤外領域の幅広い範囲の発振波長設計が可能で、ビーム品質を保ったまま高出力化が可能である。半導体レーザの諸特性は、活性層の温度と密接な関係があり、活性層の温度上昇は、最大光出力の低下を招く。また、半導体レーザの劣化速度は、温度上昇により指数関数的に上昇する。例えば、10℃の温度上昇に対して、アレニウスの式と典型的な活性化エネルギー 0.7~0.9 eV から、寿命は 1/2~1/3 に著しく低下する³⁾。すなわち、高出力レーザでは、発生した熱をいかに効率よく放熱させ、活性層の温度上昇を抑えるかというサーマルマネジメントが重要となる。従来、ゲイン領域（量子井戸構造）と DBR (Distributed Bragg Reflector) からなる半導体素子とヒートシンク（高熱伝導基板）が近接した高放熱構造光デバイスを実現するためには、格子定数（表1）の違いからヘテロエピタキシャル成長が困難であるため、はんだを用いた接合^{2),6)}や Liquid Capillary bonding⁷⁾ と呼ばれる親水処理した接合方法が試みられてきた。しかしながら、AgSn (3.5 wt% Ag, 融点: 221℃) や AuSn (80 wt% Au, 融点: 280℃) のようなダイアタッチ用はんだの熱伝導率は銅 (Cu) や金 (Au) などの金属と比較するとかなり小さく（表1）、はんだなどの接着層での熱障壁が問題となる。また、親水処理を

利用した接合は、高い接合強度を求めると高温のアニール処理が必要であり、ボイドの発生や熱膨張係数差に起因する熱応力発生による素子の劣化という課題があった。

本稿では、高出力半導体素子の高耐熱・高放熱実装技術として低温接合⁸⁾による試みを紹介する。表面活性化接合法 (Surface Activated Bonding) に着目し、直接遷移型 III-V 族化合物半導体のガリウム砒素 (GaAs) ウェハと大きな熱伝導率を有する IV-IV 族化合物半導体の炭化ケイ素 (SiC) ウェハを直接および Au 薄膜を介して常温接合した GaAs/SiC 高放熱構造が提案されている^{9),10)}。SiC の熱伝導率は、Si と比べて約3倍大きく、光デバイスの典型的なヒートシンク材料である Cu よりも大きな値をもつ（表1）。

図1. 典型的な垂直外部共振器面発光レーザ VECSEL (Vertical External Cavity Surface Emitting Laser) の構造模式図

表1. 各種材料の物性値（格子定数、線熱膨張係数、熱伝導率）の比較^{4),5)}

材料	格子定数 (Å)	線熱膨張係数 (×10 ⁻⁶ /K)	熱伝導率 (W/m·K)
GaAs	5.65	5.73	55
InP	5.87	4.6	68
Si	5.43	2.6	130
6H SiC	3.07 (a) 15.12 (b)	4.3-4.7	490
Cu		16.4	398
Au		14.4	317
AuSn		16	57
AgSn		30	33

2. 接着層材料および厚さが熱抵抗に及ぼす効果

半導体素子とヒートシンク間の接着層がどの程度半導体レーザの熱特性に影響を与えるのかを見積もるために、熱抵抗の数値解析を行った。

半導体レーザの熱特性を評価するパラメータとして、熱抵抗が用いられる。発熱量が P_{heat} [W] のとき、活性層の温度が ΔT [K] だけ上昇したとすると、このときレーザ素子の熱抵抗 R_{th} [K/W] は次式で与えられる。

$$R_{th} = \frac{\Delta T}{P_{heat}} \quad (1)$$

このように熱抵抗とは発熱量 1 W あたりの活性層温度上昇量に相当する。熱抵抗の上昇により活性層温度は上昇するため、熱抵抗をできるだけ小さくする必要がある。有限要素法による 2 次元熱伝導解析を MEMS 用設計・解析支援システム「MemsONE」¹¹⁾ で行った。熱抵抗の解析に用いた典型的な VECSEL 構造の解析モデルを図 2 に示す。また、表 2 に解析に使用した各種材料の物性値を示す。なお、薄膜の場合、フォノンの境界での散乱の影響が大きくなり、熱伝導率がバルクの場合に比べて低下することが報告されているが、解析にはバルクの値を用いている。図 2 の解析モデルにあるように、VECSEL に用いられる半導体素子はエピタキシャル成長により成膜されたゲイン領域 (GaAs) や DBR (GaAs/AlAs) が接着層を介しヒートシンク材 (SiC) に接合されている。熱源は、ゲイン領域の $\Phi 200 \times 2.5 \mu\text{m}$ の円筒領域である。ヒートシンクは、外部ペルチェ素子に取り付けられるためヒートシンク底面を一定温度 (25°C) とした。また、半導体レーザでは、固体を通じての熱伝導が支配的なため、外気への熱放散は無視した (外気に流出する熱流束はゼロと仮定した)。図 3 は、有限要素法解析による熱抵抗解析結果 (熱源とヒートシンク底面間の全熱抵抗で、チップ熱抵抗、接着層熱抵抗、ヒートシンク熱抵抗の和で示される) である。図 3(a) は、接着層なしに各種ヒートシンク材を半導体素子に直接接合させた場合の熱抵抗とヒートシンク材の熱伝導率の関係である。熱伝導率 500 W/mK までは熱抵抗が著しく低下しており、SiC をヒートシンクとして使用すれば効率的に熱抵抗を低減でき、Si に比べて熱抵抗を約 1/2 とできることがわかる。図 3(b) は、接着層 (はんだおよび Au) の厚さと熱抵抗の関係である。はんだには、光素子実装に用いられる AuSn (融点: 280°C) およびエレクトロニクス実装に用いられる AgSn (融点: 221°C) を用いた。ヒートシンク材は、SiC とした。はんだ (AuSn, AgSn) による接合では、はんだ厚さ $10 \mu\text{m}$ で約 5~10 K/W の熱抵抗増加がみられる。すなわち、発熱量 1 W のレーザを仮定すると活性層温度上昇量は 5~10°C となる。半導体素子とヒートシンクの直接接合や薄い金属中間層を介した接合が放熱に有効である。

図 2. 高出力半導体レーザの解析モデル

表 2. 熱伝導解析に用いた各種材料の物性値^{4),5)}

材 料	熱伝導率 (W/m·K)	比熱 (J/g·K)	密度 (g/cm ³)
GaAs (ゲイン領域)	55	0.33	5.32
AlAs/GaAs (DBR)	61	0.39	4.54
AgSn (3.5 wt% Ag)	33	0.15	7.36
AuSn (80 wt% Au)	57	0.15	14.7
Au	317	0.13	19.3
SiC	490	0.69	3.21

(a)

(b)

図 3. 熱抵抗解析結果, (a) 熱抵抗とヒートシンク材の熱伝導率の関係, (b) 熱抵抗と接着層厚さの関係

3. 直接ウェハ接合

表面活性化接合法は、中性高速原子ビームやイオンビームなどの物理的衝撃やラジカルなどによる化学的処理を用いて、表面の酸化物や吸着物などの不活性な層を除去する

ことにより活性化し、固体表面間に働く凝着力を利用して常温・低温で接合する技術である。本実験で使用した接合装置は、高真空チャンバ内に二つの高速原子ビーム源 FAB (Fast Atom Beam) を備えており、接合する 2 枚のウェハ試料表面に同時にアルゴン (Ar) の FAB を照射可能である。接合は以下の手順で行った。接合試料を真空チャンバ内に導入し、高真空に排気する。バックグラウンド真空度 5×10^{-6} Pa 以下になったところで、Ar FAB (電圧: 1.5 kV, 電流: 60 mA) を照射 (400 s) して表面を活性化する。活性化後に真空チャンバ内で速やかに荷重 (250 kgf) を印加 (300 s) して接合した。

接合には、CMP (chemical mechanical polish) 処理をした 2 インチの SiC (0001) ウェハ (ポリタイプ: 4H または 6H, 厚さ: 350 μm) と 3 インチ GaAs (100) ウェハ (厚さ: 350–450 μm) を使用した。

半導体ウェハの直接接合では、表面が接触した後の塑性変形によって接触面積が大きく拡大することは期待できないため、原子レベルでの表面の密着を実現するためには、接合材料表面が十分に平滑である必要がある。SiC および GaAs ウェハ接合試料がどの程度の表面粗さを持つのか、また Ar-FAB 照射により表面粗さがどのように変化するのかを調べるために、原子間力顕微鏡 (Atomic Force Microscope: AFM) で分析した。走査範囲: $1 \mu\text{m} \times 1 \mu\text{m}$ での rms 表面粗さ (R_{rms}) は、GaAs: 0.45 nm, SiC: 0.22 nm であり、直接接合に十分な表面粗さである。一般に Ar-FAB 照射時間が長くなれば、それに伴い表面粗さも増大するが、400 s 程度 Ar FAB を照射した時のそれぞれのウェハの表面粗さ (R_{rms}) は、GaAs: 0.40 nm, SiC: 0.39 nm であり、大きな表面粗さの増加は見られなかった。

図 4(a) は、接合した SiC (2 インチ)/GaAs (3 インチ) ウェハの写真である。SiC は比較的透明であるため、接合界面のボイド (未接合領域) の大きなものについては、肉眼でも確認できる。この例ではパーティクルに起因すると思われるボイドが存在するが、ウェハ周辺を除く全面で接合可能である。

接合した試料の機械的特性は、引張試験機による接合強度評価を行った。まず、接合したウェハ試料をダイシング

図 4. 接合試料の写真, (a) 直接接合した GaAs (3 インチ) / SiC (2 インチ) / ウェハ試料, (b) ダイシングした GaAs/SiC 試料 ($10 \times 10 \text{ mm}^2$)

ソーにより 10 mm 角に切断した。図 4(b) にダイシングした試料の写真を示す。ダイシングは、スピンドル回転数: 20,000 rpm, 送り速度: 1 mm/s で行っており、接合界面はこのようなダイシングに耐えられる表面エネルギーを有すると考えられる。ダイシングした試料を真鍮製治具 (断面 10 mm 角) に接着剤を用いて接着し、引張速度 0.1 mm/min で破断時の最大強度を測定した。平均 4.6 MPa の引張強度が得られた。破断面は、主に GaAs と SiC 接合界面であったが、一部 GaAs が SiC 側に移着している箇所も見られた。光学応用としては、十分な接合強度と考えられる。これまで、Ar-FAB により表面活性化接合した GaAs/Si の引張強度が 0.6 MPa と報告されており¹²⁾、これらと比較しても大きな値である。

接合界面の原子レベル微細構造観察には、加速電圧 300 kV 透過型電子顕微鏡 (Transmission Electron Microscope: TEM) を用いた。図 5 は、常温接合した GaAs/SiC 界面付近の透過電子顕微鏡による断面 TEM 像である。接合界面にボイ

図 5. 表面活性化常温接合で形成した GaAs/SiC 界面の断面透過電子顕微鏡 (TEM) 像, (a) 低倍率 TEM 像, (b) 高倍率 TEM 像

図 6. Au-Au 表面活性化接合（大気中，常温）において接合領域が広がる様子（成膜後の大気暴露時間：2,000 時間，Ar 高周波プラズマ処理時間：30 s）

ドなどは観察されず，原子レベルでの接合が実現されていることがわかる。接合界面に厚さ 2.5 nm 程度の中間層が確認できる。この中間層では，結晶格子の像が消失しており，非晶質層（アモルファス層）になっているものと考えられる。

4. Au 薄膜を介したウェハ接合

表面活性化接合技術は，半導体などの直接接合に限らず，任意の金属薄膜をウェハ表面に成膜することで，金属中間層を介した低温接合にも適用できる。特に，Au 薄膜を用いることで，大気中での接合が可能になる^{13)~17)}。また，ウェハ表面にマグネトロンスパッタ法で微結晶 Au 薄膜を形成し，成膜直後に大気中，室温，低荷重で接合する原子拡散接合法が報告されている^{18),19)}。

例えば，接合するウェハに電子ビーム蒸着法により形成した薄い Ti (3 nm)/Au (30 nm) 薄膜を用いて，大気雰囲気下，常温，低荷重下で接合することが可能である。一般に電子ビーム蒸着法などで厚さ数百 nm 程度の金属薄膜を形成すると粒界が成長し，表面粗さ (R_{rms}) は 1 nm を超えてしまうが，厚さ 50 nm 以下では，極めて平滑な表面が得られる。合成石英ガラスウェハ (R_{rms} : 0.19 nm) に Ti (3 nm)/Au (30 nm) 薄膜を電子ビーム蒸着した表面の表面粗さ (R_{rms}) は，0.43 nm 程度であり固相接合に十分平滑な表面が得られた。また成膜から長時間大気暴露した Au 薄膜は表面エネルギーが低下し，接合強度が低下するが，このような場合には Ar 高周波プラズマ処理による活性化が有効である。例えば，成膜後 2,000 時間大気暴露した Au 薄膜付ウェハの接合では，ブレード挿入試験（クラック・オープニング法）による接合エネルギーは，0.05 J/mm² と極めて小さな値で

図 7. Au-Au 表面活性化接合（大気中，常温）で形成した Au (30 nm)-Au (30 nm) 接合界面の断面透過電子顕微鏡 (TEM) 像

あったが，Ar 高周波プラズマ処理 (100 W, 30 s) したウェハでは，ブレードの挿入が困難であった。図 6 に接合の様子を示す。Au 成膜後 2,000 時間大気暴露したウェハに Ar 高周波プラズマ処理したウェハどうしを重ね合わせた。薄い空気層で浮いているが，ピンセットなどで軽く加圧すると接合領域が自発的に広がり，およそ 0.5 秒でウェハ全面の接合が完了する様子が観察された。ダイシェア試験では 50~70 MPa 程度のシェア強度が得られ，破断は合成石英の母材からであった。図 7 は Au-Au 接合界面の TEM 像である。大気中の接合であっても原子レベルで接合されていることが確認できる。

図 8. GaAs ウェハと SiC ウェハの Au-Au 表面活性化接合 (大気中, 常温), (a) 走査型超音波顕微鏡 (SAM) 像, (b) GaAs/SiC チップ (3 mm 角) のダイシエア試験後の破断面写真 (SiC 側)

本技術を GaAs と SiC ウェハの接合に適用した。図 8(a) に接合したウェハの走査型超音波顕微鏡 (Scanning Acoustic Microscope: SAM) 像を示す。SAM 像からはパーティクルに起因すると考えられるボイドが見られるが、ウェハ全面で接合されていることが確認できる。接合したウェハは 3 mm 角のチップにダイシングし、ダイシエア試験による強度評価を行った。ダイシエア強度は 10 MPa 前後であった。図 8(b) に SiC チップ側 (3 mm 角) の破断面写真を示す。GaAs の母材から破断が起きており、Au-Au 接合界面からの剥離は観察されなかったため、十分強固に接合されていることがわかる。すなわち、平滑な Au 薄膜を用いることで、常温、低荷重、大気雰囲気での強固な接合が可能である。

5. まとめ

表面活性化を用いた常温直接ウェハ接合および薄い Au 薄膜 (厚さ: 50 nm 以下) を介した大気中常温ウェハ接合により半導体素子の高放熱構造を形成する試みについて紹介した。格子定数や熱膨張係数の異なる異種材料の集積化では、低温接合技術がキーテクノロジーとなっている。本稿では、光素子に関する技術を紹介したが、表面活性化接合を用いた大容量光通信用 InP 系ダブルヘテロ接合バイポーラトランジスタの熱抵抗低減に関する研究も行われている²⁰⁾。また、接合界面の基礎的な解明も推し進めていく必要がある。サーモリフレクタンス法による界面熱コンダクタンス測定により、表面活性化接合界面に形成されたナノメートルオーダーのアモルファス層における熱輸送の評価の研究が進められている²¹⁾。今後、低温接合技術が多方面へと展開され、さまざまな高機能デバイスが創出されることを期待したい。

謝 辞

本記事で紹介した一部の研究は、JSPS 科研費基盤研究 (B) (25289085) の助成を受けたものです。

(2015.10.5-受理)

文 献

- 1) J. V. Sandusky and S. R. J. Brueck: "A CW external-cavity surface-emitting laser," IEEE Photonics Technology Letters, Vol. **8**, No. 3, pp. 313–315, 1996
- 2) M. Kuznetsov, F. Hakimi, R. Sprague, and A. Mooradian: "High-power (>0.5-W CW) diode-pumped vertical-external-cavity surface-emitting semiconductor lasers with circular TEM₀₀ beams," IEEE Photonics Technology Letters, Vol. **9**, No. 8, pp. 1063–1065, 1997
- 3) O. Ueda: "Reliability and Degradation of III–V Optical Devices," Artech House, 1996
- 4) New Semiconductor Materials, Characteristics and Properties [www.ioffe.ru/SVA/NSM/]
- 5) MatWeb [www.matweb.com]
- 6) S. Giet, A. J. Kemp, D. Burns, S. Calvez, M. D. Dawson, S. Suomalainen, A. Harkonen, M. Guina, O. Okhotnikov, and M. Pessa: "Comparison of thermal management techniques for semiconductor disk lasers," Proc. of SPIE, Vol. **6871**, 687115, 2008
- 7) Z. L. Liau: "Semiconductor wafer bonding via liquid capillarity," Appl. Phys. Lett., Vol. **77**, No. 5, pp. 651–653, 2000
- 8) 日暮栄治, 須賀唯知: "低温接合技術と光エレクトロニクスデバイス応用に関するレビュー," 電気学会論文誌 E (センサ・マイクロマシン部門誌), Vol. **134**, No. 6, pp. 159–165, 2014
- 9) E. Higurashi, K. Okumura, K. Nakasuji, and T. Suga: "Surface activated bonding of GaAs and SiC wafers at room temperature for improved heat dissipation in high-power semiconductor lasers," Japanese Journal of Applied Physics, Vol. **54**, 030207, 2015
- 10) K. Okumura, E. Higurashi, T. Suga, and K. Hagiwara: "Low-temperature GaAs/SiC wafer bonding with Au thin film for high-power semiconductor lasers," 2014 International Conference on Electronics Packaging (ICEP), pp. 716–719, 2014
- 11) <http://mmc.la.coocan.jp/mems-one/>
- 12) M. M. R. Howlader, T. Watanabe, and T. Suga: "Investigation of the bonding strength and interface current of p-Si/n-GaAs wafers bonded by surface activated bonding at room temperature," J. Vac. Sci. Technol. B, Vol. **19**, No. 6, pp. 2114–2118, 2001
- 13) E. Higurashi, T. Imamura, T. Suga, and R. Sawada: "Low temperature bonding of laser diode chips on Si substrates using plasma activation of Au films," IEEE Photon. Tech. Lett., Vol. **19**, No. 24, pp. 1994–1996, 2007
- 14) R. Takigawa, E. Higurashi, T. Suga, and R. Sawada: "Room-Temperature Bonding of Vertical-Cavity Surface-Emitting Laser Chips on Si Substrates Using Au Microbumps in Ambient Air," Applied Physics Express, Vol. **1**, No. 11, 112201, 2008
- 15) E. Higurashi, D. Chino, T. Suga, and R. Sawada: "Au-Au Surface-

- Activated Bonding and Its Application to Optical Microsensors with 3-D Structure,” IEEE Journal of Selected Topics in Quantum Electronics, Vol. **15**, No. 5, pp. 1500–1505, 2009
- 16) R. Takigawa, E. Higurashi, T. Suga, and T. Kawanishi: “Passive Alignment and Mounting of LiNbO₃ Waveguide Chips on Si Substrates by Low-Temperature Solid-State Bonding of Au,” IEEE Journal of Selected Topics in Quantum Electronics, Vol. **17**, No. 3, pp. 652–658, 2011
- 17) Y. Kurashima, A. Maeda, and H. Takagi: “Replication of atomically smooth surface shape onto electroplated Au patterns by lift-off process and room-temperature Au–Au bonding in atmospheric air,” Microelectronic Engineering, Vol. **129**, pp. 1–4, 2014
- 18) T. Shimatsu, M. Uomoto, K. Oba, and Y. Furukata: “Atomic diffusion bonding of wafers in air with thin Au films and its application to optical devices fabrication,” Proceedings of 2012 3rd IEEE International Workshop on Low Temperature Bonding for 3D Integration (LTB-3D 2012), p. 103, 2012
- 19) 今 一恵, 魚本 幸, 島津武仁: “Au 薄膜を用いた大気中ウエハ室温接合における大気暴露時間と接合性能,” エレクトロニクス実装学会誌, Vol. **17**, No. 5, pp. 431–435, 2014
- 20) Y. Shiratori, T. Hoshi, N. Kashio, K. Kurishima, E. Higurashi, and H. Matsuzaki: “Low-thermal-resistance InP/GaAsSb DHBTs with a metal subcollector fabricated with surface-activated wafer bonding,” International Conference of Indium Phosphide Related Materials (IPRM 2015), Tu1E2.5, pp. 201–202, 2015
- 21) M. Sakata, T. Oyake, J. Maire, M. Nomura, E. Higurashi, and J. Shiomi: “Thermal conductance of silicon interfaces directly bonded by room-temperature surface activation,” Applied Physics Letters, Vol. **106**, 081603, 2015

著者紹介

日暮 栄治（ひぐらし えいじ）
東京大学大学院工学系研究科精密工学専攻准教授
1991年東北大学大学院博士前期課程修了。博士（工学）。光マイクロ実装技術，異種材料接合技術，鉛フリーはんだバンプ形成技術，光マイクロシステムの研究に従事。

須賀 唯知（すが ただとも）
東京大学大学院工学系研究科精密工学専攻教授
1979年東京大学大学院工学系研究科修士課程修了。第20期日本学会会議会員、現連携会員。エレクトロニクス実装学会前会長。
実装工学、材料工学。常温接合技術の研究に従事。