パワーデバイス熱抵抗 θ_{JC} の抽出手法の検証

篠田 卓也*

Verification for Power Device of Thermal Resistance θ_{JC}

Takuya SHINODA*

* 株式会社デンソー基盤ハードウェア開発部第1ハードPF開発室 (〒488-8661 愛知県刈谷市昭和町1-1)

* Basis Electronics R&D Division, DENSO CORPORATION (1-1 Showa-cho, Kariya-chi, Aichi 488-8661)

現在、車両制御コンピュータは省燃費や安全性による要求により、車両制御の高機能化や車両搭載制約からのサイズ小型化が進んでいる。すなわち発熱量・発熱密度増加による熱の問題への対応が求められており、筐体や回路だけではなく、熱源でもある半導体デバイスに対する熱設計も必須となっている。

しかし、実製品、実駆動の半導体デバイスにおいてジャンクション温度を測定することは困難であり、多くは熱電対で測定できるケース温度に対する上昇分を電力とジャンクション-ケース間熱抵抗 θ_{JC} から算出している。この θ_{JC} は半導体メーカより提供されるが、測定に関わる誤差により過大なマージンが上乘せられていることがある。

そこでわれわれは、米国の JEDEC 半導体技術協会によって 2010 年 11 月に JESD51-14¹⁾ として規格化された Transient Dual Interface Test Method (以下 TDI 法) に着目し、2013 年 12 月に“半導体デバイス熱抵抗 θ_{JC} の国際標準規格に対する提案”²⁾ によって TDI 法を補完し得る新たな θ_{JC} 抽出手法を提案した。

本稿は、TDI 法および提案手法により抽出された θ_{JC} の精度検証について述べたものである。またその検証には、測定により得られた構造関数から記述した熱回路網モデルを用いており、提案手法の精度検証だけではなく、測定して得られた実測データの数値解析への活用事例を示している。

この提案手法および活用方法は、車両制御用コンピュータを含む、半導体を使用するすべての電子機器の熱設計において有用である。

以下では、1 章 検証手法、2 章 検証結果、3 章 本研究のまとめを述べる。

1. θ_{JC} 抽出手法の精度検証

1.1 構造関数²⁾

最初に、構造関数について簡単に説明する。構造関数とはジャンクションから環境までの放熱経路を熱抵抗と熱容量で表現した関数である。構造関数を構成する熱抵抗と熱容量は、過渡熱抵抗を Fig. 1 に示す Cauer 型の RC 熱回路網に変換することにより得られる。このラダー状の RC 熱回路網モデルは理想的な Heat sink に取り付けられた断熱側面を持つ連続した直方体の物理モデルと対応する。

1.2 精度検証の手法

われわれは TDI 法を補完するため θ_{JC} を抽出する以下 2 手法：1. 半導体デバイスの熱容量を算出し、構造関数からその熱容量における熱抵抗を読み取る、2. 構造関数のクニックから読み取る、を提案し、数値解析を用いて精度検証を実施する。数値解析は周知のごとく、半導体デバイスの情報を、出来栄に依存しない形状、測定誤差を含まない物性値、さらに実物では見ることができない熱流束まで把握することができ、試験では再現が難しい接触界面の熱

Fig. 1 Cauer ladder model and Thermal model

Fig. 2 CFD analysis model used for validation

抵抗を任意に固定し検証することができる。

検証の手順は、以下である。

1. 半導体デバイスを詳細に再現したモデル（以下，Detail model）にて，TDI法のDry条件とWet条件のジャンクション温度を計算。
2. TDI法，半導体デバイスモデルの熱容量，および構造関数のクニックから θ_{JC} を抽出。
3. 各 θ_{JC} までの構造関数を熱回路網モデル（以下，TDI model，Thermal capacity model，Knick model）で記述し，Detail modelと置き換えてジャンクション温度を計算。
4. ジャンクション温度結果をDetail model（手順1）と熱回路網モデル（手順3）で比較し精度を検証。

1.3 環境条件

検証に用いた数値解析ツールはFloTHERM³⁾であり，ジャンクション温度の構造関数への変換ツールはT3Ster-Master⁴⁾である。検証に用いたモデルをFig. 2に示す。Detail modelは接触熱抵抗を介してCold plateに設置されている。境界条件は35°Cの開境界で，Cold plateの下面は35°Cに拘束している。ここで実際の半導体デバイスに近づけるため，発熱エリアはChipに対して小さく設定（約80%）し，ジャ

Table 1. Set value of the analysis model

	Mold resin	Lead frame	Chip	Cold plate
Conductivity [W/(m·K)]	1.05	301.5	117.5	385
Density [kg/m ³]	1,930	8,850	2,330	8,930
Specific Heat [J/(kg·K)]	849	365	700	385

ンクション温度はChip表面に均等に配置したMonitor pointの平均値を用いる。また熱伝導率，密度，比熱の設定値をTable 1に示す。

1.4 各 θ_{JC} 抽出手法による熱回路網モデル

各手法により抽出した θ_{JC} を検証するための熱回路網モデルとそのトポロジーをFig. 3に示す。構造関数から各抽出手法で得られた θ_{JC} までの熱抵抗と熱容量を用いて，熱回路網モデル作成する。ただしTDI法の測定対象はジャンクションからパッケージケースの一面へ一次元的な伝熱経路を有する半導体デバイスとしているため，Junction NodeとTop Nodeの間に定義されている熱抵抗 R_{top} は不明である。そこでパッケージケース上面への放熱は無視できるほど小さいと考え，100 K/Wと仮定する。また熱回路網モデルの形状はDetail modelと同じ高さとし，設置面積は主放

Fig. 3 RC network model and the topology

熱面と考えられる Lead frame と同面積の正方形とする。

2. θ_{JC} 抽出手法の検証結果

2.1 各抽出手法による θ_{JC} の結果

Detail model の数値解析により得られた Wet 条件と Dry 条件の結果から、TDI 法、熱容量による読み取り、クニックによる読み取りを実施した θ_{JC} 抽出結果を以下に示す。

2.1.1 TDI model

Fig. 4 に Detail model の数値解析の結果より得られた構造関数を示す。Wet 条件と Dry 条件の分岐点を T3Ster-Master を用いて θ_{JC} を算出すると、0.32 K/W となる。TDI 法の定義に従い、過渡熱抵抗で θ_{JC} を算出した場合、本モデルでは 0.32 K/W で一致している。

2.1.2 Thermal capacity model

Thermal capacity model のための熱容量を算出する。ジャンクションの放熱に寄与する部位である Chip と Lead frame の熱容量を算出するが、Fig. 5 に示す Detail model の Z 方向の断面熱流束分布より、Lead frame の上面端部は放熱に寄与していないことがわかる。そこで、熱容量の算出に用いる Lead frame の体積は Chip から 45 度の角度で下面へ広がる四角錐台として計算する。Table 2 に Chip と四角錐台における Lead frame の熱容量を示す。算出した熱容量 0.13 J/K を用いて Fig. 4 の構造関数から θ_{JC} は 0.38 K/W と読み取れる。

2.1.3 Knick model

クニックを明確にするため、Fig. 6 に微分構造関数を示す。読み取りに用いる構造関数は Wet 条件にパッケージ

Fig. 4 Structure function of the detail model

Fig. 5 Cross section of the heat flux distribution along the Z direction

ケース面を示すクニックが明確に見られないため、Dry 条件とする。 θ_{JC} は 0.28 K/W から 0.42 K/W の範囲と読み取れる。

2.2 検証結果

各手法で抽出した θ_{JC} による熱回路網モデルを用いた数値解析を実施し、得られたジャンクション温度の結果を Fig. 7 に示す。Detail model に最も一致したのは、Thermal capacity model で環境温度 35°C からの温度上昇で比較すると約 0.2% の乖離である。次点は、TDI model で約 -3.5% の乖離である。Knick model は、前記二つのモデルを内包し約 -5.9% から約 2.6% の乖離である。

この結果は実測における検証と同一の傾向を示している。また一見して Thermal capacity model の精度が高いが、数値解析であるため熱容量を正確に算出できたことに注意する必要がある。

また Knick model においては、前述したように Wet 条件のように接触熱抵抗が小さい場合、パッケージケース面を表すクニックは読み取れない。これは Lead frame と Cold plate の熱特性が似ているためと考えられる。したがって

Table 2. Thermal capacity

	Chip	Lead frame	Total
Density [kg/m ³]	2,330	8,850	
Volume [m ³]	3.36×10^{-9}	3.86×10^{-8}	
Specific heat [J/(kg·K)]	700	365	
Thermal capacity [J/K]	0.00548	0.125	0.130

Fig. 6 Differential structure function

Fig. 7 Junction temperature of the RC network model by each extracting method

Dry 条件のように大きな接触熱抵抗を設ける必要がある。そこで接触熱抵抗の影響を確認するため、Fig. 8 に接触熱抵抗を変化させた場合の微分構造関数を示す。接触熱抵抗が大きくなるにつれ、読み取り範囲の最大値も大きくなることがわかる。

TDI model は、Detail model に対して小さい結果となって

Fig. 8 Differential structure function change with thermal contact resistance

Fig. 9 Separation point of TDI by T3Ster-Master

いるが、クニックによる読み取りと同様に、Fig. 9 に示すよう接触熱抵抗が大きくなるにつれ、Wet 条件と各 Dry 条件の過渡熱抵抗（TDI 法の定義より構造関数の分岐点より大きい値を示したため採用）の分岐点は大きくなり、 θ_{JC} は Detail model に近づく。

実測における精度を向上させるためには、熱容量からの読み取りにおいては放熱経路の適切な予測、TDI 法とクニックによる読み取りにおいては、Dry 条件の定義が必要である。ただし、最も精度が高い各部位の熱容量から読み取る抽出手法は、半導体デバイスの Chip サイズや正確な物性値情報を要するため、ユーザには不向きであると言える。また当然 Detail model の情報はさらに入手が困難である。ゆえに、ユーザによる熱設計においては TDI 法を Typ. (代表値) とし、クニックによる読み取り値の最大値を最悪値として扱うことが可能である。

4. 結 言

TDI 法、熱容量からの読み取りまたはクニックによる読み取りのどれも乖離量は小さい θ_{JC} の測定および抽出手法であることが確認できた。また構造関数から熱回路網モデルを作成して数値解析に適用できることが確認できた。これにより、精度が高く可視化された熱設計が可能となり、適正なマージンで製品設計ができる。また、半導体メーカーとそのユーザで θ_{JC} の測定手法を統一することと、半導体デバイスの熱特性を熱回路網により記述することが業界標準となることが望まれる。

(2016.5.10- 受理)

文 献

- 1) JESD51-14, "Transient Dual Interface Test Method for the Measurement of the Thermal Resistance Junction to Case of Semiconductor Devices with Heat Flow Through a Single Path," (November 2010)
- 2) S. Takuya, I. Noritaka, and I. Tetsuya: "Proposal to International Standard of Thermal Resistance Junction to Case (θ_{JC}) of Semiconductor Devices," Thermal Science & Engineering, (December 2013) Accepted for publication
- 3) FloTHERM® Version fth10.1
- 4) T3Ster®-Master Version T3M 2.2

著者紹介

篠田卓也 (しのだ たくや)

1987 年国立大分工業高等専門学校 電気工学科卒業。同年日本電装（現デンソー）入社、担当係長。2014 年放送大学 教養学部修了。06 年より電子機器特有の熱技術を専任。解析と実験を検証することで、解析の高精度化を実現、確度の高い電子設計のフロントローディング化を推進している。