SiC インバータの EMI モデリング技術

前川 佐理*

EMI Prediction Method for SiC Inverter

Sari MAEKAWA*

* 株式会社東芝横浜事業所 (〒 235-0017 神奈川県横浜市磯子区新磯子町 33)

* TOSHIBA CORPORATION YOKOHAMA COMPLEX (33, Shin-Isogo-Cho, Isogo-Ku, Yokohama-Shi, Kanagawa 235-0017)

1. はじめに

近年, SiC を代表とする半導体デバイスの高性能化によりスイッチングの高速化が加速しており, 急激な dv/dt による EMI の悪化が問題となっている。この対策として, EMI を抑制できるノイズフィルタが用いられるが, 設計段階で効果的な対策を立てるためには高精度な EMI 解析技術が必要である。しかし, SiC デバイスを用いたインバータでは, 高周波化と高速スイッチング (高 dv/dt) の影響が大きく, EMI 対策を行うための解析においても SiC デバイスのモデリング特性が非常に重要である。

本論文では, 太陽光発電や蓄電池と電力系統との電力授受の役割を担う系統連系用 3 相 400 Vrms インバータをモチーフに, 詳細なインバータのモデリングを行うことで, EMI 規格として CISPR11 のクラス A で規定される周波数範囲 (150 kHz~30 MHz) において実機に対する誤差 ± 10 dB で雑音端子電圧の再現ができることを示す。

2. 解析対象のインバータ構成

EMI 評価システムのインバータは太陽光発電などの系統連系用であり, 出力定格は 3 相 400 Vrms, 10 kW である (Fig. 1)。EMI 評価システムは, 入力である直流電源, インバータ, 系統連系を想定した電圧平滑のためのディファレンシャルモードフィルタ, 負荷抵抗から構成される。ディ

ファレンシャルモードフィルタは, インバータの 3 相の相間の高周波成分を減衰させるためのフィルタである。また, 雑音端子電圧を測定する際に負荷側のインピーダンスを安定化させる目的で LISN (Line Impedance Stabilization Network: 電源インピーダンス安定化回路網) をインバータと負荷抵抗間に設置している。

3. EMI 解析におけるインバータのモデリング

評価システムのモデリング構成を Fig. 2 に示す。プリント配線板, パワーモジュール内の配線パターン, 各部の接続ケーブルは, その形状に応じて, 寄生インダクタンス, 抵抗, 浮遊容量が発生する。このため, これらは 3 次元モデルを作成し, 電磁界解析を行うことにより, 寄生成分を

Fig. 1 System configuration for measuring noise terminal voltage

Fig. 2 Modeling structure of the evaluation system

Fig. 3 Illustration of the inverter model

抽出する。パワーモジュール内に実装されるパワーデバイスは、スイッチング特性を電氣的に再現したデバイスモデルを用いる。また、リアクトル、コンデンサは集中定数化による等価回路でインピーダンスの周波数特性をモデリングする。

3.1 プリント配線板・パワーモジュール・配線ケーブルのモデリング

プリント配線板は入力である直流部から出力であるUVWの3相までのパターンと層間の構成をモデル化する。パワーモジュールは内部の配線パターンをモデル化するほか、背面に設置される放熱フィンまでの層構成をモデル化する。Fig. 2で示したように放熱フィンはアースに接地されるため、SiCデバイスとフィン設置部までの層間浮遊容量のモデリングが重要となる。Fig. 3(a)にプリント配線板、(b)にパワーモジュールの3次元モデルを示す。それぞれのモデルから寄生成分を抽出し、LCRのマトリクス状の等価回路として出力し、Fig. 4のように回路シミュレータ上で結合する。出力される等価回路は、Fig. 4で接続されるモデルの各節点間の抵抗、浮遊容量、そして自己・相互インダクタンスを考慮している。

なお、寄生成分抽出は、ANSYS社のQ3DExtractorによる境界要素法にて求め、Fig. 5で例示した等価回路に変換した上で回路シミュレータに組み込んでいる。回路解析は同社のSimplorerを用いている。

3.2 SiCデバイスのモデリング

本論文では、高速スイッチング可能なSiCデバイスを用いて高 dv/dt で駆動するため、スイッチング特性が重要であり、Fig. 6に示す等価回路モデルで表現している。デバイスの構造はJFETであるが、ゲート閾値電圧を負にしたMOSFETモデルにてノーマリーオンのJFETの特性を表現している。ゲート、ドレイン、ソース部に接続されている抵抗、インダクタンスはチップ内の寄生成分である（パワーモジュール内の寄生成分は3.1で表現）。

スイッチング特性は、パワーデバイスの静特性として $V_{gs}-I_d$ 、 $V_{ds}-I_d$ をモデリングし、動特性としてゲートソース間容量 C_{gs} 、ゲートドレイン間容量 C_{gd} 、ドレインソース間容量 C_{ds} の特性をモデリングすることで表現している。また、各容量値は、ゲート信号の立ち上がり立ち下

Fig. 4 Reflect on the circuit simulator

Fig. 5 Equivalent circuit of the parasitic components

Fig. 6 Equivalent circuit of the SiC power devices

Fig. 7 Reproducibility of the switching characteristics at the (a) turn off and (b) turn on states

がりに応じて切り替えることで ON と OFF 時の V_{ds} 形状を精度良く再現している。各容量値は実測のスイッチング波形にフィッティングするよう設定した。静・動特性とともに重要なダイオードの逆回復特性は、ANSYS 社 Simplorer のデバイスレベルダイオード動特性モデルを用いて表現しており、過渡的なリカバリ電流の特性を再現している。

Fig. 7 は、スイッチングの静・動特性と逆回復特性を反映させた SiC デバイスのスイッチング波形の実機との比較である。静特性と動特性の再現により V_{ds} の dv/dt が再現されていることがわかる。

4. EMI 解析結果

電磁界解析で抽出した各部寄生成分の等価回路モデル、

Fig. 8 Simulation results of the noise voltage

リアクトル・コンデンサの集中定数モデル、パワーデバイスモデルを回路シミュレータに組み込み、雑音端子電圧を解析した。全ての構成要素を忠実に再現した場合の雑音端子電圧のシミュレーション結果を Fig. 8 に示す。解析値は、CISPR11 クラス A で規定される周波数 150 kHz～30 MHz までの広範囲に渡って実機に対し ± 10 dB 程度の誤差で再現できていることが確認できる。

5. まとめ

インバータのスイッチングにより発生する雑音端子電圧解析を検討し、全ての要素で詳細なモデリングを行った場合、CISPR11 クラス A で規定される周波数 150 kHz～30 MHz までの全周波数領域において実機に対する誤差 ± 10 dB で雑音端子電圧の再現が可能であることを示した。

(2018.5.18- 受理)

著者紹介

前川佐理 (まえかわ さり)

1978 年 3 月 1 日生。2003 年法政大学大学院電気工学専攻修士課程修了。同年 4 月 (株) 東芝入社。現在、生産技術センターに所属。2014 年 3 月、明治大学大学院理工学研究科博士後期課程修了、現在に至る。主として、パワーエレクトロニクス、EMI、モータドライブの研究開発に従事。2013、2018 年電気学会優秀論文発表賞受賞。2013 年電気学会産業応用部門奨励賞受賞。2014 年度、新技術開発財団市村産業賞受賞。博士 (工学)。電気学会、IEEE 会員。