EMC 設計技術実践講座での複数基板の改版結果に基づく GND ベタ設計ルール

矢口 貴宏*

GND Plane Design Rule Based on Revision

Takahiro YAGUCHI*

* NEC ソリューションイノベータ株式会社 (〒136-8627 東京都江東区新木場一丁目18番7号)

* NEC Solution Innovators, Ltd. (1-18-7 Shinkiba, Koutou-ku, Tokyo 136-8627)

1. はじめに

エレクトロニクス実装学会・低ノイズ実装研究会では「EMC 設計技術実践講座」を2012年より継続開催している。この講座では装置設計やアートワーク設計、EMC 技術者など約50名が8チームに分かれてプリント回路板の設計を行い、実際に基板を製作して最も放射ノイズの低い基板開発を競いながら EMC 設計技術を学んでいる。また近年では基板の改版設計まで行い、改版時の設計ポイントも学べるようになってきている。さらに、講座期間中は全参加者にレイアウト CAD、伝送線路シミュレータ、EMC 抑制設計支援ツールが貸与され、ツールを用いた設計も経験することができる。

本研究会では、2015年度の講座で製造された16枚のプリント回路板を比較検証しそこから数項目のアートワーク設計ルールを導き出したが、本稿ではその中の1項目について紹介する。

2. 対象回路・基板

図1が対象となる基本回路ブロックである。

水晶発振器から100 MHzのクロックをFPGAに供給し、FPGA 内部で50 MHzと1 Hzの信号を生成する。FPGA はP1からP3まで各8bitの出力ポートを有し、P1、P2には50 MHz、P3には1 Hzの繰返し信号が出力される。P1からP3にはそれぞれ8bitバッファ IC (74ALVC244:SOP パッケージ) が接続される。P1とP2に接続するバッファ IC (つまり50 MHz動作) の出力端子には、1bit 毎に3pFの容量負荷が接続している。また、P3に接続するバッファ IC (つまり1 Hz動作) の出力信号8bitはコネクタからフラットケーブルを介して子基板に接続し、それぞれLEDを駆動する。

各チームはこの基本回路ブロックを元に、ダンピング抵抗や信号フィルタ、各LSIにデカップリング回路などを追加することができる。例えばあるチームはLSIのデカップリングに3端子コンデンサを用いるなど、対策部品を多く

図1. 基本回路ブロック

図 2(a). 対象プリント回路板

図 2(b). LED 基板接続状態

図 3. A1 基板遠方界測定結果 (3 m 法) (左図：水平偏波 右図：垂直偏波)

利用して低ノイズを狙ったり、他のチームでは低コストを意識し、対策部品を極力追加しないで低ノイズを目指したりしている。

図 2(a) が対象のプリント回路板の一例である。プリント回路板は FR4 の 4 層構造で、サイズは 10 cm × 10 cm である。また図 2(b) は対象基板と LED 基板をケーブルで接続した状態である。ケーブルは、信号 8 本、電源 1 本、GND 1 本の 10 本構成で、長さは 30 cm である。子基板は LED が 8 個実装され、バッファ IC から出力された 1 Hz 信号により 1 秒周期で点滅を繰り返す。

3. 測定結果

2015 年度 EMC 設計技術実践講座では 8 チームでそれぞれ初版基板と遠方界測定、対策会を経て設計された改版基板の 2 枚の基板を作成している。以降基板の名称を、例えば A チームの初版基板は「A1」、C チームの改版基板は「C2」と呼ぶ。

図 3 は A1 基板の遠方界測定結果である。16 枚の基板でおおむね共通している傾向としては、

- ・ 150 MHz～250 MHz で放射ノイズが大きい
- ・ 200 MHz 付近に、50 MHz の高調波成分とは異なるスペクトラムがある。

(16 枚中 5 枚は、ほぼこのノイズが無い)

次に表 1 が各チームにおける「初版基板放射量と改版基板放射量との差分」を示す。差が正の場合、初版基板放射量 > 改版基板放射量となるため、改版基板で放射ノイズが低減出来たことを示す。今回の回路は 50 MHz で動作しているので、放射ノイズは 50 MHz の整数倍の周波数で発生している。そのため表 1 は 50 MHz の整数倍の周波数での差分を表している。

表 1 を見ると元々放射ノイズが大きかった 150 MHz～200 MHz に対し、改版により放射ノイズを低減できているチームが多い。一方で A チームと C チームは 350 MHz 以上のほとんどの周波数で、改版により放射ノイズを増大させてしまっている。特に A2 基板は A1 基板に比べ、900 MHz で 11.3 dB も放射ノイズが増大した。

表 1. 初版基板放射量と改版基板放射量の差分

V1-V2

LEDケーブル有り

水平

	周波数	A	B	C	D	E	F	G	H
50	50.02	-1.1	-1	-1.5	-2.5	-0.8	-0.4	-0.5	-0.1
100	99.8	0.6	-0.6	1.8	-2.5	1.3	-0.7	-0.1	-5.1
150	150.12	3.8	1.5	3.2	0.3	1.1	-0.7	-0.9	8.5
200	199.9	3	-0.4	2.1	0.9	2.9	-1.1	-1.6	-1
250	250.22	7.4	0.6	6.8	5.2	6.4	-1.3	-1.4	0.5
300	300	-7.4	1.2	2.2	1.3	8.7	-0.2	0.8	-1.3
350	349.098	-7.8	-0.9	-1.5	-1.1	-3.3	0	0.7	4.4
400	399.598	-0.2	-0.9	-1.3	0.9	5.3	0	-2.5	-6.9
450	450.1	-3.5	-0.1	-1.8	2.9	1.6	-0.7	-0.2	4.6
500	499.198	-0.4	-	-6.5	0.9	1.6	-2.1	0.1	-1.5
550	549.698	-8	-1.8	-6.5	2.5	2.5	-0.5	-2.5	0.1
600	600.1	2	-5.1	-4.2	7.2	-0.5	2.7	0.8	-0.4
650	650.701	-6.1	2.8	-1.4	1.8	0.2	2.4	-1.8	5.6
700	699.8	-7.7	6.3	-7.3	-0.9	4.3	3.1	-0.5	2.5
750	750.301	-3.9	3.3	3.3	-5.7	2.6	0	-0.4	5
800	800.802	-2.8	2.3	-3.9	0.1	-0.6	-2.9	-0.2	-0.3
850	849.9	-2	-2.1	-2.4	0.6	1.2	-3.1	0.1	-0.1
900	900.401	-11.3	-2.8	-6.2	-0.2	0.6	-3.8	-0.1	4
950	950.902	-5	-1.3	-6.1	3.5	-4	-0.3	-0.9	1.8
1000	1000	-11	0.8	-0.1	6.7	-0.1	-1	-0.7	5.2

(a) A1

(b) A2

(c) A2-A1

(d) A2 基板と磁界の重ね図

図 4. 近傍磁界測定 (900 MHz)

4. 900 MHz での放射ノイズ増加検証

この結果を受け、A1 基板と A2 基板での 900 MHz におけるノイズ増加原因を検証した。

4.1 近傍磁界・電界測定

A1 基板と A2 基板の磁界・電界電磁界の振る舞いを確認するために、A2 基板で放射ノイズが大きく増加した 900 MHz における近傍磁界 (図 4) および、近傍電界 (図 5) の

測定を行った。各図の a, b, d では磁界・電界強度が、白色に近いほど強く、黒色に近いくほど弱い。また各図の c では、A1 基板に対して A2 基板の磁界・電界強度が、白色に近いほど強く、黒色に近いほど弱い。

図 4(a) が A1 基板の、図 4(b) が A2 基板の近傍磁界である。全体的に A2 基板の磁界が強めで、基板全体に広がっているように見える。A1 基板と A2 基板の磁界の差分を取ったものが図 4(c) である。この図からも A2 の方が基板

図 5. 近傍電界測定 (900 MHz)

全体で磁界が増加していることがわかる。

次に図 5(a) が A1 基板の、図 5(b) が A2 基板の近傍電界である。全体的に A2 基板の電界が強めで、基板全体に広がっているように見える。A1 基板と A2 基板の電界の差分を取ったものが図 5(c) である。この図からも A2 の方が基板全体で電界が増加していることがわかる。

A2 の 900 MHz における近傍磁界（図 4(b)）と近傍電界（図 5(b)）を比較すると、基板の左下や右上では近傍磁界が増加し、逆に基板の右下や上部では近傍磁界が減少し近傍電界が増加していることがわかる。このように特定周波数において磁界分布と電界分布の強弱が逆転している場合、そこで共振が起こっている可能性が高い。つまり A2 基板では基板全体で共振が起こっている可能性があると考えられる。

4.2 改版項目

ここで各チームでの改版ポリシーを確認し、900 MHz を含め高い周波数で放射ノイズが増加した A チームと C チームだけが行った改版内容があるかを確認した。表 2 が各チームでの初版基板から改版基板への改版内容である。

この表から、A チームと C チームのみが行った内容は

A 「244 下全層を GND 島化」

C 「244 部に GND スリット追加」

であることがわかる。

そこで、A2 基板で行った GND 島化を確認する。

図 6 が A1 基板と A2 基板のネットワークで、図 6(a)～(d)

表 2. 各チームの改版内容

チーム	改版内容
A	<ul style="list-style-type: none"> ・水晶発振器の電源にフェライトビーズ追加 ・電源ライン根元に 0.1 μF 追加 ・ダンピング抵抗変更 (62 $\rightarrow$ 100 Ω) ・FPGA 下 (1 層) GND ベタ分断を一面化 ・244 下 3 層の GND 配線を止め、244 下全層を GND 島化
B	<ul style="list-style-type: none"> ・電源を面状から線状に変更 ・コネクタ信号ラインにローパスフィルタ追加 ・コネクタ電源にフェライトビーズ追加 ・ダンピング抵抗変更 (56 $\rightarrow$ 100 Ω)
C	<ul style="list-style-type: none"> ・電源ライン根元にインダクタを挿入 ・コモンモードチョーク+スナバ回路 ・244 部に GND スリット追加 ・3.3 V ラインにスナバ回路追加 ・244 の電源に 3 端子コンデンサ追加
D	<ul style="list-style-type: none"> ・244 の GND ピンの接続を、表面 (1 層) から内層 (2 層) に変更 ・コネクタ信号にキャパシタ追加 ・コネクタ GV 電源-グラウンド間にコモンモードチョーク追加
E	<ul style="list-style-type: none"> ・コネクタと 244 の距離を離す ・コネクタ信号にキャパシタ追加 ・244, クロックモジュールの電源にキャパシタ追加
F	<ul style="list-style-type: none"> ・244 直下 (1 層) GND ベタを周辺の GND ベタと接続 ・FPGA 直下 (1 層) GND ベタを周辺の GND ベタと接続 ・コネクタ専用 GND ベタと、周辺 GND ベタのスリット距離拡大
G	<ul style="list-style-type: none"> ・クロックモジュールフィルタ定数変更 ・電源-GND 間スナバ定数変更 ・FPGA 下パターン変更 ・PCB 全体に GND ヴィア追加
H	<ul style="list-style-type: none"> ・コネクタ信号にフィルタ追加 ・244 電源・GND 間にスナバ追加 ・GND ベタのサイズを小型化

図 6. A1 基板と A2 基板のアートワーク

図 7. A2 基板のバッファ IC 下部の拡大図

図 8. A1 基板第1層の近傍磁界 (200 MHz)

が第1層～第4層の図である。また図7がA2基板第2層(つまり図6(b)右図)のバッファIC(74ALVC244)下部の拡大図である。

まず図7(a)のバッファIC下部の第2層のネットワークを見ると、全体のGNDベタの中に長形状の島が存在する。これはGNDベタにスリットを施したもので、50 MHzで動作するバッファICのピンを含む範囲の小さなベタを、周辺のメインGNDベタとスリットで分離している。以下この小さなベタをGND島と呼ぶ。第2層ではGND島と周辺のメインGNDベタは接続しておらず、それぞれGNDビアで別層のGNDベタと接続している。また図6(a)～(c)のとおり、第1～第3層共同構造で、GND島と周辺のメインGNDは分離されている。図7(b)、(c)はバッファIC下部の第4層のネットワークであるが、GND島と周辺のメインGNDが、図7(b)では抵抗で接続し、図7(c)では一点で接続している。

4.3 GND島化理由

AチームとCチームがバッファIC下のGND島を作りメ

インGNDから分離した背景としては、200 MHz前後の放射ノイズを低減したいという理由がある。

図3のとおりA1基板は150 MHz～250 MHzでの放射ノイズが大きい。前述のとおり、これは全チームの初版基板で同じ状況であった。

図8は200 MHzにおけるA1基板の近傍磁界実測結果である。近傍磁界強度が白色に近いほど強く、黒色に近いほど弱い。この結果から第1層側で1箇所、第4層側で1箇所磁界の強い部分が見られる。この場所には50 MHz動作しているバッファICが存在している。図8(a)のバッファIC部(磁界の強い場所)を見ると磁界がS字型に分布していることがわかる。S字の右上部にはバッファICのGNDピン、S字の左下部にはバッファICの電源ピンが存在している。

図9はバッファICのICチップとリードフレームの図である。中央にあるICチップからGNDのリードフレームが右上側に伸びICのGNDピンに接続し、ICチップから電源のリードフレームが左下側に伸びICの電源ピンに接続し、

全体としてS字型に存在している。つまり図8(a)で観測されたS字型の磁界は図9の電源・GNDリードフレームを流れているように見える。この電流は、バッファICの貫通電流や、ICチップが持つ電源・GND間容量とプリント回路板やデカップリングコンデンサなどの電源・GNDインダクタンスの共振などが原因と考えられるが、いずれにしてもバッファICの電源・GNDピンに200 MHz前後の大きな電流が発生している。

そのためA・CチームはICの電源・GNDピンから基板周辺にノイズが拡散しないよう、電源のデカップリング処理の他に、バッファICのGNDピンが接続するGND島を作り、その周辺のメインGNDベタと分離するという施策を行った。

GND島化前後での200 MHzでの第4層側の近傍磁界測定結果が図10である。図10(a)はA1基板でGND島無し、図10(b)はA2基板でGND島ありで、近傍磁界強度が白色に近いほど強く、黒色に近いほど弱い。また図10(c)はA1-A2の差分であり、A2に対するA1の近傍磁界強度が、白色に近いほど強く、黒色に近いほど弱い。図10(c)を見ると特にプリント回路板右上と下半分全体でA2基板の方が磁界を抑制できていることがわかる。また、表1のと

図9. バッファIC内の電源・GNDのリードフレーム図

おりGND島無し（A1基板）に対しGND島あり（A2基板）の250 MHzは放射ノイズ7.4 dB抑制できている。つまりGND島は確かにバッファICの電源・GND電流のGNDベタへの広がりを抑え、200 MHz前後の放射ノイズ抑制に効果があったと言える。

4.4 3次元シミュレーションでの確認

前節のとおり、GND島はバッファICの電源・GND電流の拡散を抑えたが、一方で図4のとおり高い周波数では放射ノイズが増大している。

そこで確認のため電磁界シミュレータによりGND島有無での放射ノイズ特性の違いを解析した。

図11がそのシミュレーションモデルである。基板のサイズや層間厚は図11(a)のとおりで、図11(b)の上4図のModel1がGND島は1層のみ、図11(b)の下4図のModel2が全層GND島有のモデルである。また図11(b)は左から第1層～第4層である。

図11(b)のとおり、Model1とModel2は第1層～第4層まで全体的にGNDベタが存在し、第3層ではL字型に電源配線が存在する。シミュレーション上の励振源は第1層のGND島内の左下部と、GND島の右上位置で第3層にある電源配線の右上部分間に、20 Ω 抵抗を介して正弦波を印加した。

シミュレーション結果が図12、図13である。図12は遠方電界（3 m距離）の周波数特性で、図13はModel1の824 MHzでの近傍電界とModel2の816 MHzでの近傍電界分布である。近傍電界強度が、白色に近いほど強く、黒色に近いほど弱い。

図12を見ると、約300 MHz以下ではModel1とModel2で大きな遠方電界強度の違いは無いが、300 MHz以上ではModel2の方が電界強度が強い。つまり第2層～第4層にGND島が存在する方が放射ノイズが大きいと言える。

図12のとおり、Model1とModel2は800 MHz強のところに放射ノイズが増大する周波数があり、Model1は824 MHz、Model2は816 MHzである。そこでそれぞれの周波数での近傍電界分布を確認した。図13(a)、(b)からModel1

図10. 第4層側近傍磁界測定結果 (200 MHz)

(a) 電磁界解析モデル立体図

(b) 電磁界解析モデル平面図

図 11. シミュレーションモデル

図 12. シミュレーション結果 周波数特性

も Model2 も放射ノイズが増大する周波数において基板の右上と左下に電界強度が強くなるような、斜め方向の電界定在波分布が存在していることが分かり、また Model2 の方がより全体の電界強度が強くなること分かる。

図 5 の 900 MHz における近傍電界実測で、図 5(b) の A2 の近傍電界は左上と右下という基板全体の斜め方向で電界強度が強くなる傾向が見えており、シミュレーションと実測が（斜め方向は逆だが）ほぼ一致した振る舞いが起こっ

(a) Model1 近傍電界分布

(b) Model2 近傍電界分布

図 13. シミュレーション結果 近傍電界分布

ていると考えられる。

これらから、300 MHz 以上の周波数では、第2層～第4層の GND 島を用いることで基板全体が比較的効率的なアンテナとなる構成になった可能性がある。メイン GND ベタが、中心に穴の開いたループアンテナの様な構造となったか、メイン GND に対して GND 島が効率的にエネルギーを渡せる構造になったかなどが考えられる。

4.5 設計ルール

以上から、第2層～第4層の GND 島は、バッファ IC の電源・GND 電流による 200 MHz 付近のノイズは減少させるが、300 MHz 以上の周波数では放射を増大させる危険性が高まると考えられる。

これより、GND ベタに対する設計ルールとしては、メイン電源層での GND 島は避けるべきと思われる。また、メイン GND での信号配線や電源配線を通すなど、GND ベタにスリットを入れることも、メイン GND を不安定にさせるため、設計として避けたほうが良いと考える。

5. さいごに

本稿の基情報となった EMC 設計技術実践講座参加者は、受講時だけでなく、低ノイズ実装研究会への参加によりさ

らなる EMC 技術の理解向上を進めています。今後も EMC 設計技術実践講座を継続予定であり、講座および低ノイズ実装研究会へのご参加をお待ちしています。

謝 辞

本稿をまとめるにあたり共同検証いただいたエレクトロニクス実装学会・低ノイズ実装研究会の皆様、特にサンリツオートメーション山下様、東芝インフラシステムズ青木様、リコー小川様、菊水電子工業新井様、シミュレーションを実施いただいた日本航空電子工業池田様、技術アドバイスをいただいたシステムデザイン研究所久保寺様に感謝します。

(2018.8.28- 受理)

著者紹介

矢口貴宏（やぐち たかひろ）

1991 年東京理科大学大学院修士課程修了。
同年日本電気（株）入社、現在は NEC ソリューションイノベータ（株）に所属。
並列コンピュータの開発を経て、CAD や不要電磁放射抑制設計支援ツールの開発に従事。