半導体パッケージの応力解析技術とその構造設計への適用

Stress Analysis and its Application to Structure Design for IC Plastic Packages

河合 末男*

1. はじめに

電子デバイスにおいては、チップの高集積化、超薄型・多ピンパッケージ化、高密度実装化の傾向が顕著であるが、これらの傾向は一般にデバイスの信頼性を低下させる。それ故、損傷モードを予測し、設計に工夫を加えて信頼性の高い電子デバイスを開発する必要がある。このためには、強度の理論に基づく合理的な構造設計法の開発が不可欠であると考え、筆者らは、パッケージ構造設計法の研究を続けてきた¹⁾。

本報では、パッケージの主要な損傷モードについて説明し、つづいて構造設計技術のうち特に重要なパッケージの応力解析技術と接着界面強度評価技術について紹介する。

2. パッケージの主要損傷モード

IC、LSIなどの半導体パッケージでは、Fig. 1に示す樹脂封止形プラスチックパッケージが主体である。

このパッケージは、半導体チップ、チップを搭載するタブ(リードフレームの一部)、電気信号を外部に取り出すリード(リードフレームの一部)、チップとリードを電気的に接続するボンディングワイヤ(金線)およびこれら部品を封止する樹脂より構成されている。ところが、これら材料の線膨張係数は、シリコンチップが $3 \times 10^{-6}/^{\circ}\text{C}$ 、銅のリードフレームが 17×10^{-6} 、樹脂が $(15 \sim 25) \times 10^{-6}$ と大きく異なっている。このため、 175°C

Fig.1 Cutaway view of typical plastic package.

前後でレジンをモールドした後、常温まで冷却すると、パッケージ内部には熱応力が発生する。信頼性試験として重要な温度サイクル試験により、この熱応力は繰り返し応力になる。このため、強度の弱いレジン材が最も応力の集中するタブ下およびリード間においてクラックを生じやすい。同様な理由により、チップとリードを結ぶワイヤも温度サイクルによって繰り返しの応力を受け、疲労破壊することがある。

また、素子とレジンの接着面が剥離していたり、レジン中にボイドが存在すると、高温高湿雰囲気中で素子表面のAl配線の腐食断線が発生する可能性がある(Fig. 2)。そしてこれらの故障モードはチップ、リードフレーム、レジンの熱膨張係数、全体形状、寸法等により、その発生の仕方、寿命が異なることはいうまでもない。

Fig. 3はメモリ用LSIパッケージの動向を見たものであるが、メモリ容量の増加につれてチップ面積比が一貫して増加している。このチップ面積比の増加はレジンに発生する熱応力を増大させるので、近年のパッケージで

HYBRIDS

*Sueo Kawai
日立製作所/Hitachi, Ltd.

Fig.2 Typical fracture modes of LSI plastic package.

Fig.3 Trends for ratio of chip occupation.

は Fig. 2 に示した各種故障を起こしやすい構造になっている。

ところで、プラスチックパッケージを構造物として見ればチップ、リードフレーム、ボンディングワイヤ、レジンから成る複雑な構造物である。しかもこれら部材は主に接着により結合されている。それ故、これら構造物材の接合状態によって、パッケージの信頼性は大きく左右されることとなる。接合部の健全性評価が重要となる所以である。

3. 応力解析技術

3.1 有限要素法

パッケージの有限要素法(以下 FEM と略記する)解析では、解析しようとする事象、部位に対応した要素分割を行う必要がある。たとえば、パッケージの全体変形を知るには 300 点程度の分割で充分であるが、破壊に直接関係するような部分の応力を求めるには、該当部分の要素分割を小さくして、正確な局部応力を求める必要があ

Vol.8, No.1

Fig.4 Mesh division map⁹⁾.

る¹⁾。

Fig. 4 はタブ下端部からのき裂発生モードに対する安全裕度をみるため行った応力解析の要素分割図である。タブ下端部近傍の要素分割は一辺の長さ 20~30 μm とかなり小さくしている。計算結果を等応力線図で表示したのが Fig. 5 である。タブとレジン界面が剥離しているため、タブ下端部でレジン応力の集中が起こっている。このようにパッケージ内の応力分布はパッケージ構造・材料が同一であっても、レジン/タブ、レジン/チップ間の剥離の有無など境界条件によって大きく異なる。したがって、パッケージ内部で発生している事象をよく知って境界条件を設定する必要がある。

タブ/レジン接着界面コーナ部は、き裂先端と同様に応力特異場となる。したがって、接着界面に剥離が発生するか否かのいわゆる接着強度評価を行うためには、界面近傍の要素分割を細かく行って得た応力分布をもとに

Fig.5 Stress contour in the vicinity of the lower edge of the tab(delamination of tab's bottom surface)⁹⁾.

(a) Layout of diffused resistors.

(b) Appearance of test chip.

Fig.6 Stress-sensing test chip⁴⁾

特異場の各種係数を求めなければならない。なお、パッケージの応力解析では熱弾性問題として取り扱うことが多いが、はんだ接合部では、塑性変形を伴うため弾塑性問題として計算する。

3.2 応力測定素子

パッケージ内の応力測定手法としては、チップのピエゾ抵抗効果を応用したもの²⁾や透明レジン³⁾の光弾性効果を応用した手法³⁾がある。光弾性法は、パッケージのレジン内の応力分布を測定するのに適しているが、透明な封止材料を選択する必要がある、実製品に使用されるフィラー入りレジンを使用することは難しい。これに対しチップのピエゾ抵抗効果を応用する方法は、直接レジン内部の応力を測定することはできないが、製品とほぼ同じ仕様で応力測定が行えること、製作時の各工程でのチップ応力の測定が可能であるなどの利点がある。

筆者らが試作し、使用している応力測定素子の抵抗層パターン（ユニットセル）を Fig. 6 (a) に、素子の外観を Fig. 6 (b) にそれぞれ示す⁴⁾。この応力測定素子はピエゾ抵抗係数の異なる p 形と n 形の拡散抵抗層を配したことで、p-n 接合の順方向電圧の温度依存性を利用した感温素子を設けていることが特徴である。これにより、

- (i)三次元の垂直応力と面内せん断応力が検出できる
 - (ii)応力の分解能は 0.1 MPa ときわめて高感度である
 - (iii)100～200℃で使用可能
- などの性能を有している。

試作した素子の応力に対する感度特性の例を Fig. 7 に示す。いずれの拡散抵抗においても、応力と抵抗変化率は良い直線関係にあることがわかる。本素子を用いて、まず、ダイボンディング工程（シリコンチップをタブに搭載する工程）後にチップに発生する残留応力を実測した。使用したリードフレーム材は 42 アロイ（熱膨張係数

Fig.7 Sensitivities of stress-sensing test chip⁴⁾.

Fig.8 Stress distribution in chips produced by the die bonding process (Fe-Ni alloy lead frame)⁴⁾.

$\alpha = 5 \times 10^{-6} / ^\circ\text{C}$) と銅系 ($\alpha = 17 \times 10^{-6} / ^\circ\text{C}$) の二種類、ダイボンディング材は金-シリコン共晶系、エポキシペースト系、およびゴムペースト系を用いた。

Fig. 8 に 42 アロイリードフレームを使用した場合の測定例を示す。図中の応力はチップ長手方向応力成分でチップ中央長手方向に沿った分布を示している。発生応力は金-シリコン共晶接合が最も大きく、エポキシ系ペースト、ゴム系ペーストの順に小さくなっている。特に、ゴム系ペーストを使用した場合には応力はほとんど発生していない。

銅リードフレームに対しては、金-シリコン共晶接合ではチップが割れるため、エポキシ系ペーストとゴム系ペーストを用いて接着を試みた。結果を Fig. 9, Fig.10 に

Fig.9 Stress distribution in chips produced by the die bonding process(Cu alloy lead frame, gum paste)⁴⁾.

Fig.10 Stress distribution in chips produced by the die bonding process(Cu alloy lead frame, epoxy paste)⁴⁾.

Fig.11 Stress in chips produced by the mold process⁵⁾.

それぞれ示す。Fig. 9 のゴム系ペーストの場合には、発生応力はチップ中央で 7 MPa と小さな値となり、接着性も良好である。一方、Fig.10 のエポキシ系ペーストを用いた場合の発生応力は大きくばらついている。これは、発生応力が大きいため、接着部に部分的な剥離が生じ、その剥離の状況にばらつきが発生しているためである。

次に、レジンでチップをモールドした後のモールドによる発生応力を Fig.11 に示す¹⁾。モールドによる熱収縮のため、チップには圧縮応力が生ずる。この発生応力はレジン材によって大きく異なり、レジン C(シリコーン変性レジン) の発生応力が最も小さいことがわかる。さらに、モールドレジンをキュアすると、レジンの硬化収縮反応が進むため、チップ応力は変化する。以上のチップの応力変化をまとめて Fig.12 に示す。

有限要素法による解析結果と実験値の比較を Fig.13 に示す。図は A レジンを使用した場合のシリコンチップ表面における熱応力分布であり、面内垂直応力 σ_y 、せん

Fig.12 Stress in die-bonding, mold and post-cure process⁵⁾.

Fig.13 Stress distribution in chips produced by the mold process⁵⁾.

Fig.14 Comparison of measured and calculated chip stress by the mold stress⁵⁾.

断応力 τ_{yz} , 面外垂直応力 σ_z を示している。チップ上では面外垂直応力 σ_z およびせん断応力 τ_{yz} は 10 MPa 以下と小さい。一方、面内垂直応力 σ_y はチップ中心では 150 MPa の圧縮応力となっており、チップ端に向かって次第に減少する分布となっている。これらの結果は同図中に記した実験結果とよく一致している。

Fig.14 には、三種類のレジンでモールドした場合にチップ表面中心に発生する圧縮応力 σ_y の有限要素法による計算結果をまとめて示す。図中には、応力測定素子を使用して求めたモールド後およびポストキュア 5 時間後の実験結果も示している。図から明らかなように、解析結果は実験結果とよく一致している。特に、モールド直後の値とは 5 % 以内の精度で一致している。

レジンキュア以後も温度サイクル、吸湿試験等によりチップ応力は変化する (Fig.15)。レジンキュア以後の応

Fig.15 Change of chip stress by moisture absorption.

力変化は現在は FEM 解析では求められないものであり、応力測定素子によりはじめて可能になる。パッケージの構造設計にあたっては、これらの応力の変化も充分考慮する必要がある。

4. 界面の強度評価

界面の強度評価はデバイスの信頼性確保の上で重要なテーマとなってきた。ところが、接着界面の強度評価で最も困難な点は、剥離発生の起点となる接着端が応力の特異場となっており、通常の応力解析により求めた応力値そのままでは合理的な強度評価ができないことである。

そこで、応力特異場近傍のせん断応力分布が、

$$\tau = K/r^{\lambda} \quad (1)$$

Fig.16 Delamination criteria using stress singularity parameter K and λ ⁶⁾.

で示されることに着目し、この K (応力特異場の強さ) と λ (特異性の指数) によって接着界面の強度評価を行った^{6),7),8)}。 r は接着端からの距離である。実験と計算により得られた、接着部の剥離限界線を Fig.16 に示す⁶⁾。実パッケージの接着端の K と λ を計算により求め、Fig.16 にプロットすれば、剥離の評価を行うことができる。

5. ま と め

本稿では、半導体パッケージの構造設計技術のうち応力解析と、界面強度評価の技術を中心に述べた。

パッケージの高密度化、薄肉化が進むにつれ、信頼性にかかわる課題がますます重要になってきた。界面の評価技術を中心とした構造設計技術の高度化、CAE 化が求

められている所以である。

参 考 文 献

- 1) S.Kawai : JSME International Journal, Series I, Vol. 32, No.3, p.320(1989)
- 2) たとえば D.Edwards 他 4 名 : Proc. 33rd Electr. Comp. Conf., p.386(1983)
- 3) T.Hasegawa, Tech. Proc. Semicon/Japan, p.380(1988)
- 4) 三浦他 3 名 : 機論, 53, 493, A 編, p.1826(1987)
- 5) 三浦他 3 名 : 機論, 55, 516, A 編, p.1763(1989)
- 6) 服部他 3 名 : 機論, 54, 499, A 編, p.597(1988)
- 7) 坂田他 2 名 : 機論, 53, 495, A 編, p.2151(1987)
- 8) 服部他 2 名 : 材料, 39, 443, p.1101(1990)
- 9) A.Nishimura 他 2 名 : IEEE Trans. Comp., Hybrids, Manuf. Technol., p.639(1989)