プリント回路としての 共平面形線路の設計

越地 耕二*, 平 和昌*, 周 英明*

Design of Coplanar Waveguide as a Printed Circuit.

Kohji KOSHIJI*, Kazumasa TAIRA* and Eimei SHU*

* 東京理科大学理工学部電気工学科 (〒278 千葉県野田市山崎 2641)

* Department of Electrical Engineering, Faculty of Science and Technology, Science University of Tokyo (2641 Yamazaki, Noda-shi, Chiba 278)

概要 本報告は、プリント配線板上に形成される共平面形線路の設計に関するものである。線路中の電磁界が、TEMモードの伝搬の仮定のもとで、ラプラスの方程式をSOR法により解くことによって解析される。解析結果から、共平面形線路における特性インピーダンス、波長、位相速度、導体損や誘電体損等の線路定数が計算され、これらと線路寸法や使用される誘電体基板の電気的定数との関係が示される。一例として、特性インピーダンス 75Ω の線路が、ここで述べた方法によって設計され、線路損失が見積もられる。また、共平面形線路による、共振周波数が 7.00 GHz の $1/4$ 波長型共振器も、同様の方法によって設計される。

Abstract

This paper presents a design method of coplanar waveguide formed on a printed circuit board. Fields in the waveguide are analyzed by assuming propagation of the TEM mode and solving Laplace's equation by means of the successive over-relaxation method. From the results of the analysis, line parameters of the coplanar waveguide such as characteristic impedance, wavelength, phase velocity, conductor loss, and dielectric loss are calculated, and presented as functions of the guide dimensions and electrical properties of the dielectric substrate used. As an example, a transmission line with a characteristic impedance of 75Ω is designed by the proposed method, and the transmission losses are evaluated. Also, a coplanar type, quarter-wavelength resonator operating at 7.00 GHz is designed using the same method.

1. まえがき

近年来、マイクロ波帯の回路素子は小型・軽量化が急速に進歩している。これは、ストリップ線路等に対する精力的な研究とプリント回路技術の急速な進歩による成果であることは言うまでもない。ストリップ線路はプリント配線板上に形成される、UHF帯、マイクロ波帯の代表的な線路で、その解析および設計に関する論文はきわめて多い^{1)~3)}。しかし、

トランジスタやその他、種々の回路素子を実装する上での適合性という観点からすれば、共平面形線路のほうが優れていると言える。しかし、この線路は内導体および外導体を同一平面上にもつために、両導体が向かい合うエッジ部に電流が集中し、導体損が大きくなるという欠点を有する。共平面形線路に関する解析はすでに著者らによってなされている^{4)~7)}が、設計という観点からの報告例はほとんどない。

本論文は、プリント配線板上に形成された、UHF~マイクロ波帯における、共平面形の伝送線路や

図1. 共平面形線路の断面

図2. 線路断面の1/4の象限

共振器等の設計に関して述べる。

2. 設計のための解析

伝送線路や種々の分布定数回路を設計するには、線路断面の幾何学的な寸法、基板の誘電率や透磁率が特性インピーダンス、位相定数、波長等の線路定数に対してもつ関係が明らかでなければならない。また、さらに設計された線路の損失がどの程度であるかを見積もることも重要である。

図1に共平面形線路の断面を示す。この線路は、配線板の片側の表面上に内導体および外導体が並べられた構造を有する。同図において、 $2w$ は内導体幅、 s は内導体と外導体の間のスロット部の幅、 g は外導体幅、 $2t$ は導体の厚さ、 W_0 は内導体の中心を垂直に通る y 軸からシールド壁までの距離、 H_0 は内外導体中を水平に通る x 軸からシールド壁までの距離、 d は基板の厚さ、 ϵ_r 、 μ_r は、それぞれ基板の比誘電率、比透磁率である。なお、ここでは非磁性体の基板 ($\mu_r = 1$) を使用するものとする。

線路中の伝搬モードをTEMと仮定すれば、線路定数に関する解析は、線路断面の2次元領域における電位分布に関するラプラスの方程式を解くことに帰着する。ラプラスの方程式を解くには、等角写像法、逐次緩和法、有限要素法等がしばしば用いられる。ここで解析する線路は有限の厚さの基板とシールド壁を有するため、等角写像法のような解析的な方法では取り扱いが困難である。したがって、こ

では数値解析法の一つである逐次加速緩和（以下SORと略）法⁸⁾を用いる。SOR法は、テーラー級数展開を用いてラプラスの方程式を n 元の連立1次方程式の形で表し、これを電算機によって解析する方法である。図1に示す線路断面は、 y 軸に関して対称、 x 軸に対しても、基板がないときには対称である。したがって、基板がない場合は、線路断面の1/4の象限について解析すれば解が得られる。また、もし基板が存在しても、 x 軸の両側に対称に基板があるとして1/4の象限を解析したものと、 x 軸の両側に基板がまったくないとして1/4の象限を解析したものとを合成して、近似的に全体の解を求めることができる^{4)~6), 9)}。

図2に線路断面の1/4の象限を示す。ラプラスの方程式を解くために、同図において、境界条件を以下のように与える。

$$x = 0 \quad \text{において} \quad \phi = 0 \quad \dots\dots\dots (1)$$

$$y = H_0 \quad \text{において} \quad \phi = 0 \quad \dots\dots\dots (2)$$

$$0 \leq x \leq g, \quad 0 \leq y \leq t \quad \text{において} \quad \phi = 1 \quad \dots\dots (3)$$

$$g + s \leq x \leq W_0, \quad 0 \leq y \leq t \quad \text{において} \quad \phi = 1 \quad \dots\dots (4)$$

$$y = 0, \quad g \leq x \leq g + s \quad \text{において} \quad \frac{\partial \phi}{\partial y} = 0 \quad \dots\dots (5)$$

$$x = W_0, \quad t \leq y \leq H_0 \quad \text{において} \quad \frac{\partial \phi}{\partial x} = 0 \quad \dots\dots\dots (6)$$

ここで、 ϕ は電位である。SOR法で解析するために、図2の領域に、 x 、 y 方向に等間隔で並ぶ格子点を 129×129 個設ける。境界条件に従って緩和を繰り返し、緩和ごとの全格子点の修正量の総和が0.005以下となったとき、各点の電位は真値に達し

表 1. 解析で用いたパラメータ

	129 × 129	161 × 57
W_o, H_o	128	—
W_1	40	160
H_1	14	56
g	108	—
$w + s$	20	80
w / s	0.25 ~	4.0
$t / (w + s)$	0 ~	0.2
$d / (w + s)$	0 ~	6.4
ϵ_r	1.0 ~	10.0

たものとみなす^{4)~6)}。内導体および内外導体間スロット部周辺の電位の変化の激しいところ〔図 2 の破線領域内 (41×15)〕では、さらに x, y 方向それぞれ 4 倍の細分化を行い、同様に緩和を行った。ここで緩和打ち切りの判定基準である修正量の総和 0.005 は、各点の電位の収束状況、および線路の工作精度、 ϵ_r の測定精度から判断して定めた値である。得られた電位分布から電界分布を求めれば、設計に必要となる種々の線路定数、すなわち特性インピーダンス Z_o 、位相速度 v_g 、波長 λ_g 、導体損 α_c 、誘電体損 α_d は以下の式で与えられる^{4)~6)}。

$$Z_o = \frac{1}{C v_g} = \frac{1}{C_o v_o \sqrt{\epsilon_e}} \quad \dots\dots\dots (7)$$

$$v_g = v_o \sqrt{\epsilon_e} \quad \dots\dots\dots (8)$$

$$\lambda_g = \lambda_o \sqrt{\epsilon_e} \quad \dots\dots\dots (9)$$

$$\text{ただし } \epsilon_e = C / C_o \quad \dots\dots\dots (10)$$

$$\alpha_c = \frac{1}{2} \frac{R}{Z_o} \quad (\text{neper/m}) \quad \dots\dots\dots (11)$$

$$\alpha_d = \frac{1}{2} G Z_o \quad (\text{neper/m}) \quad \dots\dots\dots (12)$$

ここで、 C, C_o は基板がある場合とない場合それぞれの単位長当たりのキャパシタンス (付録 1 参照)、 ϵ_e は等価比誘電率⁴⁾、 v_o, λ_o は、それぞれ自由空間の位相速度と波長、 R, G は、それぞれ線路の単位長当たりの直列抵抗と並列コンダクタンス (付録 2 および 3 参照) である。

本解析で用いたパラメータを表 1 に示す。
以上の解析に従って得られた結果を、設計という観点から、利用しやすい形で表したものが図 3~6 である。なお解析結果の精度を確かめるために、基

図 3. 特性インピーダンス

板がなく、シールド壁をある程度遠方においた場合の線路の特性インピーダンスについて、等角写像法による結果と比較したところ、2%以内の誤差で一致した⁴⁾。また実際に線路を作成し、実験による検証を行ったところ、良好であることがわかった^{4)~6)}。

3. 共平面形線路の設計

3.1 特性インピーダンス

伝送線路を信号源や負荷等の外部回路に接続する場合、接続点における反射等をなくすために、通常は外部回路の入力インピーダンスと等しい特性インピーダンスをもつ伝送線路を使用して整合をとる。

図4. 位相速度および波長

例えば、外部回路の入力インピーダンスが75Ωであれば、特性インピーダンス75Ωの伝送線路を用いるのが望ましい*。いま、用意されている配線板が厚さ0.8mm、比誘電率5.0、誘電正接0.0050、導体の厚さ0.035mm、導体の導電率 $3.0 \times 10^7 \text{ S/m}$ であるとする。使用目的や寸法上の必要から決まる $w+s$ を2.00mmとすると、 $t/(w+s)=0.0088$ となり、近似的に $t/(w+s)=0$ とみなせる。このインピーダンスを満足する線路の w/s は、図3において、 $d/(w+s)=0.4$ から1.4と求められる。したがって、 $w=1.17 \text{ mm}$ 、 $s=0.83 \text{ mm}$ と決定される。また、ここでは g は表1に示したように $w+s$ の5～6倍の大きさで解析を行っているが、この程度シールド

図5. 導体損

壁を離しておけば、シールド壁の位置が変化してもほとんど線路特性に変化を与えない。したがって、ここでは $g=15.00 \text{ mm}$ とした。

3.2 位相速度および波長

設計において要求される特性インピーダンスを満足する線路の幾何学的寸法や基板の比誘電率は3.1で与えられた。しかし、このような線路は、一般に分布定数回路として取り扱われるので、伝搬している電磁波の位相速度や波長がどのような値をとるかをすることは、この線路を用いた種々の回路素子の設計において、非常に重要なこととなる。ここではTEMモードの伝搬を仮定しているの、位相速度や波長は、もし基板がなければ自由空間のそれらと等しいが、通常は基板の存在のためにそれらと異なる

*脚注 厳密に言えば、インピーダンスを等しく選んでも、線路断面の幾何学的な形状が同一でなければ、接続点において発生する電磁界の乱れによってわずかながら不整合を生じる。

図 6. 誘電体損

る。基板のある場合とない場合の、それらの関係は式(8), (9)で示したように $(\epsilon_e)^{1/2}$ で結びつけられる。2章の解析に従って得られたこれらの結果を図4に示す。3.1の例の場合、 $w/s = 1.4$ であるから、同図から位相速度や波長は自由空間のそれらの0.68倍となることがわかる。

3.3 損失の見積もり

3.1, 3.2を用いて、共平面形線路の伝送線路や回路素子の設計は可能となるが、1章でも述べたように、この線路は、他の線路に比べて導体損が大きい。したがって、導体損や誘電体損について見積もっておくことも重要となる。2章の解析に従って得られた結果を図5, 6に示す⁵⁾。図5の α_c は導体損(dB/m), R_s は導体の表皮抵抗(Ω), ξ は $(w+s)/20$ (m)である。また、図6の α_d は誘電体損(dB/m), $\tan \delta$ は基板の誘電正接, ϵ_0 は自由空間の誘電率, ω は使用角周波数(rad/sec)で

表 2. 共平面形線路の設計例

(a) 所与条件

使用周波数	7.00 GHz
Z_0	75 Ω
ϵ_r	5.0
$\tan \delta$	0.005
d	0.80 mm
t	0.04 mm
σ	3.0×10^7 S/m
$w+s$	2.00 mm

(b) 設計値

w	1.17 mm
s	0.83 mm
g	15.00 mm
λ_g / λ_0 or v_g / v_0	0.68
α_c	0.080 dB/m
α_d	0.16 dB/m

ある。3.1の例の場合、基板上の導体の厚さが0.035mm, 導電率が 3.0×10^7 S/mであるから、周波数7.00 GHzにおいて、導体損は図5から0.080 dB/m, また基板の比誘電率が5.0, 誘電正接が0.0050であるから、誘電体損は図6から0.16 dB/mと見積られる。

以上で述べた設計はTEM近似に基づくものであるが、線路中心部の寸法に対して波長が小さくなればなるほど(基板の比誘電率が大きくなる場合、使用周波数が高くなる場合、線路寸法が大きくなる場合)、高次モードの影響が優勢となり、近似精度が低下する。ここで述べた設計例の場合、10 GHzにおいて波長あるいは位相速度の誤差が2%程度である¹⁰⁾。この誤差は、UHF～マイクロ波帯における基板の誘電率の測定精度等を考慮にいれば、ほとんど問題とはならない。

ここで設計された線路の諸パラメータを、表2に示す。

4. 共振器への応用例

分布定数回路による共振器には、両端を短絡または開放した $1/2$ 波長型のものと、一端を短絡、他端を開放した $1/4$ 波長型のものがある。基板上に共振回

図 7. 共平面形線路の短絡部

路を形成するには、給電線路との結合も考慮すると、 $\frac{1}{4}$ 波長型のものがよい。

$\frac{1}{4}$ 波長型の共振器は、原理的には、共振器長 L が $\frac{1}{4}$ 波長の奇数倍、すなわち、

$$L = \frac{(2n+1)\lambda_g}{4} \quad \text{ただし、} n = 0, 1, \dots \quad (13)$$

の伝送線路で、その一端を短絡、他端を開放にしたものである。

共振器の短絡は、通常は図 7(a) に示すように、シールド壁を利用して行が、この方法は共振器の位置を壁面近傍に制限することになり、他の回路系と組み合わせて使用する場合に不便を来すことがある。そこで、共平面形線路特有の方法であるが、図 7(b) に示すように、内外導体と同一平面上に施す共平面短絡を使用すれば、このような制限は受けない。しかし、前者の短絡が幾何学的短絡位置と電気的短絡位置の一致をみるのに対し、後者は一致しない¹¹⁾。ここで言う幾何学的短絡位置とは、伝送線路において内導体と外導体が導体によって接続された位置であり、電気的短絡位置とは、短絡によって生じた伝送線路上の定在波の電圧が 0 になる位置である。短絡部周辺では磁界のみが存在するため、誘電体基板があっても、その効果はないものとして扱うことができる。図 7(a) は垂直な短絡板であるために磁界分布に乱れはなく、幾何学的短絡位置と電気的短絡位置は一致する。しかし、同図 (b) は共平面上の短絡であるために短絡板の上面および下面に磁力線のループがまわりこみ、磁界分布が乱れる。これは、幾何学的短絡位置に微小なインダクタンスが接続されたのと等価であり、この分だけ電気的短絡位置がずれることになる。このずれは、乱れによるインダクタンス¹¹⁾と分布定数線路理論により簡単に求められる。例えば、3.1 で与えられた線路の場合、7 GHz にお

表 3. 共振器の設計例

(a) 所与条件	
共振周波数	7.00 GHz
n	1
(b) 設計値	
L	7.29 mm
ギャップ長	0.50 mm

いて、0.5 mm 程度のずれとなり、垂直短絡の場合に比べて共振周波数がやや低いほうへずれることになる。

結合回路は、開放端側に小さなギャップを設けることによって実現できる¹²⁾。ギャップ長については、これを大きくとれば結合度は小さく、逆に小さくとれば結合度は大きくなる。これらの関係についてはまだ解析例がないので、要求される結合度を得るために、現段階ではある程度試行錯誤的な方法が必要となる。

表 3 に設計された共振器の一例を示す。共振器長 L は図 4 と式(9)を用いて決定することができる。ここでは、3 章で述べたものと同一の線路を使用し、共振周波数を 7.00 GHz とした。

5. むすび

以上述べた解析法および結果を利用して、共平面形線路による伝送線路や共振器の設計が可能であることを示した。また類似の手法によって、結合共平面形線路、方向性結合器、フィルタ等の設計も可能である。ここで述べた手法は TEM モードが伝搬するという仮定の上に成り立っているが、UHF ~ 10 GHz 程度までは適用可能である。今後は、さらに高い周波数まで適用可能な、周波数依存性を考慮した解析・設計法を確立すべく研究を進める予定である。

謝 辞

本論文作成の示唆と機会を与えて頂いた本学関根慶太郎教授に謝意を表する。

付録. 1

図 1 の線路断面内に、内導体を取り囲むように、等間隔で並ぶ格子点を結んでできる閉曲線を考え、ここにガウ

スの定理を適用すると、単位当たりの内導体上の全電荷 Q は、

$$Q = \xi \left(\sum_{k=1}^{l'} \epsilon_o E_k + \sum_{k=l'+1}^l \epsilon_o \epsilon_r E_k \right) \cdots \cdots A \cdot 1$$

で与えられる。ここで E_k は閉曲線上の k 番目の点における法線方向の電界、 ξ は実際の線路における1格子間隔を表す。また、 l は閉曲線上の全格子点数、 l' はこれらのうちの誘電体以外の部分における格子点の数である。内導体と外導体の間の電位差を1とすれば、基板がある場合とない場合の単位長当たりのキャパシタンス C 、 C_o は、

$$C = \xi \left(\sum_{k=1}^{l'} \epsilon_o E_k + \sum_{k=l'+1}^l \epsilon_o \epsilon_r E_k \right) \cdots \cdots A \cdot 2$$

$$C_o = \xi \sum_{k=1}^l \epsilon_o E_k \cdots \cdots A \cdot 3$$

で与えられる。

付録. 2

図1の線路断面において、 m および n を、それぞれ内導体および外導体表面上に等間隔で並ぶ格子点の数、 J_{ik} 、 J_{ok} を、それぞれ内導体および外導体表面の k 番目の点における電流密度、 R_s を表皮抵抗とすると、線路単位長当たり直列抵抗 R は

$$R = \frac{R_s \left(\sum_{k=1}^m |J_{ik}|^2 + \sum_{k=1}^n |J_{ok}|^2 \right)}{I^2} \cdots \cdots A \cdot 4$$

ただし、 I は内導体または外導体を流れる全電流で、

$$I = \xi \sum_{k=1}^m |J_{ik}| \text{ または } \xi \sum_{k=1}^n |J_{ok}| \cdots \cdots A \cdot 5$$

で与えられる⁵⁾。ここで、 J_{ik} 、 J_{ok} は、それぞれ内導体および外導体表面上の k 番目の格子点における電流密度で、それらの点における法線方向の電界を E_{ik} および E_{ok} とすれば、

$$J_{ik} = \frac{\epsilon_o v_o}{\sqrt{\epsilon_e}} E_{ik} \cdots \cdots A \cdot 6$$

$$J_{ok} = \frac{\epsilon_o v_o}{\sqrt{\epsilon_e}} E_{ok} \cdots \cdots A \cdot 7$$

で与えられる⁵⁾。

付録. 3

単位長当たりの並列コンダクタンス G は、

$$G = q \epsilon_r \omega C_o \tan \delta \cdots \cdots A \cdot 8$$

で与えられる⁵⁾。ただし、

$$q = \frac{\epsilon_e - 1}{\epsilon_r - 1} \cdots \cdots A \cdot 9$$

である⁴⁾。

文 献

- 1) H. A. Wheeler: "Transmission-Line Properties of Parallel Wide Strips Separated by a Dielectric Sheet", IEEE Trans. MTT, MTT-13, 6, pp. 172-185, Jun. 1965
- 2) R. A. Pucel: "Losses in Microstrip", IEEE Trans. MTT, MTT-16, 6, pp. 341-350, Jun. 1968
- 3) 小西良弘: "マイクロ波集積回路", 産報, 1973
- 4) 越地耕二, 周英明, 三木七郎: "導体の厚さを考慮した共平面形線路の解析", 信学論(B), J64-B, 8, pp. 854-861, Aug. 1981
- 5) 越地耕二, 周英明, 三木七郎: "共平面形線路の誘電体損と導体損", 信学論(B), J65-B, 12, pp. 1499-1564, Dec. 1982
- 6) K. Koshiji, E. Shu and S. Miki: "Simplified Computation of Coplanar Waveguide with Finite Conductor Thickness", IEE Proc., 130, pt. H, 5, pp. 315-321, Aug. 1983
- 7) K. Koshiji and E. Shu: "Effect of Inner Conductor Offset in Coplanar Waveguide", IEEE Trans. MTT, MTT-32, 10, pp. 1387-1390, Oct. 1984
- 8) G. D. Smith (藤川洋一郎訳): "電算機による偏微分方程式の解法", pp. 134-178, サイエンス社, 1976
- 9) 越地耕二, 周英明, 三木七郎: "共平面形線路の簡略解法", 信学技報, MW-82-125, pp. 29-36, Feb. 1982
- 10) 越地耕二: "共平面形線路に関する研究", 博士学位論文(東京理科大学), pp. 37-40, 1984
- 11) 越地耕二, 鎌形利通, 周英明: "共平面形線路における短絡", 信学論(C), J70-C, 3, pp. 461-463, Mar. 1987
- 12) 越地耕二, 平和昌, 周英明: "共平面形線路のギャップ部の解析と測定", 信学論(C), J70-C, 6, pp. 936-938, Jun. 1987