高密度実装基板の 自動配線システム

高木 昭彦*, 森 重夫*, 小田原 豪太郎*

An Auto-router for High Density PWB's.

Akihiko TAKAGI*, Shigeo MORI* and Gotaro ODAWARA*

* 東京大学工学部精密機械工学科小田原研究室 (〒113 東京都文京区本郷 7-3-1)

* Faculty of Engineering, The University of Tokyo (7-3-1, Hongo, Bunkyo-ku, Tokyo 113)

概要 多ピン SMD によるバスラインの増加や、両面実装化、高密度実装化に伴い配線設計は複雑化している。従来から PWB 配線設計に用いられている等間隔のグリッドをベースとしたルータでは、これらの PWB には対応することが困難である。本論文では、SMD 等の多種のピンピッチ部品に対応するために、異形状グリッドを用いた一層および多層配線可能な迷路法ルータを開発した。また、本ルータは人手設計に近い性能をもたせるため、トップダウンな階層的処理を行い、バスラインを大局的見地から考慮して配線する。そして、将来的には専用ハードウェア化も可能なアルゴリズムである。実験の結果、グリッド数が従来の固定グリッドベースのものに比べ、約 $1/20$ となり処理の高速化が望める。バスを束線としてまとめて配線するため、コンパクトな配線が実現され、SMD を搭載した基板に対し 95% 程度の配線率が得られた。

Abstract

A hierarchical-fine-pattern router for high density PWB's carrying multi-pin SMD's (Hi-Fi Router) is described. A nonuniform grid for maze routing plays a key role to handle various kinds of design rules and pin pitches. A hierarchical method enables us to route complicated bundled nets in three steps: (1) global router, (2) detailed router, (3) design rule checking. This algorithm can easily be implemented in special-purpose hardware. Experimental results demonstrate that the hierarchical, nonuniform grid routing works successful for high density PWB's. The proposed algorithm reduces the number of grid points by a factor of $1/20$ compared to conventional method, and it runs much faster than those router based on a uniform grid.

1. はじめに

近年、計算機論理の大規模化や、実装技術の変化に伴い、プリント配線板の大型化や、高密度化が進んでいる。高密度化の理由のひとつに、表面実装素子 (SMD) の搭載による両面実装があげられる。しかし、配線設計において SMD の搭載は様々な問題を抱えている。

(1) ピンピッチの多様化による異なるピンピッチの部品の混在。

(2) ランドの形状、および大きさの多様化による設計ルールの複雑化。

(3) ピン数、およびネット数の増加によりバスラインをまとめて配線する必要性。

(4) ランドの位置にスルーホールが存在しないこと、および両面実装によって生じる一層配線の必要性。

従来の等しい間隔のグリッドを用いた手法^{1), 2), 3)}で(1)の問題に対応するには、2つの方法がある。

① グリッドを DIP 部品を基準として設定し、SMD のランドから DIP 用のグリッドへ引き出し

線を出す

② グリッドの間隔を設計に必要とする一番細かいピッチで作成する。

①の利点は従来型のシステムがそのまま適応可能な点である。しかし、SMDの回りに引き出し線用の大きな領域を必要とする。

②は、①のような欠点はないが、グリッド数を増加させ、処理時間や使用するメモリ量が増大する。また、上記の方法では、グリッド間隔が一定のため、(2)で示した、複雑な設計ルールに対応することは困難である。

配線の経路探索に対し処理時間や使用するメモリ量の少ないグリッドレスルータも提案されている^{4),5)}。グリッドレスルータの場合問題となるのは、最終的な実配線を行うことである。基板全体に対し、膨大なネットセグメントと、ランドその他の配線禁止領域に関する設計ルールを考慮する必要がある。そのため、計算量が増加し、アルゴリズムも複雑になる。グリッドベースのルータでは、経路決定後の配線レイアウトはグリッド単位に行うため比較的容易である。また、配線システムの専用ハードウェア化を考えた場合、単純処理の繰り返しであるグリッドベースのルータが有利である^{6),7)}。

従来のグリッドルータ、グリッドレスルータは共に、個々の配線を順次決定する方式を採用していた。そのため、人手配線設計のように、信号線の流れを大局的見地から考慮することは不可能であった。そのため、(3)で示したようにバスラインを構成するネットをまとめて配線する要求に対応できない。

また、(4)の一層配線は両面実装が多用されるに伴い重要な問題である。両面実装では、面積の大きいSMDのランドが両面にあり、スルーホールを作れる領域が少ない。SMDのランド自体もスルーホールをもたない。

これらの、SMD搭載の両面実装プリント配線板を配線するための問題に対して、我々は以下の4点の特徴をもつ自動配線システムを開発した。

- (1) 基本的に、搭載部品のパッドの位置のみにグリッドを作成した、異形状グリッドを用いる。
- (2) バスラインを束線にまとめて配線する。
- (3) 一層配線、多層配線の両方に対応する。

(4) 将来、専用ハードウェア化可能なアルゴリズムである。

以下本論文では、本システムの配線アルゴリズムと、その実験について示す。

2. システム構成

2.1 仕様

本自動配線システムの仕様を以下に示す。

- (1) 対象：SMDを搭載したデジタルプリント配線板
- (2) 寸法分解能：任意
- (3) 配線層：1層、または2層
- (4) 入力データ：基板データ、配置データ、ネットデータ、設計ルール
- (5) 出力データ：NCデータ

2.2 構成

図1に本システムの処理とデータの流れを示す。本自動配線システムは階層的な3つの処理より構成される。

- (1) 概略配線
  - (2) 詳細配線
  - (3) 設計ルールチェックによる配線位置決め
- 以下各処理について述べる。

- (1) 概略配線

基板データ、配置データ、ネットデータ、設計ルールを入力し、トップダウンに配線の概略経路を決

図1. システム構成図

定する。特にバスラインを重視し、バスラインが束で配線できるよう経路の決定を行う。

(2) 詳細配線

概略配線の結果をもとに、迷路法アルゴリズムを用いて配線の詳細な経路を求める。本システムの詳細配線は、グリッドルータと、グリッドレスルータの中間的な処理である。探索に用いるグリッドは、間隔を固定せず、配置状態に合わせて、様々な間隔のグリッドを混在させて用いる。複数のグリッド間隔を混在して用いることで、SMD 等の、従来の等しい間隔のグリッドでは、対応困難であった配線を可能にする。

(3) 設計ルールチェックによる配線位置決め

配線位置決めは、グリッドを単位とした配線経路に対し、配線の間隔等が電氣的に障害のないものとなるよう、設計ルールをチェックしながら配線の位置決めを行う。プロッタ用の NC データを出力とする。

3. 配線アルゴリズム

本章では、はじめに本システムの特徴である異形状グリッドについて示し、ついで各配線処理アルゴリズムを示す。

3.1 異形状グリッド

(1) 異形状グリッド

プリント配線板では一般にあらかじめ設定された配線禁止領域と、配置された部品のランドが固定した配線禁止領域とからなる。グリッドはこの2つの位置を基準にして作成する。

異形状グリッドを図2(a)に示す。グリッドラインは素子のランドのある位置にしか存在しない。ランドの存在しないグリッドの各交点には、データの基準として、仮想ランドを設ける(図2(b)参照)。SMD 周辺のランド間隔の狭いところでは、詳細な設計に必要な細かいグリッドを作成する。逆に、部品間にはランドの間隔が広いので、粗いグリッドを作成する。その結果、グリッド数を増やすことなく、SMD の搭載された基板に、対応可能である。

(2) 配線容量

グリッドを異形状にした場合、各グリッドごとに

配線の通過する容量が異なる。そのため異形状グリッドは、グリッドの辺と対角線に、設計ルールを基にした配線容量をもつ。設計ルールと配線容量の例を図3に示す。配線容量は、グリッドの辺の長さより両端の設計ルールで指定した領域を引いた距離で表される。

3.2. 概略配線アルゴリズム

概略配線は、階層的な配線処理の初期の段階でバスラインが束で配線できるように概略経路の割り付けを行う。ネットデータにはあらかじめ、バスを示すデータが付加されている。概略配線は、そのデータをもとに、バスラインを抽出し、経路を割り付け

(a) 異形状グリッド

(b) 仮想ランド

図2. 異形状グリッド

図3. 設計ルールと配線容量

る。バスラインの経路は、以下に示す条件により決定する。

- a) バスで接続する素子の位置
- b) バスで接続するピンの位置
- c) バスのビット幅

まず初めに、バスラインをビアの少ない単純な形状で配線するために、バスラインの形状を図4に示すようなL型、I型、S型（Z型）の3種類に分類する。次にこの形状に従い、バスラインを束線で配線する部分の経路を異形状グリッドへ割り付ける。図5にその例を示す。このとき、バスラインは1層内で割り付ける。バスライン同士が交差する場合は、X-Yルールによって処理する。バスの端点と各ピンまでは、詳細配線によって処理する。

3.3 詳細配線アルゴリズム

詳細配線は、概略配線の結果をもとに、迷路法アルゴリズムを用いて、異形状グリッドを単位とした

図4. バスラインの形状

図5. バスラインの概略配線

配線経路を求める。本手法は、異形状グリッドを用いるため迷路法による経路探索において以下の2つの処理を行う。

- (1) グリッドの配線容量がネットを通過するに満足か否かを判定する。
- (2) グリッド内において他のネットと交差なく出力する点を求める。

(1)の処理は図3で示したグリッドの各辺の配線容量が、配線の幅、間隔を保てる量が残っていることを調べる。例を図6に示す。配線がグリッドを直進する場合は、横切る辺と両対角線を調べる（図6(a)）。配線がグリッド内を曲がる場合は、横切る辺とその辺をはさむ対角線の配線容量を調べる（図6(b)）。

(2)の処理には、John K. 等の示したトポロジカルな手法⁸⁾を採用した。この手法は、囲まれた区間の配線に対し、その区間に対する各配線の入出力点を時計回りにソートすることで、配線の交差のない位置を求めることができる。

後退探索時には、配線が通過したグリッドの辺と対角線の配線容量を、設計ルールに従い減らす。配線は、この時点での位置決めは行わず、グリッドの頂点に近い順にソートされた順列だけを記録する。

上記の手順により、異なるピッチのグリッドに対しデザインルールを満足する配線を可能にした。

3.4 設計ルールチェックによる配線位置決め

すべてのネットの配線経路が決定された後に、設計ルールチェックを行いつつ、グリッドごとにネットの配線位置を割りあてる。グリッド内部には配線

図6. 配線容量の判定

されるべきネット以外には、障害物が存在しないため、簡単にかつ高速にグリッドレス配線を行うことが可能である。以下に手順を示す。

- (1) ランドのもつ設計ルールに従い、グリッドの各頂点に配線禁止領域を作成する（図 7(a)）。
- (2) グリッドの辺を通過するネットの中で、最も配線禁止領域に近いネットを設計ルールに定められた間隔において配線する（図 7(b)）。
- (3) 位置決めされたネットに対し、新たに配線禁止領域を作成する。
- (4) (2)、(3)を繰り返す（図 7(c)）。

上記のように、配線の交差が存在しないグリッドごとに、ネットの位置決めを行うので、簡単なアルゴリズムでグリッドレス配線を可能にした。

4. 実 験

4.1 実験環境

本システムは 68020 CPU を用いたワークステーション、日立 2050 上に C 言語で実現した。各部のプログラム規模を以下に示す。

(1) 概略配線	2900 行
(2) 詳細配線	6300 行
(3) 設計ルールチェックによる配線位置決め	4500 行

4.2 実験の目的

本手法を評価する目的で、以下の項目に従って実験を行った。

- (1) 各種の部品を搭載した基板上での配線実験。
  - (2) バスラインを束線として配線する実験。
- 表 1 に実験に用いた基板と実験結果を示す。

(1)の実験では従来型の基板 2 種（表中 A, B）と、SMD を搭載した基板 2 種（表中 C, D）を適用した。

(2)の実験では基板 C のバスラインだけの配線を行った。

4.3 実験結果

(1) 各種の部品を搭載された基板上での配線実験
 基板 D の配線結果の部分拡大図を図 8 に示す。この基板は、4 方向にピンをもつ SMD と、2 方向にピンをもつ SMD と DIP が混在した基板である。

図 7. デザインルールに基づく配線位置決め

表 1. 実験基板例と配線結果

基板名	寸 法 (inch)	素子数 (SMD)	配線本数 (本)	処理時間 (分)	結線率 (%)
A	12×10	97 (0)	900	51	95.9
B	12× 8	122 (0)	1086	154	100
C	10× 8	96 (70)	562	238	97.2
D	10× 9	76 (50)	787	413	96.3

実験結果より、本システムが SMD の配線に対し有効であることがわかる。

また、実験では基板 D の設計を行うために 9,600 個のグリッドが必要であった。一方従来の迷路法を用いた場合、SMD に対し引き出し線を用いてピン間 3 本の配線を仮定すると、約 200,000 個のグリッドが必要である。

図8. 基板D拡大配線図

(2) バスラインを束線として配線する実験

基板Cの、バスラインのみを配線した結果を図9に示す。バスラインをまとめて配線することにより、コンパクトな配線が実現され、バスラインの検証が容易になる。

5. 考 察

上記の結果より以下に考察を述べる。

(1) SMD に対応した設計

上記(1)の実験結果から、異形状グリッドを用いることで、SMD に対応した迷路法配線が可能であった。異形状グリッドは、素子のランドの位置を基準に作成するため、いかなるランドピッチでも迷路法配線が可能である。例えば、ミリ系の素子と、インチ系の素子が混在した場合の配線も可能である。

(2) 高速化への対応

一般に迷路法探索の処理オーダはグリッドに対し $O(n^2)$ である。この点で本手法を比較すれば、実験結果で示したように、グリッド数は $1/20$ となり処理の高速化は可能である。

また、本アルゴリズムは、単純な処理の繰り返し

図9. 基板Cバスライン配線図

であるため、専用ハードウェア化し、並列処理を行わせることで、高速処理を行うことが可能と考える。

(3) 配線能力

表1に示した各基板に対する配線率を見ると、5

％程度の未配線を残すものがある。この未配線の原因はいくつかある。

① 配線の端点がすでに決定された配線によって囲まれた、またはビアが作れなかった。

本システムは引きはがし再配線等の未結線処理を行っていない。また、設計ルールによる配線位置決めを効率的に行うため、ビアの発生位置をグリッドの辺上に限定しており、そのためビアが作れずに未結線となったことが考えられる。

② 概略配線で与えられた経路が非効率的なものである。

概略経路を決定する際の配線順位が原因と考えられる。本システムでは、バスラインを束線に配線することを重視するため、バスラインの配線を優先している。このため一般の信号線に制約を与えている。

③ 素子の配置が配線に不都合な位置にある。

これには、配線後に配置を改善する必要がある、統合的な配置配線実装設計システムが不可欠である。本実装設計システムもこの方向へ発展が望まれる。

(4) バスラインの配線

本システムは詳細配線、概略配線から成る階層的な構造をもたせることで、人手配線にみられるようなバスラインの配線を可能にした。バスラインを束で配線するため、バスが等長となり、高速化する傾向にある論理回路に対して、データパスディレイの一致など様々な利点をもっている。

6. む す び

本論文では、高密度実装基板の自動配線設計システムについて提案した。本手法は、異形状グリッドを用いて、SMD や様々なピッチの混在する基板の配線を効率よく処理した。また、階層的な構造をも

たせ、配線の初期段階でバスラインをまとめて処理し、人手配線のようなバスライン配線を可能にした。実験により本システムの効果が確認された。

(1989. 2. 6 ー受理)

文 献

- 1) C. Y. Lee : "An Algorithm for Path Connections and Its Applications", IRE Transactions on Electronic Computers, pp. 346 ~ 365 (1961)
- 2) K. Mikami et al. : "A Computer Program for Optimal Routing of Printed Circuit Conductors", IFIP Cong. '68, pp. 1475 ~ 1478 (1968)
- 3) J. Dion : "Fast Printed Circuit Board Routing", Proc. of 24th Design Automation Conf., pp. 727 ~ 734 (1987)
- 4) A. C. Finch et al. : "A Method for Gridless Routing of Printed Circuit Boards", Proc. of 22nd Design Automation Conf., pp. 509 ~ 515 (1985)
- 5) 小島郁太郎, 他 : 「グリッドレスルータに関する基礎的考察」, 電子通信学会技術研究報告, CAS 83 - 21, pp. 33 ~ 40 (1983)
- 6) E. Damm et al. : "Hardware Support for Automatic Routing", Proc. of 19th Design Automation Conf., pp. 219 ~ 223 (1982)
- 7) 二上武生, 他 : "Processors-to-cells Mapping in a Hardware Maze Router", 電子通信学会技術研究報告, CAS 86 - 203, pp. 1 ~ 8 (1986)
- 8) J. Kessenich et al. : "Global Forced Hierarchical Router", Proc. of 23rd Design Automation Conf., pp. 798 ~ 802 (1986)