はんだ付け技術の動向

—— 表面実装を主体にして ——

芹沢 弘二*

Trend of Soldering Technology —— Surface Mount Technology.

Koji SERIZAWA*

*株式会社日立製作所生産技術研究所信頼性センタ (〒244 神奈川県横浜市戸塚区吉田町292)

*Production Engineering Research Lab., Hitachi, Ltd. (292 Yoshida-cho, Totsuka-Ku, Yokohama-shi, Kanagawa 244)

1. 緒 言

はんだ付けはいうまでもなく実装の基本要素技術の1つであり、実装技術は種々変遷するが、はんだ付けも発展を遂げつつ対応していくものと考えられる。しかし、表面実装の普及やモジュール実装の発展にみられるように、高密度実装の要求は際限がなく、これに対処するためには、単なる共通的な要素技術の開発だけでなく、各製品に対応した固有の実装形態が強く要求される状況となってきた。このため、はんだ付け技術も高度化とともにますます多様化する傾向にあり、技術開発も質的量的に難しくなってきた。さらに、高密度化により、単なる材料・プロセスの開発だけではなく、周辺技術も取り込んだ体系的な技術開発がますます必要な状況になってきている。

本報告では、筆者が日頃感じているはんだ付け技術の課題についてまとめた。

2. 実装形態の変遷

はんだ付けの実装の形態は、表1に示したように挿入実装から表面実装、さらにはモジュールやフレキシブル配線板をリジッド配線板に実装する三次元

的な実装へ変化することは、全体の流れとして疑いのないことであると思われる^{1),2)}。しかし実際の製品は、顧客ニーズによって決まり、実装形態もその製品の機能、コストあるいは信頼性などにより最適な方式を選択することになる。

したがって、従来技術であるがゆえにもはや用いられないということではない。たとえば、挿入実装が従来技術であるがゆえに用いられなくなるのではなく、製品によって、あるいは既存設備の状況などによって、使いわけられて行くことは十分に考えられる。あるいは非常に高度な技術であっても、コストの兼ね合いで一般化しない場合もありうる。新技術の開発は、その技術が万能な場合はまずありえず、技術の品ぞろえが増えたと考えるべきであろう。

以上のような状況に対応するため、はんだ付け技術も他の接続技術と同様に、多様化に耐えうる品ぞろえが必要で、種々の加熱リフロー方式が提案、実用化されてきている^{3),4)}。一方多ピン化、高密度化に伴い、はんだ付け部は小さくなり、より一層の品質が求められている。より低欠陥なプロセスや装置、検査装置、さらにはリペア装置、あるいは顧客での信頼性を保証できる寿命評価、予測技術の開発等の数え切れない要求がある。これらの課題の主な点をまとめると表2のようになる。以下主要項目について現状の課題と将来課題に分けて述べる。

3. 現状での技術課題

3.1 はんだ付け方式の分類

まず現在までに知られている主要なはんだ付けを分類すると、図1のようになる。細かい分類は煩雑なのでおおまかに示した。

浸漬型の一括はんだ付け方法としては、主として従来の挿入型実装に用いられてきた静止および噴流

はんだ付け方式がある。最近の表面実装対応の浸漬型一括はんだ付け方式としては、ダブルウェーブ方式が一般的である^{3),4)}が、これは後述する欠陥低減のためである。噴流方式は噴流を細く絞ることにより、局所はんだ付けにも用いられる。浸漬はんだ付けは、はんだ材料と熱を同時に供給できる点で生産性に優れた方式だが、反面個々のパラメータを独立に制御できない点で、プロセスの自由度に欠ける欠点がある。たとえばはんだ量の制御はほとんど不可能に近

表1. 実装形態の変遷

年代	1970	1975	1980	1985	1990
実装方式	挿入実装	混載実装 (表面実装)		ハイブリッドIC 実装	
能動部品	DIP ⁽¹⁾ SIP ⁽²⁾	Tr, SOP ⁽³⁾ , QFP ⁽⁴⁾ SOJ ⁽⁵⁾ , PLCC ⁽⁶⁾ , MSP ⁽⁷⁾		TAB ⁽⁸⁾ , COB ⁽⁹⁾ COF ⁽¹⁰⁾	
受動部品	ディスクリート 部品	チップ部品 (部品のチップ化)		複合部品 モジュール	
配線板	スルーホール PCB	表面実装PCB (両面, 多層)		セラミック多層 多層PCB	

- (1) Dual Inline Package, (2) Single-Inline Package, (3) Small Outline Package,
(4) Quad Flat Package, (5) Small Outline J-Bend, (6) Plastic Leaded Chip Carrier,
(7) Mini-Square Package, (8) Tape Automated Bonding,
(9) Chip on Board, (10) Chip on Film

表2. 実装方式による主要問題点

実装方式	部品搭載	はんだ付け	検査	信頼性
挿入実装	<ul style="list-style-type: none">大型異形部品挿入柔軟基板部品挿入	<ul style="list-style-type: none">はんだ付け欠陥の増加 ブリッジ
表面実装 リフロー	<ul style="list-style-type: none">多ピンパッケージ 搭載—QFP, TAB 複合部品超小型部品搭載 R, Cチップ等柔軟基板部品搭載 フレキシブル配線板	<ul style="list-style-type: none">はんだ付け欠陥の増加 Wicking* マンハッタン**部品耐熱性 リワーククラック等	<ul style="list-style-type: none">ブロービング方法インサーキットテスト時の 接続部損傷微細接続部の外観検査	<ul style="list-style-type: none">Tサイクル疲労 寿命設計クリープ, そり, 振動等 の寿命設計
ディップ		<ul style="list-style-type: none">はんだ付け欠陥の増加 Skip

いし、部品に対する熱衝撃も避けがたい。また単なる浸漬ではなく、はんだ浴に超音波をかける超音波はんだ付け⁵⁾があり、キャビテーション効果によりフラックスなしでセラミック等の難はんだ付け材料のはんだ付けに用いる。

一方リフロー方式は、浸漬型と異なり、あらかじめはんだを何らかの方法で供給し、種々の加熱手段ではんだ付けするものであり、多くの方法が考えられ、また実用化されている³⁾。これについて述べると際限がないのでここでは特徴についてのみふれる。

リフローは加熱工程とはんだ供給工程が分離されているので、おのおの独立で制御できる。このため設計、プロセス等全体にわたって自由度が大きくな

り、特に高密度化に有利である。したがって今後の実装の主流は徐々にリフローに変わるものと見てよい。しかし反面工程数は増え、設備投資も多くなり、コスト的には高くなる。現在は高密度化の要求がコスト高をしのぐ場合が多く、新しいプロセス開発の主流はリフローであることは間違いないと考えられるが、それに応じて新しい技術課題が出てくることになる。

3.2 はんだ付け欠陥の低減

3.2.1 浸漬型はんだ付け

表3に浸漬型はんだ付けにおける代表的なはんだ付け欠陥を示した。ここでは最近特に問題となっているものについてのみふれる。

まず、パッケージやコネクタ部品等におけるショート不良、すなわちブリッジがある⁶⁾。これはピン間ピッチの狭間化やピン数の増加による必然的な現象である。これにはパターン設計の影響が最大だが、はんだ付け装置側でも噴流の方式などの改良が行われている。

ついでぬれ不良の増加がある。これは図2に示したように、表面実装の普及により、1枚の配線板がリフローと浸漬の2回の熱工程を受けるようになったことの影響が大きい。すなわち一回目のリフロー工程で配線板の表面のぬれ性が劣化した結果、2回目の浸漬工程でぬれ不良が多発するもので、現在表面処理方法が種々検討されている。

最後にスキップ不良について述べると、この不良は浸漬型表面実装に特有の欠陥である。すなわちチツ

図1. 主要なはんだ付け方法

表3. 浸漬方式における主要なはんだ付け欠陥

欠 陥 名	内 容	主 原 因
ブリッジ	・リード間タッチ ・パターン間タッチ ・部品間タッチ	・リード、パターンの狭間化 ・配線板実装密度の向上
へこみ穴あき	・スルーホール部ではんだのへこみ、穴あき	・リード／スルーホール間のクリアランスが大きい
ブローホール	・スルーホール内部の気泡	・スルーホール内めっきぬれ不良 ・基板からのガスの発生
マイクロクラック	・スルーホール肩部のめっきクラック	・めっき材質、厚み不足
フィレット不足	・リード／ランド間に形成されたフィレット高さが低い	・パターン設計不良 ・はんだ付け方法、条件
スキップ	・面付け部品リード、電極にはんだがつかない	・はんだ付け時のフラックスガスの発泡
その他	・冷はんだ、つらら、ぬれ不良、光沢不良	

ブ等の角にはフラックスが多量に付着しやすく、浸漬中の発泡により溶融はんだが除去され、ランドにはんだが付かない不良である。この不良の解決にはフラックスの粘度を低くし付着量を減らすことや、

図 2. 代表的はんだ付けプロセス

装置面ではダブルウェーブ方式などが採用され効果をあげている。

3.2.2 リフローはんだ付け

表 4 に代表的なはんだ付け欠陥を示した。

まずリード浮きによるはんだ付け欠陥があげられる。これは部品リードの Z 方向のリードのばらつきにより、はんだフィレットが十分に形成できないものである。現在リード成形、ハンドリング等に種々検討が加えられているが、場合によっては、ユーザでの矯正も必要である。

ウィッキング不良はリードにはんだが吸い上がってしまう不良であり、配線板のランドよりもリードの温度が早く上がり、ぬれるために生じる不良である。したがってリード材質が熱伝導率の大きい Cu であるとか、ペーパリフロー等の急激な加熱を行うと多発する。

マンハッタン現象はリフロー時にチップ部品が立ち上がる現象で、原因はウィッキング現象と類似であり、はんだ溶融時のバランスによる⁷⁾。すなわち対向する 2 組の電極を有するチップ部品で、温度の不均一から一方のはんだが先に溶けると、電極にぬれ上がったはんだが表面張力で部品を引っ張り、立たせてしまう現象である。これは性質上小型のチップ部品ほど顕著であり、はんだ付け条件やパターン設計にも影響をうける。今後高密度化が進むとますます問題となる欠陥である。

表 4. リフロー方式による主要はんだ付け欠陥

欠 陥 名	内 容	主 原 因
リ ー ド 浮 き	・リードとランド間の接続が不完全 または接続せず	・リードの高さ方向の精度不足 ・ハンドリングによるリード変形
ブ リ ッ ジ	・リード間タッチ ・パターン間タッチ ・部品間タッチ	・リード、パターンの狭間化 ・配線板実装密度の向上 ・供給はんだ量が多過ぎる ・不均一加熱
ぬ れ 不 良	・リードまたはランドがぬれない	・保存、プロセスでの表面汚染 ・はんだペーストの劣化 ・プロセス不適性
部 品 立 ち	・チップ部品等が立ち上がる	・不均一加熱（温度勾配大） ・パターン設計不良
ウ イ ッ キ ン グ	・リードにはんだが吸い上がる	・不均一加熱（温度勾配大） ・材料のはんだぬれ性が不均一
リ フ ロ ー ク ラ ッ ク	・プラスチックモールド LSI パッケージのレジックラック	・パッケージの水分吸収 ・パッケージ強度不足
そ の 他	・はんだボール、光沢不良、過剰はんだ	

最後に、ぬれ不良について述べる。これはリフローの繰り返しや、リフローからディップなどの、複数の熱工程をかける場合、すなわち両面や混載実装などで起こる不良であり、1回目の熱工程で、配線板の電極が酸化や拡散によりぬれ性が低下し、次の工程で不良となるものである。この対策として、プリフラックスの改良や、はんだコート方法の改善などが種々行われている。

以上代表的な欠陥について述べた。他のものについては省略する。

3.3 外観検査技術

DRAMを始めとして、SOJ、PLCC等のLSIパッケージは実装面積の極小化を狙って、リード形状はパッケージの裏面に曲げ込んである。また実装密度が高くなるにつれて、部品間の距離は狭くなり、はんだ付け部分を外部から検査することはきわめて困難となりつつある。現在ソフトX線やレーザ等を用いた透視型の外観検査装置の開発・普及が図られている⁸⁾が、見逃しや誤判定をなくす努力もさることながら、装置自体の低コスト化が普及を図る上での大きな課題となっている。

3.4 信頼性

前節までに述べてきたような不良は、実際の初期の市場不良に対しては非常に重要であり、低欠陥化を今後とも継続的に改善する必要がある。しかし、製品に要求される熱環境や寿命は図3に示したように非常に多様である。

一般に表面実装はスルーホール穴を介した接続と比較して、接続強度的には弱いと考えられていることから、特に熱疲労寿命が懸念されている。実際にセラミックチップキャリアのプリント配線板実装で

は、部品と配線板の熱膨張率のミスマッチが大きいため、はんだ接続部の高さを高くし、温度サイクル時の熱歪をうまく吸収するなどの特別な対策が必要とされている。しかも従来の挿入実装と異なり、市場実績が乏しいため、経験的な寿命の評価が難しい。そこで事前に何らかの方法によって寿命を評価する試みが行われている。最も典型的なのは、有限要素法などを使った評価であり、一部では熱弾塑性解析なども行われている^{9),10),11)}。

今後高密度化や発熱密度の増大に伴い、放熱設計技術と並んで、実装の必須技術になると考えられる。

4. 今後の動向

今後の動向としては、これからも高密度、高機能化が続くとすれば、実装は疑いなく“より小さい部品をより高密度に”“残されたわずかの空間をより効率よく”使うことに尽きると思われる。こういった点では、部品の小型化はより進むし、特にLSIの直接実装方式であるCOB、あるいはCOFなどが一般化し、フリップチップボンディング等が盛んに使われる状況となろう¹²⁾。またよく言われるように、モジュール（リジッド、フレキ）実装はより高度化して使われると思われる。以下これらの状況に対して特に問題となると考えられる事項について若干ふれる。

4.1 狭ピッチ接続の限界追及

図4に狭ピッチ化の動向を示した。汎用のLSIパッケージでも、0.5や0.3mmピッチが言われている。また民生分野で最も狭ピッチ化の進んでいる液晶ディスプレイ等では、0.2やそれ以下の接続ピッチが要求され、この分野でははんだ付けに代わる有機材料を利用した接触接続などの新しい方式が各社から発表されている¹³⁾。COBやCOFでも、各社から新しいアイデアに基づいた接着、接触接続方式が発表されている¹²⁾。現在に至ってようやくはんだ付けに代わる接続方式が大きくクローズアップされているわけで、はんだ付けはもはや衰退技術とも見えるほどである。

実装の高密度化が進むにつれて新しい技術が出てくることは望ましい。しかし一方では、はんだ付け

図3. 製品の使用環境条件

図4. パッケージピン数とリードピッチの関係

はまだまだ進歩すると考えるエンジニアも多いと思われる。技術的には、はんだの高精細供給技術と、メタライズ技術の発展が必須であり、プロセス、装置を含めた総合技術として今後も地道な開発が必要である。

4.2 多階層はんだ付け

三次元実装では当然融点の異なったはんだを使い分けることが必要である。従来は、せいぜい2階層程度であったものが、3階層、4階層となることが十分予想される。したがって、従来のPb-Sn系のはんだ材料だけでなく、150℃前後をカバーするBiやIn入りなどの低融点のはんだとか、300℃を越える高融点のはんだ材料の開発と実用化が望まれる。その結果、はんだ材料はもちろん、使用する配線板、部品に至るまでの材料やプロセスの見直しが必要となってくると考えられる。

4.3 高耐熱はんだ材料

使用環境の多様化・高密度化、LSIの高速化・高消費電力化は今後の必然の方向と考えられている¹³⁾。

環境的には図3に示したが、自動車のエンジンルーム内搭載などの高温環境化はますます進むと考えられる。またLSIにおいても従来数百ミリワット程度のLSIが数ワットになるのは、時間の問題である。したがって放熱構造設計は1つの重要な実装技術上の課題だが、接続に使用されるはんだ材料にも高耐熱化が求められる。本課題は4.2節と同様の課題であるが、単に階層性だけではなく高温腐食あるいは熱疲労寿命などに着目した材料開発が必要である。

4.4 はんだ供給法

現在、多点高密度のはんだの供給法は、はんだペーストの印刷が主流だが、LSIパッケージでみてもQFPで0.5mmピッチが出現しており、より高精度な印刷等の供給が可能なペースト材料の開発や、供給方式の検討が必要である。特に超高密度な多ピンLSIの実装は、従来のような他部品も含めた一括接続は不可能となり、部分的にはんだを供給する技術開発も必要である。

また三次元的な実装が進むと、凹凸面への微細はんだ供給なども必要になってくると思われる。この分野でも、印刷や吐出に限定されることなく新しい発想に基づいた方式の開発が待たれる。

4.5 はんだ付け装置

はんだ付け装置は、大別して一括型と局所型の開発に別れる。浸漬型の一括装置は現在のダブルウェーブ等の改良が進み、コンピュータ制御がさらに一般化していくものと考えられる。また一括リフロー装置は現在エアリフロー装置の改良が進んでいるが、上記のはんだ付け欠陥の低減のためには、この傾向がしばらく進むものと思われる。

一方局所加熱装置は、今後の実装の多様化に対し、種々の方法が開発されるものと考えられる。特にCOG (Chip on Glass)、COFあるいはTAB等の新しい実装法の普及に同期した加熱・接続装置の開発が必須で、精度、スループット、他部品への熱影響を極小化する装置の開発がより急ピッチで進むものと考えられる。現在もレーザ、光、熱風その他の開発が進んでいるが、この傾向はこしばらく続くものと考えられる。全体として装置も用途に伴い多様化する。たとえば三次元実装が一般化すれば、任意の場所でのはんだ付けとか、フレキシブル配線板へのはんだ付け等が

必要になる。

4.6 フラックス材料

現在のフラックス材料は、一部の製品を除き相変わらずロジンベースの材料である。先に述べた高耐熱化は、ここしばらくの最重要課題であると考えられ、種々の材料開発が進むものと期待している。

しかし最近の大きな課題として、フロン汚染の問題がある。洗浄液のクローズドループ化は根本的な解決策ではない。この方向として大きく2つが考えられる。1つはロジンベースから水溶性フラックス等への変換である。しかしこの場合は、基板耐圧の向上等の洗浄性の向上が必要で、排水処理施設の整備が必要である。もう1つは、非洗浄フラックスの開発の推進がある。現在も家電関係では非洗浄フラックスの使用がかなり一般的に行われているが、これを一層進める必要がある。高密度化に伴うマイグレーションの問題等もあり、難しい問題であるが、解決すべき問題である。

4.7 信頼性

特に熱疲労寿命が問題であることは、表面実装の場合と同様である。しかし単に定常的な使用環境だけでなく、たとえば素子の発熱により、過渡熱的に発生する熱応力で接続部が破壊するような、より高度な寿命評価技術の確立が必要である。すなわちクリープ、材料の熱的非線形性などを考慮した解析技術が必要である。また振動、外部応力等が重畳した系での予測技術が必要となる。さらに、これらの解析技術のCAE化なども必要であり、新規実装形態の寿命予測と設計へのフィードバックが必要となろう。

また解析の局部から全体への展開も必要であり、大変形、放熱解析なども含む実環境により近い解析技術の開発が望まれる。

5. 終わりに

以上、雑駁な内容となったが、これははんだ付けが単なる要素技術ではなく、まさに実装全体にかかわるシステム技術化してきたためである。その実装技術が大きくは述べてきた方向に進むにしても、実

際には個々の製品の最適実装を迫及せざるをえない。はんだ付けも製品の実装形態に応じた対応をせざるをえず、まさにそうした中での実装システムの一部を構成している。幸いにもはんだ付けは非常にフレキシビリティに富んだ技術であり、今後も時代の要請に添った展開を続けると確信している。

(1989.7.26—受理)

文 献

- 1) 本田：“86電子部品の技術動向と市場動向”，電子技術，特別増大号，pp. 2～22，1986年10月
- 2) 二瓶 監修：“先端高密度表面実装技術”，トリケブス，1987年4月
- 3) R.J.Wassink著，竹本，藤内監訳：“Soldering in Electronics”，日刊工業，1986年
- 4) 大津：“電子材料のはんだ付技術”，工業調査会，1983年
- 5) 石川 他：“アルミニウムの超音波ソルダリング技術の発展”，アルトピア，pp. 9～17，1978年10月
- 6) 本田：“フラットパッケージのはんだ付信頼性”，電子通信学会，R86—57，pp.19～24
- 7) 田部 他：“マンハッタン現象のメカニズムとその対策”，電子材料，pp. 103～111，1988年2月
- 8) “ハンダ目視検査の自動化技術”，精密工学会，画像応用技術専門委員会講習会テキスト，1988年7月13日，など
- 9) 佐藤，大島：“はんだ接続部の熱疲労寿命”，電子・情報関連学会連合大会，pp. 3～113～116，1986年
- 10) 佐藤 他：“IC，LSIの微細はんだ接続技術”，日本金属学会報，23巻，12号，pp. 1004～1013，1984年
- 11) J.H. Lau et al.：“Thermal-stress Analysis of SOIC Packages and Interconnections”，Proceeding ECC，38th，pp. 23～31，1988
- 12) 畑田 他：“フィルムキャリア方式によるフラットパネルの実装”，電子材料，pp. 49～58，1985年9月号
- 13) 日経マイクロデバイス，7月号（特集），1989年