MBB 実装技術を用いた 面発光レーザモジュール

Surface Emitting Laser Array Module mounted on
Si-submount Substrate using MBB Technology

吉田 隆幸*1

松田 賢一*2

知野 豊治*3

1. はじめに

コンピュータ機器間のネットワークを介しての情報交換の高速化、大容量化に伴いレーザ光を用いた並列光インターコネクションが強く期待され、かつ広く研究されている。これらのレーザ光の光源として Fig.1 の原理図に示すような端面発光レーザを用いる並列光インターコネクションモジュールが広く研究されている^{1),2)}が、これと並んで面発光レーザ (Surface Emitting Laser) 応用が非常に期待され、かつ広く研究されている^{3)~5)}。たとえば、その第一歩として近距離のコンピュータと周辺機器間の光ファイバを用いたインターコネクションとしての応用等が考えられる。

また、面発光レーザは、2次元集積が容易であり大規

模集積が可能であるため、その特徴を活かした大量生産によるチップコストの低減の可能性もある。しかしながら、面発光レーザチップ (以下、単に SEL チップと呼ぶ) への電源、電気信号の供給のための SEL チップ実装の技術、また、光ファイバと SEL チップとの結合技術、そのコストが重要な要素となる。

今回、我々は SEL チップをシリコンサブ基板 (以下、単にサブ基板と呼ぶ) 上に MBB (Micro Bump Bonding) 法⁶⁾を用いて搭載する実装方法と、SEL チップ裏面にガイド穴を形成し単に光ファイバをガイド穴に挿入し、光出力をモニタせずにアライメントするパッシブアライメント法を用い、4×3のアレイに4芯の光ファイバテープを結合したモジュールの検討例を紹介する^{7)~9)}。

2. モジュールの構造

Fig.2 にモジュールの断面構造模式図を示す。ここで、レーザ発振用のメサ (SEL, $14\mu\text{m}\phi$) は通常の In GaAs/GaAs 単一量子井戸 (Single Quantum Well) よりなる活性層が GaAs/AlAs 分布ブラッグ反射器 (Distributed Bragg Reflector: DBR) に挟まれた構造である¹⁰⁾。ただし、基板側の分布ブラッグ (DBR) 反射器が p 型の構造となっている。この他、MBB ボンディング用のマイクロバンプとしてのメサ (Cathode Microbump, $20\mu\text{m}\square$) が形成されている。レーザメサとマイクロバンプとしてのメサの上部は Au/Ti 配線により接続されている。

また、アノードマイクロバンプとしてのメサ上の電極

Fig.1 Model of conventional laser module with conventional edge plane emission laser diode.

*1 Takayuki Yoshida, *2 Kenichi Matsuda, *3 Toyoyi Chino

松下電器産業(株)半導体研究センター/Semiconductor Research Center, Matsushita Electric Industrial Co., Ltd

Fig.2 Cross section of a surface-emitting laser (SEL) array with fiber tape.

Tab.1 Thickness of each film of Si submount substrate.

Material of each layer	Thickness (nm)
Thermal SiO ₂	about 800
Evaporated Ti	150
Evaporated Pd	200
Evaporated and Electroplated Au	about 2000

は、メサ中の p-n 接合を電氣的に短絡させることにより p 型 DBR に接続している。SEL チップ裏面に光ファイバを挿入するためのガイド穴が形成されている。ガイド穴の深さは16 μ m で直径は130 μ m, ピッチはファイバテープ中の光ファイバのピッチ250 μ m である。SEL チップの裏面, およびガイド穴表面は反射を防止するための Si₃N₄ が形成されている。

SEL チップは、サブ基板上に MBB 法を用いて搭載されている。サブ基板は熱酸化 SiO₂ が形成されたシリコンウエハより構成され、SiO₂ 上には真空蒸着法、電解めっき法等を用いて Ti/Pd/Au よりなる信号線、電源線、グランド線が形成されている。サブ基板の大きさは 4 mm □ であり、MBB 用のボンディングパッドの大きさは 50 μ m □ である。Tab.1 にサブ基板各層の厚みを示す。

今回これらのモジュールはセラミックパッケージに搭載され、サブ基板の周辺パッドとセラミックパッケージのパッドとが Al ワイヤにより接続された構造となっている。

3. SEL チップ作製プロセス

SEL チップの作製手順は、以下のとおりである。MBE による結晶成長後、Au-Ge/Ni 電極をエッチングマスクとして、塩素ガスを用いた反応性イオンエッチング (RIE) 法によりレーザメサとマイクロバンプ用のメサを形成する。この上を P-CVD 法により形成した Si₃N₄ により覆い、レーザメサとマイクロバンプ用メサを接続するための Ti/Au 配線を真空蒸着法を用いて形成する。次に、ウエハ裏面に塩素ガスを用いた反応性イオ

(a) Cross sectional model of SEL chip.

(b) Cross sectional SEM photo of SEL chip of Si submount substrate.

Fig.3 Cross section of SEL (Surface emission laser) chip.

Fig.4 Process flow of MBB technology.

ンビームエッチング (RIE) 法によりガイド穴を形成する。このとき、ウエハ表面と裏面を同時に観察できる両面アライナを用いることでガイド穴パターンは表面のレーザメサに位置合わせされる。次に、反射防止用の Si_3N_4 膜を P-CVD 法により形成する。この後、1.2mm 口のチップに分割する。

Fig.3 (a)に SEL チップの断面構成図を、同図(b)にサブ基板上に搭載され、光ファイバを搭載前の SEL チップ

の断面 SEM 写真を示す。写真よりガイド穴表面が滑らかに形成されている様子が分かる。

4. MBB 法によるチップ実装プロセス

Fig.4 に MBB 法によるチップ実装プロセスを示す。MBB 法によるチップ実装プロセスは以下のとおりである。まず、SEL チップ上のマイクロバンプ用のメサとサブ基板上の対応する電極パッドを位置合わせする。次に、サブ基板上に光硬化性絶縁樹脂を塗布し、石英製の加圧ツールを用いて適当な荷重により SEL チップ上から加圧する。このとき、マイクロバンプ用のメサと対応するサブ基板上の電極パッド間の樹脂は圧力により押し出される。紫外線光を石英製の加圧ツールを透して光硬化性絶縁樹脂に照射し、光硬化性絶縁樹脂を硬化する。加圧ツールを取り除くと、SEL チップは室温状態で、樹脂の収縮応力によりサブ基板上に搭載された状態となる。

Fig.5(a), (b)はレーザメサとサブ基板表面とのギャップ、マイクロバンプ用メサとサブ基板上のボンディングパッドの接触状態をそれぞれ表した SEM 写真である。これらの写真からマイクロバンプ用のメサとボンディングパッドとはしっかりコンタクトしているが、レーザメサとサブ基板表面とは非接触であり unnecessary 荷重がメサに加わっていないことが分かる。

また、MBB 法ではチップをエリアレイ形式で実装可能であり、今回サブ基板上のボンディングパッドの大きさは $50\mu\text{m} \times 50\mu\text{m}$ で、ピッチは $250\mu\text{m}$ であったが、パッドサイズ、ピッチともさらに小さくすることも可能である。さらに、SEL チップをサブ基板に搭載する実装工程中、熱処理工程は不要であるため熱的ダメージを SEL チップに与えることを回避することが可能である。

Fig.5 Cross sectional SEM photo of micro bump mesa and SEL (Cathode) mesa in contact region.

5. 特 性

Fig.6 (a)にガイド穴を通して出射されるレーザビームを示す。ビームスポットはガイド穴中心にほぼ正確に位置合わせされていることが分かる。横方向に並んだ4個のスポットは250 μ m ピッチであり、4芯のファイバテープに対応している。縦方向は450 μ m 間隔で4芯のファイバテープが3本順次挿入され、アクリル系の透明接着剤で固定される。また、それぞれのファイバテープはセラミックパッケージ上に設けられた支持板に接着され補強されている。同図(b)に4 $\times$ 3のファイバアレイがSELチップ裏面に結合された様子を示す。各ファイバはコア径50 μ m ϕ のグレーディッドインデックス型(G150/125)である。

アレイ中の1個のレーザメサに対する結合効率の駆動電流依存性と、メサからのレーザ光を直接受光したときの出力パワーと光ファイバを通した後の出力パワーをそれぞれFig.7に示す。このメサからのレーザ光を直接受光したときの出力パワーと光ファイバを通した後の出力パワーの比を結合効率としている。レーザ発振後の結合効率は80%以上である。この値は、単に光ファイバをガイド穴に挿入しただけのパッシブアライメントにより得られた値である。このとき、レーザの出力が最大になるようモニタしながら光ファイバをアライメントするアクティブアライメントも行ったが結合効率にはほとんど差がなかった。この結合効率は、ガイド穴に反射防止用Si₃N₄を形成しガイド穴底面を平滑化した結果であり、これらの処理を行わなかった場合の結合効率約35%⁷⁾から大きく改善されている。

Fig.6 Laser beams through guiding holes and expansion photo of module.

Fig.7 Output power and coupling efficiency for a SEL through a guiding hole.

Fig.8 Distribution of coupling efficiency in passive alignment of multi-fiber tapes to the 4 $\times$ 3 SEL array.

Fig.8に12本の光ファイバに対する結合効率の分布を示す。結合効率には若干ばらつきがあるが、平均結合効率は81.3%であり、ほぼ全て結合効率が80%以上であるという値を得ることができた。

6. ま と め

シリコンサブ基板上に MBB 法を用いて面発光レーザチップを搭載し、面発光レーザアレイにテープファイバを結合する簡単な構造の新しいコンセプトの並列光インターコネクションモジュールの検討例を紹介した。面発光レーザチップ上のメサはレーザ発光用とマイクロバンプ用の別々が形成された構造であり、サブ基板の電極パッドとはマイクロバンプ用のメサが接触することにより電気的に接続している。また、面発光レーザチップ裏面には底面に反射防止用の Si_3N_4 が形成され、レーザメサに対応した位置にガイド穴が形成されている。このガイド穴に、光ファイバを単に挿入するパッシブアライメントにより光学結合効率80%以上を達成した。また、 4×3 アレイモジュールを試作し平均結合効率80%以上を達成した。また、この値はアクティブアライメントでの結合効率とほとんど差は認められなかった。

このように、この新しいコンセプトの面発光レーザとテープファイバを用いたモジュールは複雑な実装工程や複雑なレンズ系等を必要としない簡単な構造で高効率の光学結合効率を達成でき、今後の並列光インターコネクションの発展への大きな足がかりになると期待される。

参 考 文 献

- 1) H. Ishikawa, A. Hirai, K. Takayama, N. Ando, M. Ukechi, S. Aihara, and R. Kaku: "8-Channel optical parallel transmission module using a silicon bench with V-Groves", IMC 1996 Proc., pp. 152~156 (1996).
- 2) 加藤利雄, 水野純ホジェリオ, 伊賀健一: 「ブッテンマイクロコネクタを用いるマイクロプロテクティブベンチその提案と基礎実験-」, 電子情報通信学会1996年総合大会講演論文集, エレクトロニクス1 (1996), p. 204.
- 3) K. Iga, F. Koyama, and S. Kinoshita: "Surface emitting semiconductor lasers", IEEE J. Quantum Electron., vol. 24,

pp. 1845~1855 (Sept. 1988).

- 4) K. Matsuda and J. Shibata: "Optical interconnections and optical digital computing based on the photonic parallel memory (PPM)", IEE Proc. -J, vol. 138, pp.67~74 (Apr. 1991).
- 5) N. C. Craft and A. Y. Feldblum: "Optical interconnects based on arrays of surface-emitting lasers and lenslets", Appl. Opt., vol. 31, pp. 1735~1739 (Apr. 1992).
- 6) K. Hatada, H. Fujimoto, T. Ochi, and Y. Ishida: "LED array modules by new technology micro bump bonding method", IEEE Trans. Comp., Hybrids, Manuf. Technol., vol. 13, pp. 521~527 (Sept. 1990).
- 7) K. Matsuda, T. Yoshida, Y. Kobayashi, and T. Chino: "Surface-Emitting Laser Array with Backside Guiding Holes for Passive Alignment to Parallel Optical Fibers", IEEE Photon Technol. Lett., Vol. 8, No. 4, pp. 494~496 (April 1996).
- 8) 知野豊治, 松田賢一, 吉田隆幸, 小林康宏, 畑田賢造: 「面発光レーザアレイとテープファイバのパッシブアライメントによる高効率光結合」, 電子情報通信学会1996年総合大会講演論文集, エレクトロニクス1 (1996), p. 200.
- 9) T. Yoshida, T. Chino, K. Matsuda, Y. Kobayashi, H. Fujimoto, and K. Hatada: "Surface-Emitting Laser Array module mounted on Si-submount using MBB technology", IMC 1996 Proc., pp. 157~161 (1996).
- 10) J. L. Jewell, J. P. Harbison, A. Scherer, Y. H. Lee, and L. T. Florez: "Vertical-cavity surface-emitting lasers: Design, growth, fabrication, characterization", IEEE J. Quantum Electron., vol. 27, pp. 1332~1346 (June 1991).

【執筆者紹介】

吉田隆幸 (よしだ たかゆき) 当協会正会員

1988年, 岐阜大学・大学院工学研究科電子工学修了。同年, 松下電器産業㈱入社。以来, LSI 実装技術の研究開発に従事。現在, 半導体研究センター プロセス要素第2開発グループ技師。電子情報通信学会会員。

松田賢一 (まつだ けんいち)

1982年, 京都大学・大学院電気工学専攻修了。同年, 松下電器産業㈱入社。以来, 化合物半導体光デバイスの開発に従事。現在, 半導体研究センター 光半導体開発グループ主任技師。工学博士。電子情報通信学会, 応用物理学会, IEEE 各会員。

知野豊治 (ちの とよじ)

1988年, 大阪大学・基礎工学部物性物理工学科修士課程修了。同年, 松下電器産業㈱入社。以来, OEIC, 面発光レーザの開発に従事。現在, 半導体研究センター 光半導体開発グループ技師。応用物理学会会員。