マルチメディア時代に向けたバンプ実装技術

Bump bonding technique for multimedia age

森 三樹*1

梅畠 隆*2

1. はじめに

最近流行している言葉に「マルチメディア」がある。その実体は必ずしも明確ではないが、通信・ディスプレイ・パソコンなどの電子機器を発展させ、さまざまな角度からマルチメディア機器を追求する試みがなされている。マルチメディア機器の1つのキーワードに「携帯性」がある。その携帯性に要求される仕様とは…。形状としては小型化・軽量化、性能としては高速化・多機能化である。PHS 端末の形状を例にとると、95年7月に登場したときには100cc、100g 台であったものが、100cc、100g 程度に、さらには60cc、80g 台の端末が世に出つつある。

マルチメディア機器には LSI や受動チップ部品など多くの電子部品が使われる。これらの機器の形状・性能を決める上で電子部品の実装技術が担う役割は大きくなっている。LSI の実装技術では、QFP などの表面実装用フラットパッケージから CSP (Chip Scale Package) など LSI のサイズに近いパッケージの開発が行われている。

さらに、小型化・高速化に対応した最適な実装方法としてフリップチップ実装 (以下 FC 実装) の開発が盛んに進められている。また、抵抗やコンデンサなどの受動チップ部品も小型化が進み、いくつかの携帯電子機器では1005 (1.0mm×0.5mm) サイズの部品が使用されている。

一方、形状・性能とともに商品価値を左右するのはコ

ストである。同じ LSI や受動チップ部品を使いながらコストの上昇がなく、形状・性能の優れた機器を実現することが重要である。

本解説では、上述したことを意識しながら取り組んだ FC 実装 (LSI のバンプ実装) 技術と受動チップ部品のバンプ実装技術と、それらを用いて試作した PHS 端末や LCD モジュール例を紹介する。

2. フリップチップ (FC) 実装技術

FC 実装は、Fig.1 に示したように、LSI の Al 電極上にバンプという突起状の電極を形成し、このバンプを介して LSI と回路基板を一括に接続する方法である。FC 実装は、チップ面積と同等の大きさで実装ができること、接続配線長が短いために電気特性が優れている特長を持つ。

最も知られている FC 実装は LSI の電極上にはんだ

Fig.1 Schematic cross-sectional view of the connection by flip chip bonding.

*1 Miki Mori, *2 Takashi Togasaki

(株)東芝 材料デバイス研究所 / Materials and devices research laboratories, Toshiba Corporation.

Fig.2
Chip on glass bonding
for LCD module.

バンプを形成し、LSIを回路基板に搭載した後に、はんだバンプを加熱溶融させて基板に接続するリフロー法で行うリフローFC実装である¹⁾。基板には樹脂基板やセラミック基板が用いられ、CuやAuめっきの配線が形成されている。リフローFC実装は、Au配線やCu配線のようにはんだ濡れ性の良い金属には適用できる。しかし、Al配線のようにはんだ濡れ性の悪い金属に適用することは難しい。

また、リフローFC実装はリフロー時にLSIや回路基板が200℃以上になるため、LCDモジュールなどのように耐熱温度が低い材料で構成されている電子機器に適用することは難しい。

LCDモジュールへ適用する実装方法としては、ポリイミドのテープに実装されたICをLCDパネルに接続するTAB (Tape Automated Bonding) 実装が現在の主流であるが、Fig.2に示したようにICを直接LCDパネルに接続するFC実装も徐々に浸透している。このFC実装は、ガラス基板 (LCDパネル) 上にドライバICを実装するのでCOG (Chip on Glass) 実装と呼ばれている。

ここ数年、発表されているLCDパネルへのドライバICのFC実装 (COG実装) としては次のようなものがある。たとえば、インジウム合金からなる接続用バンプを備えたチップを圧接する方法^{2),3)}、導電ペーストを用いる方法^{4),5)}、Auバンプと配線をUV樹脂の硬化によって電氣的・機械的に接続する方法⁶⁾、微小導電粒子を用いる方法^{7),8)}、異方性導電接着剤 (ACF) を用いる方法⁹⁾、AuバンプとAl配線を固相拡散接合する方法¹⁰⁾である。ACF法や導電ペースト法など、いくつかは実用化されている。

本解説では、FC実装として、リフローFC実装、固相拡散FC実装、インジウム合金バンプ圧接FC実装について紹介する。

2.1 リフローFC実装

リフローFC実装は、大型コンピュータ用の実装として開発された技術¹⁾であるが、最近ではCSPやBGA

(Ball Grid Array) のパッケージ用途に、あるいはパソコンやビデオムービーやIC内蔵カードに使用するLSIの実装として展開されている。ここでは、後述するPHS端末用の高周波モジュールに用いた例を示す¹¹⁾。

LSIの電極上には、電気めっき法により、Cuのコアがあるはんだバンプを形成した。Cuコアの厚さは約20μm、はんだバンプの高さ (厚さ) は約60μmである。このはんだがリフロー工程で溶融し、基板と接続される。

樹脂基板への上へのFC実装を実現する上での課題は、LSIと基板との熱膨張係数の不整合によりバンプ接続部に熱歪みが生じ信頼性が低下することである。そこで、LSIと基板の間隙を樹脂封止することによりバンプに生ずる熱歪みを低減させ、信頼性の向上を図った。バンプに生ずる熱歪みは封止樹脂の物性値に依存するため、構造解析と温度サイクル試験により封止樹脂の物性値とバンプ接続信頼性の関係を評価した。

弾塑性解析を用いて、封止樹脂のヤング率および熱膨張係数を変化させて封止樹脂物性値とバンプに生ずる熱歪みとの関係を評価した結果、ヤング率が2.5GPa以上で、バンプにかかる歪みが飽和すること、同じく熱膨張係数が35ppm/℃付近でバンプにかかる歪みが飽和することがわかった。

この結果をもとに、Tab.1に示す2種類の樹脂を用いた試料および樹脂封止無しの試料を作製し、温度サイクル試験 (−40℃/100℃, 30分/30分) を行った結果をFig.3に示す。樹脂封止無しの試料は20サイクルで、ま

Tab. 1 Material property of underfill resin.

Material	Young's modulus (GPa)	CTE (ppm/℃)	T _g (℃)
Resin A	3.6	73	100
Resin B	6.0	40	150

Fig.3 Interconnection failure ratio in temperature cycle test by reflow flip chip bonding.

た樹脂 A で封止した試料は500サイクルで不良が発生するが、樹脂 B で封止した試料は2000サイクルにおいても不良は発生していない。

以上のことから、樹脂基板上の FC 接続部は、ヤング率6.0Pa、熱膨張係数40ppm/℃程度の樹脂で封止することにより十分な信頼性が得られることを確認した。

2. 2 固相拡散 FC 実装

リフロー FC 実装がバンプにより基板との電気的・機械的接続を得ていたのに対し、上述した COG 実装の多くに共通していることは、バンプと配線は接触や強度の弱い接合により電気的接続を行い、IC と基板間を封止した樹脂によって機械的強度を保っていることである。

しかし、LCD パネルの IC 実装部分の配線が Al の場合に、接触や弱い接合によって電気的接続を確保する実装方法では、Al が強固な酸化膜で覆われている故に長期にわたってオーミックな接続を得ることは難しく、信頼性試験において接続抵抗が上昇するなどの課題がある。

Al に直接接続する方法として、ワイヤーボンディング (WB) が知られている。WB で用いられている Au ワイヤと Al 電極の固相拡散接合に着目し、IC と Al 配線をバンプを介して一括で接続する新しい技術として、Au バンプを備えた IC と Al 配線基板の Au-Al 固相拡散 FC 実装技術を開発した¹⁰⁾。以下にこの技術の概要を述べる。

Fig.4 Assembly process and schematic cross-sectional view of the connection by solid phase diffusion flip chip bonding.

Fig.5 Schematic cross-sectional view of the assembly area and temperature measurement.

Fig.4 に実装プロセスおよび実装構造を示したように、IC と基板の位置合わせを行い、Au バンプと Al 配線間で拡散層が形成される温度と荷重で圧接する。接続後、IC と基板間に耐湿保護用の樹脂封止を行い実装を完了する。Au バンプと Al 配線は、Au バンプの塑性変形により Al 表面の酸化膜を破壊し、Au、Al の新生な面が接触し Au-Al の反応が生じる固相拡散接合により、電気的・機械的に安定した接続が得られる¹²⁾。

また、接続部分を局所的に加熱することで接続が可能であることから、LCD モジュールのように耐熱温度が低い製品へ適用することができる。さらに実装するために新たなプロセスを加える必要がないので工程数は少なく、部材も少ないので低コストな実装方式である。

LCD パネルへの熱伝導現象を調べた例を Fig.5 に示す。同図に示したような実装エリアを想定し、ガラス基板の温度を60℃とし、熱源 (IC チップ: 400℃) からの距離におけるガラス基板の温度を熱圧接が15秒間続くとして測定した。また解析モデルにより、3次元の非定常熱伝導計算を行った。

Fig.6 に15秒後における温度分布の実測値と計算値を示す。LCD モジュールにおいて特に耐熱温度の低い部分は、偏光板、液晶であるが、IC を LCD パネル (偏光板や液晶) から 3 mm 以上離せば、400℃、15秒間の条件でも基板表面温度は80℃以下になる¹⁰⁾。

Au-Al 固相拡散 FC 実装を実現する上での課題は、Au-Al 金属間化合物の変化に伴い信頼性が低下することである。そこで、形成された金属間化合物の分析と信頼性の関係の評価した。状態図によると、Au-Al 系には5種類の金属間化合物が存在する。Au バンプと Al 配線の接合においては Au_4Al が支配的に形成される温度と荷重で接合することで、高い信頼性が得られることがわかった¹³⁾。

以上、Al 配線を有するガラス基板への適用について述べたが、固相拡散 FC 実装は、その他セラミック基板に LSI を一括で接続する実装に応用することができる。

Fig.6
Relation between the distance from heat source and the substrate temperature.

セラミック基板の配線には Au 配線が用いられていることがあり、その場合には Au-Au 固相拡散 FC 実装となる。

2.3 インジウム合金圧接 FC 実装

インジウム (In) 合金圧接 FC 実装は、LSI あるいは基板に形成した In 合金バンプを、In 合金の融点以下の温度で圧接することで LSI と基板を接合する方法である^{2),14),15)}。圧接によって電気検査やその後のラインでの搬送に耐えうる接合強度が得られるが、長期信頼性を確保するために樹脂を封止する構造となっている。この方法の特長は、低温での接合と容易なリペア性にある。以下この技術を紹介する。

(1) LSI 側に In 合金バンプを形成する場合¹⁴⁾

LSI チップは Au バンプを備えたものである。このチップの Au バンプ上にディップによって In 合金バンプを形成する。

Fig.7 に示したように窒素パージした噴流式の In 合金槽を用いて、フラックスレスで金バンプ上に選択的に In 合金バンプが形成される。Fig.8 に Au バンプとその

Fig.7 Illustration of fluxless soldering equipment.

上に形成された In 合金バンプの写真を示す。50 μ m ピッチで Au バンプの上に選択的に In 合金バンプが形成されている。

次に In 合金バンプを形成したチップと基板を位置合わせし、チップの温度を In 合金の融点以下にし、フラックスを用いずに圧接した。圧接後、接続の検査を行い良否を判定した。不良が発生した場合には、リペアを行

Fig.9 Assembly process by indium alloy bump flip chip bonding.

IC chip with gold bumps

IC chip with indium alloy bumps

Fig.8 SEM photographs of bumps.

う。検査後、チップと基板の隙間を樹脂封止した。配線はAu, Ni, ITO, Moを想定している。ITOは導通は得られるものの、抵抗値が数Ωと大きいときがあるなどの課題がある。Au, Ni, Moは仕様の接続抵抗1Ω以下を満たしている。

(2)基板側にインジウム合金バンプを形成する場合¹⁵⁾

CCDチップなどのようにチップ表面に有機のフィルタがあり、ディップに適さない場合は、基板上にIn合金バンプを形成した。Fig.9にプロセスを示す。CCDチップにはボールボンディングによりAuバンプを形成し、基板側に印刷法によってIn合金バンプを形成し、それらを圧接した。

3．受動チップ部品のバンプ実装

受動チップ部品の従来の実装は、部品の側面と底面の双方ではんだ付けをしたフィレット実装構造 (Fig.10右) であり、部品面積に加えて側面をはんだ付けする面積が必要だった。この側面のはんだ付け面積が実装密度向上を阻害する要因である。そこで、部品の底面のみをはんだ付けしたバンプ実装 (フィレットレス実装) 構造 (Fig.10左) を開発した¹¹⁾。

バンプ実装の構造上の特長は、部品と基板の間にスペーサを設けたことにある。バンプはリフロー工程で溶融したはんだが、部品電極および基板電極と濡れることにより形成され、バンプ高さはスペーサの厚さで制御される。バンプ高さ、すなわちスペーサの厚さは、周囲温度が変化したときに、部品と基板との熱膨張差によって生じるはんだ接合部の熱歪みと信頼性の関係から決定される。

バンプ実装では、接続面積が小さいので、接続信頼性を向上させるためには、はんだ接合部にかかる熱歪みを小さくする必要がある。そのため、有限要素法を用いた

弾塑性解析と温度サイクル試験の結果からバンプ高さを60μm以上とすることで十分な信頼性が得られることを確認した。

またバンプ実装とすることで、基板上の接続用電極パッドの面積が削減されるため浮遊容量が小さくなり、実装後の部品の高周波特性は向上する。さらに、バンプ実装ではフィレット実装と比較してチップを立たせる促進モーメントが小さく、チップ立ち不良が低減されるので、製造歩留りが向上する。

バンプ実装技術は、従来の受動チップ部品と印刷機、チップマウンタ、リフロー炉など汎用の実装装置をそのまま使用することができるので、製造上のコスト上昇はない。唯一プリント基板上へスペーサを形成することで数%コストが上昇するが、プリント基板の面積が削減できること、チップ立ち不良が減ることから、実質的には従来実装より低価格になるものと予想される。

4．電子機器への応用

4. 1 PHS 端末用高周波モジュール

リフロー FC 実装と受動チップ部品のバンプ実装を用いた試作例を示す。Fig.11は1.9GHz帯の高周波信号の受信に必要な無線部の機能を備えたPHS端末用の受信モジュールである。樹脂基板にはLSIが1チップと67個の受動チップ部品が搭載されている。モジュールは24mm×16mm×2.5mmである。

このような高周波信号を扱うモジュールを高精度に設計するには、低周波ではあまり問題にならなかった基板の配線、スルーホールや部品の実装状態を考慮する必要がある。本モジュールでは、各構成部について高周波特性を評価してモデル化を行い設計した。

4. 2 LCD モジュールと半導体素子パッケージ

Fig.10 Bump interconnection and fillet interconnection for passive chip component.

Fig.11 1.9 GHz receiver module using bump bonding.

Fig.13 Schematic cross-sectional view of the connection in CSP.

Fig.12 TFT-LCD module using COG bonding.

Fig.14 CCD module using COG bonding.

Au バンプを備えたドライバー IC を最上層に Al 配線を有する TFT-LCD パネルに Au-Al 固相拡散接合し、TFT-LCD モジュールを試作した。ドライバー IC の最小ピッチは $80\mu\text{m}$ である。

Fig.12 に TFT-LCD モジュールの写真を示す。ドライバー IC が TFT-LCD パネルの周囲に直接実装されている。また固相拡散 FC の応用として Fig.13 に示した CSP の試作例¹⁶⁾を示す。この例は LSI 上に形成した Au バンプとセラミック基板の Au 配線との間の Au-Au 固相拡散 FC 実装である。

In 合金バンプ圧接 FC を用いての試作としては、上述した LCD の最上層の配線を Mo とした例¹⁴⁾、配線を ITO とした例¹⁷⁾、STN-LCD で IC 搭載部のみ ITO 上に Ni めっきを施した例²⁾がある。

4.3 CCD モジュール

基板上に In 合金バンプを形成した In 合金バンプ圧接 FC を用いて試作した CCD モジュールの写真を Fig.14 に示す¹⁵⁾。FC 実装することで従来のモジュールより細径化が図られた。

5. おわりに

電子機器を形状としては小型・軽量に、性能としては高速・多機能にするために盛んに進められている FC 実装 (LSI のバンプ実装) 技術と受動チップ部品のバンプ実装技術を紹介した。商品価値の高い製品を消費者に受け入れられる価格で提供するために、実装技術が担う役割は大きくなっている。

実装設計、実装プロセス、実装評価が一体となってその期待に応えていくことを実装技術に携わる一人として願うものである。

参考文献

- 1) L. F. Miller: "Controlled collapse reflow chip joining", IBM J. Res. Dev., 13, 3, pp. 239~250 (May 1969).
- 2) Mori M., Saito M., Hongu A., Niitsuma A. and Ohdaira H.: "A New Face Down Bonding Technique Using a Low Melting Point Metal", IEEE trans., Comp. Hybrids, Manuf. Technol., vol. 13, no. 2, pp. 444~447 (June 1990).
- 3) Matsui K., Utsumi K., Ohkubo H., Sugitani C.: "Resin and Flexible Metal Bumps for Chip-on-Glass Technology", Proceeding 43rd Electronic Components and Technology Conference, pp. 205~210 (June 1993).

- 4) Iinuma Y., Hirohara T. and Inoue K.: "LIQUID CRYSTAL COLOR TELEVISION", Proceeding. International Symposium on Microelectronics'87, pp. 635~640 (Oct. 1987).
- 5) 堀江泰彦, 別所芳宏, 津田俊雄, 石田 徹, 桜井 渡: "スタッドバンプ方式による COG 実装技術", 信学技報, CPM89-45, pp. 7~12 (1989-08).
- 6) Hatada K., Fujimoto H., Ochi T. and Ishida Y.: "LED Array Modules by New Technology Micro Bump Bonding Method", IEEE Trans., Comp. Hybrids, Manuf. Technol., vol. 13, No. 3, pp. 521~527 (June 1990).
- 7) Masuda M., Sakuma K., Satoh E., Yamasaki Y., Miyasaka H. and Takeuchi J.: "Chip on Glass Technology for Large Capacity and High Resolution LCD", Proceeding. International Electronic Manufacturing Technology Symposium, pp. 57~60 (Apr. 1989).
- 8) Atarashi H., Kakimoto N., Matsubara H., Yamamura K., Nukii T. and Matsui H.: "CHIP-ON-GLASS TECHNOLOGY USING CONDUCTIVE PARTICLES AND LIGHT-SETTING ADHESIVES", Proceeding. International Microelectronics conference, pp. 190~195 (May 1990).
- 9) 山下俊光, 井口泰男, 荒尾義範, 金森孝史, 柴田 進: "異方性導電接着剤を用いた素子実装", 信学技報, CPM89-45, pp. 13~18 (1989-08).
- 10) Kizaki Y., Mori M., Saito M.: "Development of Au-Al solid phase diffusion flip chip bonding", Proceeding. International Electronic Manufacturing Technology Symposium, pp. 105~108 (Dec. 1995).
- 11) Togasaki T., Uchida T., Iseki Y., Mori M., Saito M.: "Bump Interconnection for Chip Components and LSI Chips for High Density Modules", Proceeding. International Symposium on Microelectronics, pp. 266~277 (1994).
- 12) 石坂彰利, 岩田誠一, 山本博司: "Au と Al の熱圧着における接合界面の変形と新生面の生成", 日本金属学会誌, 41, 11, pp. 1154~1160 (1977).
- 13) Mizusawa Y., Iida A., Kizaki Y., Mori M.: "An Investigation of Bonding Mechanism for Au-Al Solid Phase Diffusion Flip Chip Bonding", Proceeding. International Microelectronics Conference, pp. 97~102 (April 1996)
- 14) Mori M., Kizaki Y., Saito M., Hongu A.: "A Fine Pitch COG Technique for a TFT-LCD Panel Using an Indium Alloy", IEEE trans., Comp. Hybrids, Manuf. Technol., vol. 16, no. 8, pp. 852~857 (Dec. 1993).
- 15) 近藤 雄, 梅寄 隆, 斉藤雅之: "ベアチップ CCD を用いたカメラヘッドの小型化技術", テレビジョン学会誌, Vol. 47, No. 2, pp. 226~232 (1993)
- 16) 岩崎 博: "CSTP (Chip Scale Thin Package)", SHM 会誌, Vol. 11, No. 5, pp. 26~31 (1995).
- 17) Saito M., Mori M., Hongu A., Niitsuma A.: "COG (CHIP ON GLASS) TECHNIQUE FOR LCD USING A LOW MELTING POINT METAL", Proceeding. International Symposium on Microelectronics, pp. 114~118 (Oct. 1990)

〔執筆者紹介〕

森 三樹 (もり みき) SHM 正会員

1987年, 室蘭工業大学・機械工学科修士課程修了。同年(株)東芝入社。以来, 研究開発センター 材料・デバイス研究所にて LSI・チップ部品の実装技術の研究開発に従事。電子情報通信学会会員。

梅寄 隆 (とがさき たかし)

1990年, 東北大学・工学部電子工学科卒。同年(株)東芝入社。以来, 研究開発センター 材料・デバイス研究所にて実装技術の研究開発に従事。電子情報通信学会会員。