高機能 MEMS を実現するフリップチップ実装技術

日暮 栄治*

Flip Chip Bonding Technology to Realize Highly Functional MEMS

Eiji HIGURASHI*

* 東京大学先端科学技術研究センター (〒153-8904 東京都目黒区駒場4-6-1)

* Research Center for Advanced Science and Technology, The University of Tokyo (4-6-1 Komaba, Meguro-ku, Tokyo 153-8904)

1. はじめに

近年、携帯機器、デジタル家電、通信機器などの電子機器市場で小型化、軽量化、薄型化の要求から、LSIチップのフリップチップ実装技術が、急速に採用されるようになってきている。フリップチップ接続技術は、ワイヤボンディングに比べてLSIの実装面積を小さく、厚さを薄くでき、高速信号の伝搬に優れるという利点があるためである。このフリップチップ技術は、電子回路、機械、材料、光などのさまざまな分野が融合した高付加価値MEMS (Micro Electro Mechanical Systems) デバイスを実現する場合においても、重要な要素技術となっている。本稿では、フリップチップ実装技術を適用したMEMSデバイスの特徴について述べ、デバイスの具体事例を紹介するとともに、今後の課題と展望について述べる。将来の集積化MEMSデバイスを考える上で、一助になれば幸いである。

2. フリップチップ実装

図1にフリップチップ実装プロセスの概要を示す。フリップチップ実装は、MEMS構造を作製したチップの電極に、あらかじめ金やはんだなどのバンプとよばれる突起状の端子を設けておき、チップを反転させて（フリップ）、バンプを介して他の基板に実装する方法で、ワイヤの接続を必

要としない。フリップチップ実装には、バンプの材料、形成方法、金属間の接続方法などさまざまな方法が提案され、実用化されている。バンプ形成法も、蒸着、めっき、スクリーン印刷、ボール搭載、ソルダージェットなどさまざまな方法が存在する。

フリップチップ実装を適用したMEMSデバイスの利点には以下が挙げられる。1) ワイヤによる配線スペースが不要になるので、実装面積を小さくできる、2) 厚さを薄くできる、3) 配線のインダクタンス、抵抗による損失を低減でき、RF-MEMS (Radio Frequency Micro Electro Mechanical Systems) で求められる高速信号の伝播に優れている、4) チップの熱を基板に伝えやすい（放熱性が高い）、5) 2次元的な半導体加工技術のみでは実現困難な複雑な3次元MEMS構造を実現でき、設計自由度が向上する、6) シリコン以外の基板への集積化が可能となる、7) はんだバンプのセルフアライメント機能により高精度なアセンブリが期待できる。以下ではこれらの特徴をもつMEMSデバイスの具体事例を紹介する。

3. MEMS デバイスのフリップチップ実装

光スイッチやスキャナとして使用されるMEMSミラーの低電圧化、高速化には、駆動力の増大とミラーの小型化が求められる。しかしながら、光学系での回折による損失を

図1. MEMS フリップチップ実装, (a) MEMSチップ, (b) 電極配線基板, (c) フリップチップボンディング

抑えるためにはある程度ビーム径を大きくする必要があり¹⁾、ミラーの小型化には限界がある。そのため、駆動力の増大がキーとなる。静電力による駆動力を増大させるため、櫛歯電極型MEMSミラーが提案されている。さまざまな作製方法が提案されているが、図2にフリップチップ実装を適用した例を示す²⁾。Leeらによってレーザディスプレイ用³⁾に開発されたMEMSミラー($1500\mu\text{m}\times 1200\mu\text{m}$)である。ミラーに櫛歯電極(櫛歯:幅 $5\mu\text{m}$ 、ピッチ $20\mu\text{m}$ 、高さ $85\mu\text{m}$)を形成した上部構造と固定櫛歯電極を形成した下部構造をAuSnはんだを用いてフリップチップボンディング(精度 $\pm 1\mu\text{m}$ 以下)により一体化した。6度までの線形なミラー回転角が得られている。

図3はMizunoらによって報告された3次元光スイッチ用の2軸櫛歯電極型MEMSミラーアレイの断面構造である⁴⁾。配線基板の上に、高さ $120\mu\text{m}$ のAuバンプを介して2軸櫛歯電極型MEMSミラーアレイチップをフリップチップ実装

することで、80チャンネルMEMS光スイッチ素子の動作に必要な640ヵ所の櫛歯電極の独立駆動を可能とし、ミラー回転時にミラーと配線基板が接触するのを防ぐ空間を確保している。60Vの印加電圧で5度のミラー回転角が得られている。

4. フリップチップ転写

MEMS技術はシリコンのマイクロマシニングを中心に発展してきたが、一方でシリコン以外のさまざまな材料が要求されることも多い。例えば、光学的に透明なガラス基板などが、 μTAS (Micro Total Analysis Systems), Lab-on a chip, Bio MEMS, Optical MEMSなどの分野で使用される。複雑なMEMS構造を低コストで異種基板上に作製するため、フリップチップ実装と剥離技術を用いたフリップチップ転写技術が開発されている。図4にフリップチップ転写プロセスの概要を示す。転写するMEMS構造をホストシリコン基板に形成し(a)、転写する基板(b)にフリップチップ実装し(c)、犠牲層を取り除くことにより、ホストシリコン基板を剥離する(d)。図4には、フリップチップ実装後に犠牲層(酸化膜)を取り除くプロセスを示すが、転写する基板がガラス基板の場合、犠牲層を取り除くときにガラス基板もエッチングされるので、あらかじめガラス基板を保護する必要がある。ベンゾシクロブテン(BCB)という透明樹脂で保護する方法が提案されている⁵⁾。また、MEMS構造をテザー(tether)と呼ばれる保持機構でサポートすることに

図2. フリップチップ実装で作製した垂直櫛歯電極をもつMEMSミラー, (a)斜視図, (b)断面図

図3. 光スイッチ用櫛歯電極型MEMSミラーの断面図

図4. フリップチップMEMS転写プロセス, (a) MEMSチップ, (b)異種材料基板, (c)フリップチップボンディング, (d)犠牲層エッチングとホストシリコン基板剥離

図5. テザーを用いたフリップチップMEMS転写プロセス, (a)MEMSチップ, (b)異種材料基板, (c)犠牲層エッチングとフリップチップボンディング, (d)ホストシリコン基板剥離

より、フリップチップ実装前に犠牲層を取り除く方法もある^{6)~8)}。図5にテザーを用いた転写技術を示す。MEMSデバイスは、犠牲層エッチングの間、テザーにより保持されているが、ホスト基板にフリップチップボンディングする時に機械的に破壊されて、転写が実現される。転写したMEMS構造物と基板のギャップは高精度にコントロールすることが求められる場合も多いため、パンプの高さバラツキを吸収するポストを用いた方法など、構造の工夫が行われている⁷⁾。

これらのフリップチップ転写技術を用いて、MEMSマイクロレンズアレイ⁵⁾やミラーアレイ⁸⁾の転写が実現されている。また、シリコン基板（低抵抗）が損失となり影響を与えるRF MEMS 部品の製造プロセスにも用いられている^{9)~12)}。RF-MEMSの代表的なものに、スイッチ、コイル、可変容量、共振現象を利用したフィルタ、および発振器などがあり、携帯電話をはじめとする次世代の無線通信機器の可能性を大いに広げるものとして注目を集めている。例えば、従来のプレーナ構造のスパイラルインダクタでは、基板とコイルが接するために、性能が著しく低下してしまう。そのため、シリコン基板上に表面マイクロマシニング技術で作製したメタルインダクタをフリップチップ転写技術によりマイクロ波回路を形成した基板に転写し、基板より浮かせた中空構造を実現して、基板の寄生容量を減らし、性能を向上させている^{11),12)}。このプロセスでは、マイクロ波回路を形成した基板に、マイクロマシニング等の加工を施す必要がないのが特徴である。基板から60 μ m浮かしたインダクタを形成し、インダクタンス：0.65~16 nH、自己共振周波数5~34.8 GHz、Q値：45~100が実現されている¹²⁾。

このフリップチップ転写技術は、デバイスを保護するパッケージを簡便に形成する技術としても活発な研究が行われている^{13),14)}。図6にそのプロセスを示す。キャリア基

板に封止するマイクロキャップを形成しておき、フリップチップ転写技術により、MEMSデバイス部分にマイクロキャップを転写する。多くのMEMSデバイスでは、可動構造を内蔵するため、水分によるスティッキング（吸着）を防止するために気密封止が必要とされる。また、振動型センサや気体による熱伝導を避ける赤外線センサなどのMEMSデバイスでは、真空封止が求められる。また、壊れやすい可動構造がダイシングに耐えられないことが多く、チップダイシング工程の前に機械的要素の保護、封止を行う必要がある。

5. フリップチップ実装における課題

フリップチップ実装に用いられるはんだには、環境破壊の観点から鉛フリー化が進められている。さらに、鉛フリーはんだに含まれているフラックス（はんだや金属電極表面の酸化物を除去したり、はんだの濡れ性を高めるなどの役目を果たす有機系溶剤）は基板に対する強い腐食性をもつため、フラックス除去のための洗浄工程が必要であるが、MEMSデバイスにおいては、可動機構・3次元構造を有するため洗浄工程自体が困難である。そのため、MEMSデバイスではAuやAuSn パンプなどが主に使用されている。

フリップチップ実装時に温度上昇が加わると、実装基板とMEMSチップの熱膨張係数の違いで応力が発生し歪が生じ、出力に影響する。例えば、ピエゾ抵抗効果を利用したMEMSセンサは、歪ゲージであるため出力エラーが引き起こされる。また、耐熱性の低いポリマーなどの材料を集積する場合においても低温化が求められる。完成したデバイスは、プリント配線板などへ実装される場合が多いので、後工程での複数回の再加熱に対する熱歪みや再熔融などについても考慮する必要がある。すなわち、MEMSデバイスのフリップチップ実装には、低温、低ダメージ、鉛フリー、無洗浄、狭ピッチ対応、低コスト、高歩留などの要求を満

図6. フリップチップ転写技術による封止プロセス, (a) MEMSチップとマイクロキャップキャリア基板, (b) フリップチップボンディング, (c) キャリア基板剥離

図7. 表面活性化接合（接合温度 150℃）したフリップチップ用VCSELの断面SEM写真, (a) 全体, (b) 電極パッド部拡大図

たすフリップチップ実装技術が求められている。

フリップチップボンディング低温化の試みとして、表面活性化を用いたプロセスを紹介する。表面活性化法とは、高速原子線や高周波プラズマ照射によって、金属表面の吸着物や酸化膜を除去し、清浄表面同士を低温で接触させて強固な接合を得るものである。アルゴン(Ar)の高周波プラズマ照射による表面活性化プロセスを用いて、フリップチップ実装用面発光レーザ素子(VCSEL)の電極(Au)とシリコン(Si)基板に形成した電極(Au)の大気中での直接接合が報告されている(図7)¹⁵⁾。アノード、カソードの電極パッドが配置されたフリップチップ実装用VCSELを用いて、低温(150℃)での接合において、84 MPaのダイシエア強度が得られ、接合した試料の良好な光出力-電流-電圧(L-I-V)特性が確認されている。

6. おわりに

近年、半導体実装は、従来からあるシステムオンチップ(SoC: System on a Chip)に加え、3Dシステムインパッケージ(SiP: System in a Package)の技術開発が世界各地で盛んになっている¹⁶⁾。SoCとは、1つのシリコンチップ(ベアチップ)上にシステムをモノリシック集積化しようとする技術で、開発期間が長く急な仕様変更の対応が難しい反面、メモリなどに見られるようにいったん量産化が始まると、価格が急激に下がるという特徴をもっている。一方、SiPは複数の既存チップを組み合わせ、ハイブリッド構造でシステムを1つのパッケージ内に収める技術であり、短い開発期間と少量生産、機能変更も容易などの特徴を有している。複数のチップを自由に組み合わせることができる

SiPは、少量多品種の集積化MEMSにも適した技術といえる。その要素技術としてのフリップチップ実装技術ならびに接合技術の研究は次世代の機能デバイスを実現する実装技術の鍵を握っている。

(2008.6.17-受理)

文 献

- 1) 澤田 廉士, 羽根一博, 日暮 栄治: “光マイクロマシン”, オーム社, pp. 237–250, 2002
- 2) J.-H. Lee, Y.-C. Ko, B.-So Choi, J.-M. Kim and D. Y. Jeon: “Bonding of Silicon Scanning Mirror Having Vertical Comb Fingers”, *J. Micromech. Microeng.*, Vol. **12**, pp. 644–649, 2002
- 3) K.-M. Chu, W.-K. Choi, Y.-C. Ko, J.-H. Lee, H.-H. Park and D. Y. Jeon: “Flip-Chip Bonding of MEMS Scanner for Laser Display Using Electroplated AuSn Solder Bump”, *IEEE Transactions on Advanced Packaging*, Vol. **30**, No. 1, pp. 27–33, 2007
- 4) Y. Mizuno, O. Tsuboi, N. Kouma, H. Soneda, H. Okuda, Y. Nakamura, S. Ueda, I. Sawaki and F. Yamagishi: “A 2-Axis Comb-Driven Micromirror Array for 3D MEMS Switches”, *Proc. 2002 IEEE/LEOS International Conference on Optical MEMS*, pp. 17–18, 2002
- 5) J. Zhang, A. Tuantranont, N. Hoivik, W. Zhang, V. M. Bright and Y. C. Lee: “Flip Chip Transfer MEMS on a Transparent Substrate for Optical Applications”, *Proc. IPACK2001 (The Pacific RIM/ASME International Electronic Packaging Technical Conference and Exhibition)*, Paper No. IPACK2001-15625, 2001
- 6) A. Singh, D. A. Horsley, M. B. Cohn, A. P. Pisano and R. T. Howe: “Batch Transfer of Microstructures Using Flip-Chip Solder Bonding”, *IEEE Journal of Microelectromechanical Systems*, Vol. **8**, No. 1, pp. 27–33, 1999
- 7) F. F. Faheem and Y. C. Lee: “Tether- and Post-Enabled Flip-Chip Assembly for Manufacturable RF-MEMS”, *Sensors and Actuators A*, Vol. **114**, pp. 486–495, 2004
- 8) K. Ishikawa, T. Miki, H. Mamiya and Q. Yu: “Electrostatically Actuated Micromirror Array Assembled by Using Solder Flip Chip Bonding and Electro-Thermal Fuse-Away Tethers”, *エレクトロニクス実装学会誌*, Vol. **8**, No. 2, pp. 108–115, 2005
- 9) R. S. Irwin, W. Zhang, K. F. Harsh and Y. C. Lee: “Quick Prototyping of Flip Chip Assembly with MEMS”, *Proc. IEEE Radio and Wireless Conference*, pp. 293–296, 1998
- 10) K. F. Harsh, B. Su, W. Zhang, V. M. Bright and Y. C. Lee: “The Realization and Design Considerations of a Flip-Chip Integrated MEMS Tunable Capacitor”, *Sensors and Actuators A*, Vol. **80**, pp. 108–118, 2000
- 11) J. Zeng, A. J. Pang, C. H. Wang and A. J. Sangster: “Flip Chip Assembled MEMS Inductors”, *Electron. Lett.*, Vol. **41**, No. 8, pp. 480–481, 2005
- 12) P. J. Bell, N. D. Hoivik, R. A. Saravanan, N. Ehsan, V. M. Bright and Z. Popovic: “Flip-Chip-Assembled Air-Suspended Inductors”, *IEEE Transactions on Advanced Packaging*, Vol. **30**, No. 1, pp. 148–154, 2007
- 13) J. Chen, L. Huang, C. Chu and C. Peizen: “A New Transferred Ultra-Thin Silicon Micropackaging”, *J. Micromech. Microeng.*, Vol. **12**, pp. 406–409, 2002
- 14) C. T. Pan: “Selective Low Temperature Microcap Packaging Technique through Flip Chip and Wafer Level Alignment”, *J. Micromech. Microeng.*, Vol. **14**, pp. 522–529, 2004
- 15) T. Imamura, E. Higurashi, T. Suga and R. Sawada: “Low-Temperature Direct Bonding of Flip-Chip Mountable VCSELs with Au–Au Surface Activation”, *IEEE Transactions on Sensors and Micromachines*, Vol. **128**, No. 6, pp. 266–270, 2008
- 16) 須賀唯知 監修: “3次元システムインパッケージと材料技術”, シーエムシー出版, 2007