EMIシミュレーション技術の現状と最近の話題

小暮 裕明*, 越地 耕二**

Present Techniques on EMI Simulation and Recent Topics

Hiroaki KOGURE* and Kohji KOSHIJI**

*小暮技術士事務所 (〒145-0071 東京都大田区田園調布5-37-5-303)

**東京理科大学理工学部 (〒278-8510 千葉県野田市山崎2641)

*Kogure Consulting Engineers (5-37-5-303 Denenchofu, Ota-ku, Tokyo 145-0071)

**Faculty of Science and Technology, Science University of Tokyo (2641 Yamazaki, Noda-shi, Chiba 278-8510)

1. はじめに

電化製品の高機能化や小型・軽量化に対応するため、回路実装の集積度が高くなり、回路素子はより微弱な電力で動作するようになった。このため隣接する電気・電子機器から放射される電磁エネルギーの影響をますます受けやすくなっており、特に心臓ペースメーカの電磁波障害を始めとして、電磁環境の問題が社会に及ぼす影響も大きくなっていく。

電磁環境と人工システムが両立できる性質をEMC（電磁両立性）と呼んでおり、人工システムの電磁環境に対するサセプティビリティ（周囲の電磁環境に対する感受性）を低下させ、イミュニティ（電気・電子機器の電磁環境に対する妨害排除能力）を高め、電磁障害を抑制することがきわめて重要となっている。EMC問題では、信号源からの放射だけでなく、多層プリント回路の伝送線路や基板の端部の共振、あるいは層間の開口部からの放射など、多面的な測定を行い、総合的な考察によって問題点を解決することが重要である。

最近製品の出荷にあたってVCCI（情報処理装置等電波障害自主規制協議会）などに規定されている、不要輻射に関するノイズ規制が遵守されており、問題となる構造物からどの程度の放射があるか、また改良を施したことによる不要輻射の減衰量はいくらか、といったことが事前にシミュレーションでできれば、むだな測定を減らせる可能性がある。したがってそのためには、3次元形状をモデリングできるシミュレーションソフトを用いて、構造全体の電流分布を解析し、問題となる箇所を定性的に探ったり、伝送線路のSパラメータを求め、各線路間のクロストークなどについて定量的に解析する、あるいはプリント回路の近傍の電磁界分布の解析や、遠方界解析などが必要になってくる。

またプリント回路は、最終的には筐体（ケース）に収め

て製品化されるので、筐体の中に設置した状態でのシミュレーションも必要になってくる。筐体内に設置されたプリント回路のサセプティビリティの問題では、筐体の共振周波数における筐体内の電界および磁界の分布を詳しく解析する必要がある。密閉された筐体は、理論的には無数の共振周波数を有するので、まず周波数領域の連続した共振特性を求め、つぎにそれぞれの共振周波数での電磁界の分布を詳しく知り、回路への結合量を把握することなども必要になってくる¹⁾。

本稿では、筆者らがいままでに行った解析の事例をもとに、EMIシミュレーション技術の現状についてまとめ、現在何が問題なのかについても言及する。また最近特に向上した機能についての話題も紹介している。

2. パソコンによるシミュレーション

デジタルコンピュータを用いた回路シミュレーションプログラムとして、SPICE(Simulation Program with Integrated Circuit Emphasis)²⁾が普及しており、現在ではパソコン(PC)上で稼働する実用的な製品が主流になっている。SPICEは本来集積回路に使われる部品の特性を入力して、PCで回路方程式をキルヒホッフの法則を用いて解き、集積回路全体の動作を予測するために開発されたプログラムである。このため回路を抵抗、コンデンサ、コイルなどの集中定数で表す必要がある。

動作周波数が低い回路では、シンプルなSPICE集中定数モデルでもよい解を得られるが、周波数が高くなると抵抗はインダクタンスとキャパシタンスを持つので、これを考慮した集中定数モデルを作り直す必要があり、グラウンド層やVcc層の導体自体も複雑な結合状態になってくる。

こういった状況下では、基板上の配線は分布定数回路として考えられ、伝送線路として扱わなければならない。伝送線路は遅延を生じ、適切に終端されないと信号のバウンス（跳ね返り）も起こり得る。また複数の伝送線路間の結

合も起こり、アンテナとして動作する部分からは放射も起こり、問題はさらに難しくなる。数十MHz以上のクロック周波数では、デジタル回路でも同様の問題が起こり、シンプルな集中定数モデルが使えないケースも多くなる。

一方マイクロ波回路の設計者は、主に数百MHzから数十GHzの集積度の高い回路を扱い、早くからこの問題に直面しており、SPICEモデルを完成するまでの時間とコストを削減するために、現在は電磁界シミュレーションソフトウェアを活用している。多くの企業では実際にマイクロ波回路を作る前にソフトウェアで解析することで問題箇所を発見しており、また回路の構成要素をより近づけてシミュレーションを繰り返すことで、回路全体をより小さくするといった最適化も行われている。

3. 電磁界解析の手法

電磁界解析の手法は、解析する構造物全体を3次元でモデル化し、マクスウェルの方程式に基づき、すべての要素を含んだ解析空間の電磁界を計算する。まず、解析空間をメッシュに離散化する方法で分けると、平面メッシュの技法と立体メッシュの技法があり、つぎのようにまとめられる。

(1) 平面メッシュの技法

- ・マイクロストリップ線路、コプレーナ線路などのプレーナ（平面）構造向き
- ・基板面の金属だけを離散化する

(2) 立体メッシュの技法

- ・導波管、ホーンアンテナなど、任意の3次元形状向き
- ・任意の3次元形状を離散化する

物体からの電磁界の放射や、物体による電磁界の散乱に関する問題は、一定の境界条件のもとに、マクスウェルの方程式を満足するベクトル場を求めることに帰着する。

数値解法は、各関数が周波数領域で表現される解法と、時間領域で表現される解法の2種類に大別される。周波数領域の解法は、特定の周波数ごとに正弦波で励振をかけ、定常応答を求める。一方時間領域の解法は、パルス励振の

過渡応答を求めるが、これだけでは共振特性などの必要なデータが得られないので、フーリエ変換によって周波数領域のデータを得る。

すでに開発されている汎用性のある解析法としては、主につぎのようなものがある。

(1) 周波数領域

- ・モーメント法（MoM）、有限要素法（FEM）、境界要素法（BEM）など

(2) 時間領域

- ・伝送線路法（TLM）、空間回路網法、有限差分時間領域法（FDTD）など

4. シミュレーションの事例

図1は直角曲がり部をもつマイクロストリップ線路（MSL）構造のモデルで、寸法は以下の通りである（解析はモーメント法による平面メッシュの技法である米国Sonnet社のEm[®]を使用した）。

- ・基板：縦32.0mm、横32.0mm
- ・誘電体厚：1.0mm、比誘電率4.0
- ・線路幅：1.0mm

図2に生成されたSPICEモデルを示す。例えばC1はポート1とグラウンド間のキャパシタンスで1.64pF、L1はポート1からポート8へのインダクタンスで20.19nH、K1はL1、L2の相互インダクタンスである。これらの結果から、より長い導体はキャパシタンスとインダクタンスが大きいことがわかる。またポート間のキャパシタンスが出力されないのは、キャパシティブ結合が非常に小さいことを示している。しかし相互インダクタンスは示されており、インダクティブ結合は、特に近接した線路導体では大きく

図1. 直角曲がり部がある4本の接近した線路

```
.subckt 1 2 3 4 5 6 7 8
C1 1 0 1.64pf
C2 2 0 1.37pf
C3 3 0 1.25pf
C4 4 0 1.22pf
C5 5 0 1.22pf
C6 6 0 1.25pf
C7 7 0 1.37pf
C8 8 0 1.64pf
L1 1 8 20.19nh
L2 2 7 18.47nh
L3 3 6 16.74nh
L4 4 5 15.00nh
K1 L1 L2 0.16
K2 L1 L3 0.04
K3 L1 L4 0.02
K4 L2 L3 0.16
K5 L2 L4 0.04
K6 L3 L4 0.16
.ends
```

図2. 解析結果—SPICEのサブサーキット表現

表1. Sパラメータの解析結果

	大きさ	位相角 [度]
S ₁₁	0.0762	79.0
S ₂₁	0.0241	76.8
S ₃₁	0.0055	72.5
S ₄₁	0.0023	72.9
S ₅₁	0.0020	-108.8
S ₆₁	0.0050	-109.1
S ₇₁	0.0149	-107.4
S ₈₁	0.9966	-10.69

なり得ることもわかる。

表1にSパラメータの解析結果を示す。S₈₁の大きさはほぼ1、位相は-10度であり、もし1.0ボルトの信号がポート1に入れば、ほぼ1.0ボルトがポート8に出ることを意味している。またS₈₁の位相角-10度は、信号がポート8に着くまでに10度の遅延を生じることを意味する。解析した100MHzでは1サイクルに要する時間は10n秒で、遅延の合計は(10度/360度)×10n秒=0.28n秒になる。

つぎにS₇₁は、1.0ボルトの信号がポート1に入れば、ポート7に0.015ボルトが出力されることを意味する。すなわちポート1-8とポート2-7の導体間の結合は約1.5%ということで、S₇₁はポート7から出る信号で、フォワードクロストークと呼ばれる。一方1.0ボルトの信号がポート1に入れば、ポート2にクロストークを生じ、これはバックワードクロストークと呼ばれる。この回路ではフォワードクロストークよりもバックワードクロストークの方が大きい。

5. 両面プリント配線板の例

図3はより複雑な回路の例で、寸法は以下の通りである。

- ・基板：80mm×160mm
- ・誘電体厚：0.6mm、比誘電率3.8
- ・各導体幅：0.3mm

100MHzにおけるSパラメータの結果(表2)を見ると、たとえばポート1は32だけに接続されており、S_{1, 32}の大きさは0.78しかなく、これは1ボルトのクロックパルスがポート1に入り、ポート2で0.78ボルトしか得られないことを意味する。また100MHzで-56度の位相角では、合計

図3. より複雑な回路の例—PCBは両面構造で表面に大きなループ(データ線路)がある。他のすべての回路は裏面にあり、小さな三角形はviaを示す

1.5n秒の遅延になる。S₁₁を調べると、大きさは0.58で、これはポート1から見た反射なので、1ボルトのパルスがポート1に入り、3n秒後に0.58ボルトのバウンスが戻ることを意味し、高速のシステムでは深刻な問題を引き起こす。またバックワードクロストークも問題になる。1行目のS₁₂をイタリックで示すが、1ボルトのパルスがポート1に入り、0.19ボルトがポート2に現れる。この他にも、大きな値を調べると、この基板の潜在的な問題が見つかる。

6. プリント配線板からの不要輻射

グラウンドプレーンや電源プレーンはインダクタンスを小さくすることができるので、スイッチングノイズを抑えるなどのメリットがある。しかし実装上、部品取り付け用の穴が随所にあけられ、場所によっては配線の直下にスリット(細長い穴)ができてしまうことも考えられる。

図4は、MSLのグラウンド中央部に幅1mm、長さ7mmのスリットがあるときに、反射特性がどのように悪化するかを解析したモデルであり、TLM法による立面メッシュの技法である、英国KCC社のMicro-Stripes[®]を使用した。図5にSパラメータのグラフを示す。図6はスリットの周りの電流分布で、スリットの縁に沿って電流が流れている様子がわかる。

つぎにスリットが線路に対して直交しているケースを解

表2. Sパラメータの解析結果

	大きさ	位相角[度]	大きさ	位相角[度]	大きさ	位相角[度]	大きさ	位相角[度]
1-4	0.574906	30.612	0.192629	16.321	0.044581	-21.95	0.016223	-53.26
7-8	0.007022	-74.89	0.003299	-88.88	0.001614	-98.26	0.000804	-107.7
9-12	0.000437	-121.5	0.000312	-134.9	0.000281	-143.5	0.000289	-151.5
13-16	0.000294	-156.9	0.000265	-158.7	0.000274	-158.2	0.000415	-161.4
17-20	0.000250	-175.3	0.000121	-169.8	0.000110	179.97	0.000121	172.76
21-24	0.000106	179.17	8.748e-5	178.65	7.131e-5	155.11	9.417e-5	112.37
25-28	0.000224	96.801	0.000700	97.336	0.002257	103.24	0.006907	112.49
29-32	0.020341	123.30	0.059030	135.88	0.153282	147.05	0.775791	-56.37
33-36	1.022e-6	42.796	6.542e-7	-146.2	0.001956	51.214	0.001721	37.400
37-40	0.014776	81.780	0.013602	66.416	0.013843	85.164	0.012703	81.732

図4. グラウンドにスリットのある基板モデル

図5. Sパラメータの解析結果

図6. グラウンド面の表面電流 (3.5GHz, Sonnetによる解析結果)

析したが、電流の流れる路が分断されることで、さらに反射が大きくなった (図7)。また、図8に電流分布を示すが、基板端とスリットの間に定在波が立っている様子が確認できる。図9は基板全体からの放射の様子である。空間に放射される総電力は、図6のケースに比べて2桁大きな値になり、スリットを線路に直交させると、基板からの不要輻射が大きくなった。

7. EMI測定のシミュレーション

不要輻射対策のために電波暗室での測定が重要になってきたが、製品の多品種少量化により、電波暗室の占有時間が増大している。このため、実際に測定を始める前に、コ

図7. Sパラメータ スリットが線路に対して直交している場合

図8. グラウンド面の表面電流 (8.0GHz)

図9. 基板からの放射 (10GHz, 放射電力96.5μW)
周波数: 10GHz
指向性利得: 4.696dBi=2.936dBd
総電力: 96.487 μW
偏波: 全偏波
ラジアルスケール: Lin:-inf to 0 dB-指向性利得
コンター: -3dB-指向性利得

ンピュータを使って結果の予測ができれば、効率のよい測定が可能となる。電磁界解析では、空間の任意の位置における電磁界の値が求められるので、例えば図10のモデルの3メートル先の観測点では図11のようなグラフが得られる。

図12はPentiumプロセッサを搭載したデスクトップPCのモデルで、マザーボードや電源ユニット、装着された4

MSL：誘電体層100mm×200mm、1mm厚、 ϵ_r 4.8、線路幅1mm（基板中央あるいは基板縁にある場合）

図10. EMIシミュレーション例—誘電体層100mm×200mm、1mm厚、 ϵ_r 4.8、線路幅1mm（線路が基板中央あるいは基板縁にある場合）

図11. EMIシミュレーション結果—細線は線路が基板中央、太線は基板縁にある場合（線路は50オーム終端）

図12. デスクトップPCのモデル

枚のボードをモデリングしている。筐体内中央の空間で観測したところ482.2MHzで電界のピークが現れたが、導体の表面電流の分布表示から、ケース上部にある接合用の隙間に強い電流が分布していることがわかった。空間に観測点をとって解析したところ、この周波数で強い電界が現れ（図13）、スリットからの電磁界は外部にも放射されている

図13. ケースの上ぶたの接合部中央から50mm離れた空間の電界

ことがわかった。

8. EMIシミュレーションの問題点と向上した機能

電磁界解析は対象物を3次元で離散化し、マクスウェルの方程式に基づきすべての要素を含んだ空間の電磁界を計算するため、解析の精度が高い。しかしコンピュータの制約などから以下のような問題点が指摘されてきた。

- (1) より細かい離散化によるメモリ容量の増大
- (2) 逆行列演算の不安定性
- (3) 薄膜などの局所の離散化が困難
- (4) PCB全体のモデリングが困難
- (5) 高Qの共振周波数を取りこぼしやすい

EMIシミュレータと銘打った製品が見られるが、その多くが電磁界解析の手法を用いており、以上の問題点を解決する機能が、最近になって付加されてきた。

(1)は、数値誤差を減らすためにより細かく離散化し、メモリ上に膨大な3次元配列が取られるために起こる問題である。例えばTLM法は離散化の割合が急峻に変化した場合の誤差が小さいので、問題箇所のみをより細かくしたモデルを使えば、精度を損なわずにメモリを節約できる。またモーメント法などでも、可変離散化の機能を用いて対処できる。

(2)は、有限要素法などの手法で発生する問題で、離散化数が多いと、逆行列の解が求まらずに途中で演算が停止することがある。TLM法は行列演算によらず、仮想的な伝送線路網の過渡応答を逐次的に解くので、非常に安定している。

(3)は、数メートルの解析空間に数ミクロン厚の薄膜やスリットなどがある場合、局部的に小さいモデリングが必要な場合に生じる問題で、(1)とも関連する。これらの部分には、通常の離散化とは異なるアルゴリズムが付加されている⁵⁾。また特別なワイヤモデル⁶⁾を用いることで、自動車のような数メートルの解析空間内の配線ケーブルの問題も、PCで解析が可能になっている。

(4)は、既存のCADデータなどを利用してPCB全体をモ

デリングする際の問題である。多くの製品がCADデータのインポート機能を有しているが、変換後の手直しが必要である。またすべての能動素子データを設定して完全なシミュレーションを一度に行うことは、コンピュータの能力をはるかに超えてしまう。このため電磁界解析の手法を用いたEMIシミュレーションでは、問題箇所を限定して解析を行う。

(5)は、周波数領域の解析手法で解析の周波数間隔を大きく取ると、Qの高い共振周波数を取りこぼすという問題である。このため、解析中に周波数間隔を自動的に調整する機能が付加された。また、TLM法やFD-TD法などの時間領域の手法では、過渡応答をフーリエ変換することで、連続した周波数領域のデータが得られ、この取りこぼしは避けられる。

9. おわりに

以上、EMIシミュレーション技術の現状について事例を調べながらまとめ、問題点とそれらを解決するために向上した機能について、最近の話題を紹介した。解析自体はマクスウェルの方程式に則って演算され、モデルが正しければ、実世界のふるまいを忠実にシミュレーションできることがわかる。電磁界解析を用いたEMIシミュレーションは、さまざまな要因で誤動作している機器や回路の問題解決に役に立つことが期待される。

(1999.8.5-受理 1999.9.7-再受理)

文 献

- 1) 小暮裕明, 中野英樹, 越地耕二, 周 英明: “開口部を有する装置筐体内のサセプティビリティ”, 回路実装学会誌, Vol.12, No.5, pp.369-373, 1997
- 2) 岡村迪夫: “SPICEによるシミュレータ新活用法”, CQ出版社, 1993
- 3) Sonnet User's Manual Release6.0 Volume1, Sonnet Software, 1999, <http://www.sonnetusa.com/> 日本語マニュアル, Sonnet and KCC Japan, <http://www.skj.co.jp/>
- 4) KCC Micro-Stripes 4.0 User Manual, Kimberly Communications Consultants Ltd., 1999, <http://www.kccuk.com/> 日本語マニュアル, Sonnet and KCC Japan, <http://www.skj.co.jp/>

skj.co.jp/

- 5) C.Christopoulos: “The Transmission-Line Modeling Method TLM”, IEEE/OUP Series on Electromagnetic Wave Theory, 1995/C. クリストボロス著, 加川幸雄訳, “TLM伝達線路行列法入門-非定常電磁界解析のためのもうひとつのモデル”, 培風館, 1999
- 6) D.Johns: “Capability of TLM Method and Electromagnetic Simulation Software Micro-Stripes” - Is There Any Limit for Electromagnetic Simulation on the PC ?, Seminar Proceedings, Microwave Workshops & Exhibition '98, Yokohama, 1998

用語解説

TLM法: Transmission-Line Modeling Method

空間の離散点間を1次元線路と仮定し、各格子点で散乱行列を定義して波動伝搬を逐次的に計算する手法。この離散化を3次元の解析空間すべて(自由空間も1つの伝送線路とみなす)に適応して過渡応答をとり、マクスウェルの方程式を満足する場を等価的に解析する。

FDTD法: Finite-Difference Time-Domain Method

TLM法と同様、マクスウェルの方程式の離散的等価回路表示の流れをくむ手法。マクスウェルの方程式の各成分式の時間軸における直接的な逐次計算法で、電界・磁界を交互に計算していく手法。

小暮 裕明 (こぐれ ひろあき)

昭和27年生まれ。平成10年、東京理科大学大学院理工学研究科電気工学専攻博士後期課程修了。現在、小暮技術士事務所所長。工学博士。コンピュータシステムの設計・開発指導、SE教育、講演、電磁界解析ソフトウェア技術コンサルティング等に従事。

越地 耕二 (こしじ こうじ)

昭和22年生まれ。昭和47年、東京理科大学大学院理工学研究科電気工学専攻修士課程修了。現在、同大学教授。工学博士。電波システム、医用電子工学、特に超高周波帯におけるプリント回路の電磁特性解析に関する研究等に従事。