チップコンデンサおよびLC複合チップ部品

野村 武史*, 中野 敦之*

Multilayer Ceramic Capacitors and Multilayer LC Composite Components

Takeshi NOMURA* and Atsuyuki NAKANO*

*TDK株式会社基礎材料研究所 (〒286-8588 千葉県成田市南羽鳥字松ヶ下570-4)

*Materials Research Center, TDK Corporation (570-4 Aza-Matsugashita, Minamihatori, Narita-shi, Chiba 286-8588)

1. はじめに

最近の電気、電子機器の成長は驚異的ですらある。高性能化、軽薄短小化が新たな価値を生み出している。携帯化、パーソナル化が進み、機器の数は増加の一途をたどっている。最近ではパーソナルコンピュータ、携帯電話などの高度電子機器が急速に普及しつつある。このような状況下で電子部品に対しては、当然のことながら、小型、高性能、低価格が強く求められている。機器の小型化という観点からは、部品の高密度実装が精力的に進められてきた。従来のリード付き部品を基板に実装するリードスルー実装に代わって表面実装が実装技術の主流となり、電子機器の軽薄短小化を強く推し進めている。これに伴って、部品としては基板に直接実装されるチップ素子が急速に市場を拡大しており、高密度実装のための小型化、高性能化、高信頼性化、多機能化が精力的に進められている。半導体技術の飛躍的進歩に支えられながら、このような実装技術および各種電子部品の技術革新により、エレクトロニクスブームが形成され、あらゆる電気機器が電子化されている。以上のような動向の中で、さまざまなエレクトロニクスセラミクスがキーパーツとして多用されているが、小型化、高機能化、低価格化という要請に応えるべく積層形のセラミクスが急増している。また、チップコンデンサに代表される従来からある積層形部品においても、薄層化、多層化による高性能化が進んでいる。

一方、近年の米国型市場原理主義の台頭による、グロー

バル化による大競争に伴う価格破壊は、日本国内の製造業にとっては非常に厳しい環境をもたらしている。しかしながら、本格的な高度情報通信時代の21世紀において電子電気工業の発展は疑う余地もなく、エレクトロニクスセラミクスの果たすべき役割は増大する一方であると考えられる。そこで、本稿では代表的なエレクトロニクスセラミクスである積層セラミックコンデンサ、LC複合部品の技術動向について概説する。

2. 積層形セラミックコンデンサ

2.1 積層形セラミックコンデンサの技術動向

セラミックコンデンサのチップ化率はコンデンサの中で最も高い。セラミックコンデンサ以外に、代表的なコンデンサとしてアルミ電解コンデンサ、タンタル電解コンデンサ、フィルムコンデンサなどがあげられる。アルミ電解コンデンサは大容量のものが比較的低コストで得られることから、信頼性上の不安があるものの大きなシェアを持っている。タンタル電解コンデンサは、比較的容量が大きく、温度特性も良好であるものの、コストパフォーマンスに優れているとは言えない。積層セラミックコンデンサの主たる課題は、容量をいかに大きくするか、である。積層セラミックコンデンサの主な用途としてはIC周りのパスコンデンサ、LCR回路用、EMCコンデンサ、高周波用、平滑用コンデンサ等があげられるが、最近、ノイズ対策用としてのコンデンサの需要が急拡大している。各種コンデンサの特性比較をTable 1に示す。積層セラミックコンデンサ

Table 1. Comparison of characteristics among various kinds of capacitors

	Miniaturization	Frequency	Temperature Characteristics	High rated voltage	High capacitance	Life time	Cost performance
Aluminum Electrolytic	◎	×	×	○	◎	×	◎
Tantalum Electrolytic	◎	○	○	△	△	○	△
Film	○	◎	×	△	△	◎	×
Multilayer Ceramic	×	◎	○	◎	○	◎	×

の主な特徴は、何と言っても信頼性に非常に優れることである。また、等価直列抵抗（ESR）が非常に小さく、極性がないことも使い勝手を良くしている。積層セラミックコンデンサとタンタル電解コンデンサのESRの比較をFig. 1に示す。ESRが低いということは、特に平滑用コンデンサにおいて、発熱が少ないことから非常に有利である。

最近、積層セラミックコンデンサの小型化、低コスト化、大容量化が精力的に進められている。これにより、他のコンデンサからセラミックコンデンサへの置き換えも予想され、用途の拡大も大いに期待されるところである。積層セラミックコンデンサの構造をFig. 2に示す。セラミック誘電体層と内部電極層とが交互に積み重ねられた構造になっている。コンデンサの静電容量は次式で示されるように、電極面積に比例し、誘電体厚みに反比例する。

$$C = n\epsilon S/d$$

C：静電容量 n：誘電体層数

ϵ ：誘電率 S：電極面積

d：誘電体厚み

したがって、同じ外形寸法でより高い静電容量を得るためには、誘電体厚みを薄くして誘電体層数を多くすることが有効である。もちろん、材料の誘電率を高くすることによっても静電容量は高くなるが、薄層化、多層化による大容量化がより効果的である。これまでは、内部電極に貴金属のPdが用いられてきた。しかしながら、多層になればなるほど内部電極コストが高くなり、低価格という市場要求を満たせなくなる。そこで、Pdの代わりに安価なNiを採用しようという試みが古くよりなされてきた。しかしながら、その成功は1990年代まで時間を必要とした。

Fig.1 Comparison of ESR between multilayer ceramic capacitors and Tantalum electrolytic capacitors

Fig.2 Schematic model of multilayer ceramic capacitors

2.2 Ni内部電極積層セラミックコンデンサ

セラミックコンデンサの誘電体材料としては、高い誘電率を有することから、BaTiO₃をベースとした材料が多く用いられている。内部電極がPdの場合には空气中で焼成することができるが、Niを内部電極として用いた場合には、Niが酸化してしまうので空气中で焼成することはできず、低酸素分圧あるいは還元性の雰囲気中で焼成しなければならない。そこで、耐還元性に優れた誘電体材料が必要不可欠になる。高い誘電率を有するチタン酸バリウム系誘電体の耐還元性に関しては以前から多くの研究がなされ、耐還元性の付与方法として次の3つが提案されてきた^{1)~3)}。

- (1) ペロブスカイトのAサイトとBサイトのモル比 (A/B) をAサイト過剰にすること
- (2) チタン酸バリウムのBaの一部をCaで置換すること
- (3) MnOを添加すること

である。これらの手法に基づいて、優れた初期特性を有する高容量のNi内部電極積層セラミックコンデンサを得ることができる。しかしながら、絶縁抵抗の寿命という観点からは、これらの手法のみでは不十分であり、実用上問題とならぬようにするためには誘電体層の厚さを厚くして電界強度を小さくしなければならなかった。したがって、大容量化のために誘電体層を薄層化する上での障害の1つになっていた。これらの問題の本質的解明および有効な対策をとるためにNi内部電極積層セラミックコンデンサの信頼性に関して多くの研究が行われてきた^{4),5)}。その結果、1990年代に入って、微量成分の制御、焼成条件等によりPd内部電極積層セラミックコンデンサ以上の高い信頼性を有するNi内部電極積層セラミックコンデンサが実用化されるに至り、現在では圧倒的主流になっている。絶縁抵抗の加速寿命には酸素空位の生成を抑制することが重要であり、Y₂O₃のような希土類成分のドーピングにより信頼性の飛躍的向上が図られた。このときの微細構造をFig. 3に示す。寿命の短い材料では酸素空位の集合体である転位ループが観察されるのに対して、信頼性の高い材料では転位ループが消滅している。

薄層化が進むにつれて、誘電体材料にも、より信頼性の高い材料が求められており、盛んに研究がなされている。

Fig.3 Microstructure of (a) Y₂O₃ doped chip, and (b) non-doped chip

3.2mm×1.6mmのサイズのチップの中に厚さ2 μ mの誘電体層を400～500層も有するNi内部電極大容量積層セラミックコンデンサが開発されている。Ni内部電極積層セラミックコンデンサの特性規格としては現在までのところ、BaTiO₃を主成分とする高誘電率系のF特性およびB特性のみが実用化されてきたが、最近、容量の温度依存性が非常に小さいCOG特性のものが開発され、従来のフィルムコンデンサ分野の用途に使用されることが期待されている。さらには、実用化には至っていないものの、バリスタコンデンサ複合チップ、バリスタ機能付き積層コンデンサなどの提案もなされており、単なる高性能化や低価格化だけでなく複合機能化の動きも加速されるものと予測される。

3. LC複合部品

3.1 LC複合部品の技術動向

LC複合チップ部品^{6),7)}は、通常、インダクタ部分にNiCuZnフェライトの磁性体材料、コンデンサ部分にTi系の誘電体材料が用いられている。これらの材料は内部導体のAgと同時焼成されるため、930℃以下で焼結できる低温焼結タイプの材料である。磁性材料と誘電体材料は、元来、物性がまったく異なる材料であり、単純に一体化焼成した場合に様々な問題が生じる⁸⁾。主な問題点としてFig.4に示す様な、①複合部品のそり上がり、②磁性体層と誘電体層の界面はがれ、③磁性体層と誘電体層の界面から内部へのクラック、④磁性体層と誘電体層の界面に生成する反応層の影響、⑤磁性体層と誘電体層の界面のボア発生、等があげられる。これらの原因として、(A)磁性体材料と誘電体材料の加熱収縮挙動および収縮率が異なる、(B)磁性体材料と誘電体材料の線膨張係数が異なる、(C)磁性体材料と誘電体材料が反応しやすい、(D)磁性体材料と誘電体材料の成分がお互いの焼結性を阻害する、に大別できる。これらを解決するために、磁性体材料と誘電体材料の粉体技術、積層用塗料技術および焼成技術が確立され、加熱収縮挙動、収縮率、線膨張係数を高精度に制御することで高信頼性のLC複合部品が得られている。

製品の動向としては単なる小型化だけでなく、近年クローズアップされているノイズ問題に対してFig.5の様な2012タイプ(2.0mm×1.2mm)の超小型T型フィルタが製品化され、EMI対策部品として役立っている。さらに、こ

Fig.4 Sub-standard model of the multilayer LC chip component

Fig.5 Schematic model of the multilayer LC chip component

のフィルタが8個一体化されたアレーも製品化され、小型軽量化および低背化のパーソナル高機能電子機器に大きく貢献している。また、要求される各周波数特性に対しては、磁性体材料と誘電体材料の一体化の他に、上記の素材技術を駆使し、ガラスセラミックス材料と誘電体材料の一体化、誘電率が異なる2つのガラスセラミックス材料の一体化によって、幅広い特性を満足することが可能になっている。

上記の複合化技術は、異材質を垂直方向に積層する技術であるが、その技術を発展させ、異材質を水平方向の同一層に2材質を積層する技術が異材質同層積層技術である。この積層技術で開発されたのが、積層型混成集積回路素子(MHCD: Multilayer-Hybrid-Circuit-Device)である⁹⁾。MHCDは、トランスを1チップ化し、その上に機能部品(IC等)を搭載した機能ICブロックである。積層トランスの効率を向上させるため、トランスを構成する磁性体に大きな磁束を通す必要がある。そこで、異材質同層積層技術を用いて内部導体が3次元的に非磁性で覆われている構造にすることで効率の飛躍的な向上を実現した。これらの技術で実現された各種複合部品は多くの電子機器で活躍している。

3.2 内部応力制御技術

LC複合部品やMHCDを含む積層チップフェライト製品では、異材質同時焼成で起きる既述問題以外に、Ag内部導体と低温焼結NiCuZnフェライトの同時焼成によって生じるAg内部導体とフェライトとの線膨張率の差による残留応力の発生、あるいはAg拡散で生じるフェライト微細構造への影響がある^{10),11)}。これらの影響によって、積層型チップフェライトの電磁気特性は劣化し、本来の特性を十分に発揮することができない。そこで、積層チップフェライトの高性能化を図るためには、内部導体からのマクロ的な応力およびAgの拡散によるミクロ的な応力の制御が非常に重要である。

Fig.6にAg内部導体の緻密化が異なるサンプルの断面観察写真を示す。導体Aは収縮率が大きく、緻密に焼結することでフェライトとの接触面積は非常に小さい。これに対して、導体Bは収縮率が小さく、多くの気孔を包含しフェライトとの接触面積も非常に大きい。このような構造上

Fig.6 Typical SEM's of fracture surface of chip inductors

Fig.7 TEM image of NiCuZn ferrites

の違いが原因で、インダクタンスはAの方がBより大きくなる。このような検討から、理想的な内部導体が開発され、内部導体とフェライトの界面で発生するマクロ的な応力の抑制が図られている。

次に、フェライトへのAgの拡散で生じる問題について述べる。Fig.7に焼成後のチップインダクタのTEMによる解析結果（透過電子顕微鏡解析）を示す。写真からわかるように、フェライト粒界には同心円状の干渉縞模様が存在し、さらに拡大観察した格子像観察では、この干渉縞で多くの小傾角粒界および格子縞の不連続および面間隔の収縮が認められた。フェライト粒界に存在するCuの酸化物とAgが、フェライト粒子1つ1つに強い圧縮応力を与えていることを示唆している。この干渉縞の中心部に確認されたCuの酸化物については、NiCuZnフェライトから解離したCuの酸化物であり、Agについては内部導体からの拡散Agであると推測されている。この原因についても詳細な研究がなされている。

以上のAg内部導体にまつわる残留応力制御によって、電磁気的特性を左右するミクロ的な応力（粒界ストレス）の発生が制御できるようになり、これまで以上の高性能積層チップフェライトが得られている。

3.3 今後の展開

近年、CPUのクロック周波数の高周波化、また、移動体通信や双方向通信システムがUHF帯からSHF帯への高周波化に伴い、積層チップ部品に対しては高周波対応タイプが求められている。そこで、材料技術では、スピネル構造のスネークの限界線を越えるギガ帯域まで透磁率の周波数特性を有す六方晶フェライト材料（通常1300℃の高温焼成）をAg内部導体と同時焼成できる低温焼結化（930℃以下）に成功し、ギガ帯域応用デバイスが研究開発されている。

Fig.8 Effect of stress on the initial permeability

る。一方、設計技術では、内部導体の巻き方を工夫してチップ内部の浮遊容量を低下させ、インピーダンス特性の広帯域化および高周波化が図られている。その他にも、EMI対策部品の高損失化が強く求められている。これについては特にデジタル機器からの要求が強い。反射成分を極力小さくし、ノイズを吸収する抵抗成分を大きくした特性が求められている。材料としては、従来、焼結後のフェライト結晶粒子が1 μm程度であったものが、5 μm前後まで粒成長できる材料が開発され、透磁率の大幅な増加が図られた。この透磁率の増加によって反射成分と抵抗成分の交点を低周波側にシフトさせ、顕著なノイズ吸収効果が得られる製品が開発されている。

この他にも、低背かつ高性能な複合チップ部品に向けて、新たなフェライト材料が研究開発されている。異材質同時焼成で発生する前述の応力の影響に対して、従来の低温焼結NiCuZnフェライトに比べ磁歪定数が小さい、つまり、応力に鈍感な材料としてMgCuZnフェライトの積層チップ部品対応化が進められている。Fig.8に従来のNiCuZnフェライトとMgCuZnフェライトのμに及ぼす応力の影響を示す。Ni系フェライトよりMg系フェライトの方が応力に対するμの劣化が少ないことがわかる。この材料開発によって、今後の複合チップ部品への新たな展開が期待される。

4. おわりに

21世紀には本格的な高度情報通信時代を迎えようとしている。電子機器のデジタル化、軽薄短小化、高機能化等により、電子部品としてのエレクトロニクスセラミックスの果たすべき役割はその重要性を増す一方である。一方、最初の本格的表面実装技術が登場してから約30年が過ぎ、電子機器のさらなる小型化に向けて、実装技術の新たなブレークスルーも求められつつあるが、当面は、チップ部品も小型化、高特性化、高信頼性化、低コスト化、複合化の歩を進めて行くものと思われる。小型化もやがては限界に達し、部品のチップ化技術は急速に飽和に達するものと予想される。この限界を打破するものとして積層形複合チップ部品が大きな期待を浴びている。このような状況下で、積層成形技術の重要性はより重みを増しており、薄層化、多層化はさらに進むものと思われる。もちろん、限界はあるであ

ろうが、10年前には誘電体層厚みが $10\mu\text{m}$ 以下という薄層は考えられなかった。今日では $2\sim 3\mu\text{m}$ という薄層が現実のものとなっている。いずれは薄膜技術に置き替わる時代を迎えるかも知れないが、地道な技術開発によりブレークスルーは可能であるかも知れない。また、より複雑な3次元積層成形に向けて技術開発が進められるものと考えられる。このことが、21世紀の高度情報通信時代を支えるエレクトロニクスセラミクスに課せられた最大の課題であると思われる。

(2000.4.4-受理 2000.4.24-再受理)

文 献

- 1) J.M.Herbert: "High-Permittivity Ceramics Sintered in Hydrogen", Trans.Brit. Ceram.Soc., Vol.62, p.645, 1963
- 2) I.Burn, G.H.Maher: "High Resistivity BaTiO_3 Ceramics Sintered in CO-CO_2 Atmospheres", J.Mater.Sci., Vol.10, p.633, 1975
- 3) Y.Sakabe, K.Minai, K.Wakino: "High-Dielectric Constant Ceramics for Base Metal Monolithic Capacitors", J.Appl.Phys., Vol.20 Suppl.20-4, p.147, 1981
- 4) Y.Nakano, A.Satoh, A.Hitomi, T.Nomura: "Microstructure and Related Phenomena of Multilayer Ceramic Capacitors with Ni-Electrodes", Ceramic Transactions, Vol.32, p.119, 1993
- 5) T.Nomura, N.Kawano, J.Yamamatsu, T.Arashi, Y.Nakano, A.Sato: "Aging Behavior of Ni-Electrode Multilayer Ceramic Capacitors", Jpn.J.Appl.Phys., Vol.34-9B, pp.5389-5395, 1995
- 6) 高谷 稔: "積層フェライトSMD", MAG, p.192, 1986
- 7) 望月宜典, 高谷 稔: "積層チップ部品の最新技術", 電波新聞, 1997.1.19, 39-41面
- 8) 中野敦之, 鈴木孝志, 神奈川洋一, 渡辺秀雄, 野村武史: "積層型フェライト表面実装素子", 第10回武井セミナー予稿集, 1990
- 9) H.Kobuke, A.Nakano, Y.Mochizuki, M.Takaya: "Development of miniaturized Dc-Dc converter with multilayer ceramic transformer", Proc. of International Symposium

on Microelectronics, p.269, 1992

- 10) 中野敦之, 桃井 博, 野村武史: "低温焼結NiCuZnフェライトの微細構造に及ぼすAgの影響", 粉体および粉末冶金, Vol.39, No.8, pp.612-617, 1992
- 11) 中野敦之, 佐藤高弘, 野村武史: "低温焼結NiCuZnフェライトの電磁気特性に及ぼす粉碎条件の影響", 粉体および粉末冶金, Vol.41, No.6, pp.681-685, 1994

用語解説

バスコンデンサ: 電源とICの間に平行に接続され、電源ラインからのノイズを除去する(ノイズをグラウンドに流す)コンデンサ, およびデジタルICのノイズを除去する(ノイズをグラウンドに流す)コンデンサのこと。

Aサイト: ペロプスカイト型格子において12個の酸素に囲まれた陽イオン位置のこと。

Bサイト: ペロプスカイト型格子において6個の酸素に囲まれた陽イオン位置のこと。

COG特性: 温度補償用コンデンサのこと(温度特性: $0\text{ppm} \pm 30\text{ppm}$)。

T型フィルタ: EMI対策に使われる最も一般的なフィルタ(ローパスフィルタ)回路であり、インダクタ, キャパシタ, インダクタの順で3素子にて回路構成したもの。

野村 武史(のむら たけし)

昭和27年生まれ。昭和55年、慶應義塾大学大学院工学研究科博士課程修了。現在、TDK株式会社基礎材料研究所において、Ni電極積層セラミックコンデンサおよび、ソフトフェライトの研究開発に従事。

中野 敦之(なかの あつゆき)

昭和37年生まれ。昭和61年、芝浦工業大学工学部金属工学科卒業。現在、TDK株式会社基礎材料研究所において、積層型チップフェライト部品用素材の研究開発に従事。