Si マイクロマシニング技術を応用した LSI 検査プローブ

河野 竜治*, 金丸 昌敏*, 清水 浩也*, 太田 裕之*, 宮武 俊雄*, 伴 直人**

A New Probing System for Testing LSIs by Applying a Silicon Micromachining Technique

Ryuji KOHNO*, Masatoshi KANAMARU*, Hiroya SHIMIZU*, Hiroyuki OHTA*, Toshio MIYATAKE* and Naoto BAN**

*株式会社日立製作所機械研究所 (〒300-0013 茨城県土浦市神立町502)

**株式会社日立製作所半導体グループ (〒187-0022 東京都小平市上水本町5-20-1)

*Mechanical Engineering Research Laboratory, Hitachi, Ltd. (502 Kandatsu-machi, Tsuchiura-shi, Ibaraki 300-0013)

**Semiconductor and Integrated Circuits Group, Hitachi, Ltd. (5-20-1 Josui-honcho, Kodaira-shi, Tokyo 187-0022)

概要 Si マイクロマシニング技術を応用した LSI 検査用の新プロービングシステムを開発した。異方性エッチング技術により Si で 80 μm 幅の梁の上に高さ 20 μm のプローブ突起を構成した。複数のプローブ突起は Si ウエハ上に 85 μm のピッチで形成し、この上に銅とニッケル薄膜を形成して導通を得た。このプロービングシステムの初期評価の結果、2000 回以上のコンタクト寿命と DRAM のファンクション試験で 100 MHz の動作を実証した。

Abstract

A new probing system—based on silicon micromachining—for testing LSIs has been developed. An anisotropic etching technique was used to make a probing head consisting of a 20- μm -high projection and an 80- μm -wide beam. Several probing heads were formed on a silicon wafer at intervals of 85 μm , and copper and nickel films were plated on the heads to form interconnection. A trial probing system incorporating these heads was found to have a contact life of more than 2000 cycles, and the system was successfully applied for testing the functions of 100-MHz DRAMs.

Key Words: Test, Micromachining, Probe, Probing System, Anisotropic Etching

1. 緒言

半導体製品の付加価値を高めるシステム LSI を低コストで実現するために、複数のチップを搭載した MCM (Multi-Chip Module) や MCP (Multi-Chip Package) が急速に広まっている。これらの製品を安価に供給するためには、あらかじめすべての検査を行って良品であることが保証されたベアチップ LSI を組み立てに使用することが重要であり、いわゆる KGD (Known Good Die) 技術が不可欠となっている。

KGD を効率よく取得するためには、検査工程の抜本的変革が必要である。すなわち、従来 LSI をパッケージングしてから行われていた、LSI の初期潜在不良を排除するバーンインあるいは最終的な性能選別検査をパッケージング前に実施することが求められる。またこのことを発展させ、ウエハの状態で行うとされる WLBI (Wafer Level Burn-In) に対しても、すでにいくつかの方法が提案され、盛んな検討が始まっている^{1)~6)}。

LSI の各検査工程では、70 から 150°C 程度の温度で LSI 表面の微細な Al 電極パッド群にプローブをコンタクトさせる方法が採られる。これまでのプローブ構造は個々のニードルピンを組み合わせたものが主流であった。しかし、今後導入される検査技術では、プローブはより狭ピッチ、多ピ

ン化に対応可能でかつ LSI の高速化に対応した信号電送特性を備えることが必要であり、従来構造の延長による対応は困難と考えられる。

このような背景を踏まえ、次世代の検査構造に求められる、50 μm 程度の狭ピッチ、数千個以上のパッドへの安定なコンタクト、および数百 MHz 以上の信号伝送を実現する LSI 検査方式として、Si マイクロマシニング技術を応用したプローブを開発した。プローブの基本構成と特徴、および機械的、電気的設計の概要を示し、実際の LSI 検査で基本性能を評価した結果を報告する。

2. プローブの必要機能

WLBI のような次世代の検査ニーズに対するプローブ必要機能を考察する。

プローブの集合体であるコンタクタが検査対象ウエハにコンタクトしようとする状態の模式図を Fig. 1 に示す。均一なコンタクト、すなわち各パッドに対して均一なプロービング荷重を与えようとしたとき、それを阻害する要因には大きく分けて 2 つある。1 つは面内すなわち xy 方向の位置ずれである。これは、主に検査工程が一般に高温中で行われることに起因し、コンタクタとウエハとの熱膨張差によって生じる。よって、位置ずれ量は一括にコンタクトさ

Fig. 1 Schematic view of an obstruction to uniform contact

せようとする領域が広いほど大きくなり、パッドのピッチが狭くなるほど許容量が小さくなる。もう1つは、コンタクタの面外すなわち z 方向のプローブ高さばらつきである。製造ばらつきに起因する高さばらつきは、プローブの配列に対して不連続であると考えられる。

よって、上記のニーズを満足するには、まずコンタクタの線膨張係数は検査対象ウエハに可能な限り近いことが必要であり、また高さばらつきを吸収するために個々のプローブそれぞれが独立のばね（たわみ）機構を持つ必要があるといえる。

3. 開発構造の概要

3.1 構造と特徴

前章の考察を踏まえて開発したプローブ構造の基本構成をFig. 2に示す。本プローブは、LSI製造で使用されるSi基板（ウエハ）に、マイクロマシニング技術によって多数のプローブを一括形成するものである。プローブとなる突起は、周囲をエッチングして得たSi突起をコアとしている。また、隣接する突起同士の間にはスリットを設けることでそれらが独立の梁上に形成された構造になっている。突起と梁は既存の異方性エッチング技術により形成する。その後、めっき技術を用いて突起表面からSi基板の反対面までをメタライズし、プローブ、配線、外部接続用の2次電極を構成する。

梁上に形成されたプローブおよび配線の観察例をFig. 3

Fig. 2 Basic structure of the developed contactor

Fig. 3 An example of probes and wires fabricated on Si beams (Minimum probe pitch: $85\mu\text{m}$; beam length: 1.0mm)

に示す。図示のプローブの最小ピッチは $85\mu\text{m}$ であり、また梁の長さは 1.0mm である。本開発構造は、Siを基材に用いることにより、先に述べたプローブへのニーズの考察に対して次の基本的特徴を有する。

- ① 既存のフォトリソグラフィ技術およびエッチング技術によって基板面内と垂直方向に高い位置精度が得られる
- ② 被検ウエハと線膨張係数が同一であるため、検査時に温度が変化しても面内方向のコンタクト位置ずれを生じない

また、

- ③ 梁のたわみを利用してプローブの高さばらつきを吸収でき、同時に各プローブのコンタクト荷重を常に適正範囲に制御できる
- ④ 2次電極がプローブの反対面に位置することで多ピンのアプリケーションでも外部との接続が容易であるなどの点を構造的な特徴としてあげることができる。

本開発構造によって実際のLSIの検査パッドにプロービングした後、パッド表面に残った押圧痕（プロービングマーク）の様子をFig. 4に示す。押圧痕はパッドの中央部に微小かつ均一に形成されていることがわかる。押圧痕の面積は従来のニードルピンの場合に比べ、約5分の1程度と小さかった。このことは、後に行われるワイヤボンディ

Fig. 4 An example of probing marks on contact pads of an LSI (Pad pitch: $85\mu\text{m}$)

ングの接続信頼性に対して有利に影響する。また将来的なパッドの微細化に対応する上でも重要であるといえる。

3.2 製造プロセス

開発構造の製造プロセス概略をFig. 5に示す。

まず、Siの形状を加工する工程では、方位(100)の両面ミラーウエハ表面に熱酸化(SiO_2)膜パターンを形成する(Fig. 5(a))。これをマスクとして、異方性エッチング技術によって突起、梁、3次元配線用貫通孔などの各要素を形成してゆく(Fig. 5(b))。このとき、Siの異方性エッチングの特性上側面がいずれも一定角度(54.7°)の斜面((111)面)となるため、突起の形状もまた明瞭な角錐状となる。また梁は、後述する所定厚さになるまで裏面をエッチングし、その後各突起間にスリットを導入することにより形成する。これらの各要素は深さ方向のエッチング量が異なるため、実際にはFig. 5(a)から(b)の工程を複数回繰り返している。

このようにSi形状を形成した後、配線を形成する工程に移行する。ここでは配線とSi基板の層間絶縁膜となる SiO_2

Fig. 5 Outline of the process for fabricating the developed contactor

を再度全表面にわたり形成する。配線を形成する工程では、 SiO_2 と配線の接着力を確保するためのTi, Au膜をスパッタリングで形成し(Fig. 5(c))、3次元形状に対して追従性のよい電着レジストを用いてパターンニング、エッチングした後(Fig. 5(d))、主配線のCuおよび保護膜のNi, Au, またはRhをめっきして配線を構成する(Fig. 5(e))。

なおこれら製造プロセスの詳細は金丸ら⁷⁾を参照されたい。

4. 構造設計と特性評価

4.1 梁の構造設計

本構造の特徴の1つである梁構造の機械的特性について検討した。

梁は、プローブの高さばらつきに起因するコンタクト荷重ばらつきを緩和する手段であることから、まず高さばらつき以上にたわむことが必要である。また、所定のたわみ量でプローブとパッドの導通に必要な荷重を発生すること、かつそのとき破壊しないことが機械的な設計条件となる。

脆性体であるSiで微細梁を形成した本構造では、例えばプローブのオーバドライブ量(検査対象ウエハの押し付け量)のばらつきや何らかの過荷重によって梁が限界以上にたわんで破壊する事態が懸念される。実用に供するにはこういった事態から梁を保護する必要がある。そこで、本構造ではプローブ(突起)の高さを梁の基準たわみ量と等しくする方法を採用した。具体的には、基準たわみ量に配線厚さ、検査対象ウエハの最表面に存在する保護膜の厚さなどを加え、さらにマージンを加味した値を突起高さとして設定した。この結果、プロービングした状態ではFig. 6に示すようにプローブ構造体と検査対象ウエハとを面接触することとなり、この時点でそれ以上梁がたわまなくなるため、応力を常に設計値以下に保つことができ、梁の破壊が防止できる。同時に、検査対象LSIのパッドに対しても必要以上の荷重がかからないことにもなり、両者の機械的信頼性向上に有効である。

具体的な梁の仕様を決定するため、まずプローブ高さばらつきを明らかにする。突起の要素試作を行って個々のプローブの付け根から先端までの高さ h_p をレーザー測長器により測定した。結果をFig. 7に示す。 h_p はプローブ位置 y に

Fig. 6 Cross-sectional image showing the state of contact between the developed contactor and an LSI

Fig. 7 Measured probe height, h_p , vs. location, y

対して有意な相関はなく不連続にばらついていること、およびばらつきは設計値に対して $\pm 1 \mu\text{m}$ 程度と小さいこと、がわかった。これによれば、たわみ量は最低 $2 \mu\text{m}$ 確保すればよいことになるが、あるたわみで一定の荷重を発生しようとしたとき、そのたわみは大きく設定した方が（すなわちばね定数を小さくした方が）梁ごとの荷重ばらつきを小さくできるため、今回は梁の基準たわみ量を $10 \mu\text{m}$ と定めた。

次に、導通に必要な荷重を求めるため、LSIに一般に用いるAlパッドにプローブを静的に押圧したときの、押圧荷重と抵抗の関係を実験した。抵抗は押圧荷重の増加とともに低下し最終的に一定の値になる。抵抗が下限値に落ちつく荷重は、Alパッドの性状や突起の先端形状などの因子にも依存するが、30から50 mNの範囲であった。

これらの必要条件を満足する、梁の幅 B 、長さ L および厚さ h の各寸法を決定するに当たっては、Siの機械的強度を考慮する必要がある。Siは今回用いる温度範囲では脆性挙動を示すので、純粋な弾性計算によって破壊を予測することが可能である。Fig. 8は材料力学の公式から求めたもので、端部を固定した両端支持梁条件で梁に $10 \mu\text{m}$ のたわみを与えたときに50 mNの荷重を発生する B と L の寸法関係を示している。梁の断面形状は異方性エッチングで決まる所定斜角(54.7°)の台形となっており、厚さ h は B と斜角から定まる二等辺三角形の頂上部から突起形成に必要な高さを差し引いた値を用いた。なおSiのヤング率を188 GPa、ポアソン比を0.07とした。Fig. 8中の網掛け域は、Siの異方性エッチングによるマイクロ梁の強度実測最低値 $^8) 1 \text{ GPa}$ よりも小さい領域を示す。すなわち上記条件を満たす等高線が網掛け域に含まれる部分は、梁が破損しない寸法条件であることを示している。梁幅は要求される最小プローブピッチが上限となるから、ピッチが大きいほど強度的マージンが大きくなるといえる。また許容される最小ピッチは約 $50 \mu\text{m}$ であることがわかる。

上記の検討を基にプローブを試作し、評価を行った。検査対象LSIのパッドピッチは $85 \mu\text{m}$ に設定した。ピッチからまず B を $80 \mu\text{m}$ と定め、また突起高さを $17 \mu\text{m}$ とした。これらの値から h の採りうる範囲が定まり、今回は $28 \mu\text{m}$

Fig. 8 Calculated allowable minimum probe pitch of the developed contactor

Fig. 9 Measured relation between beam bend v and load W

とした。 B と h で定義される断面形状と、先に設定した基準たわみ量($10 \mu\text{m}$)、および所望の荷重から、 L を 1.0 mm と定めた。

マイクロ荷重試験機を用いて、梁のたわみと荷重の関係を測定した結果をFig. 9に示す。たわみ v が大きくなるに従って、荷重はほぼ直線的に増加した。たわみ量が $10 \mu\text{m}$ の時点において、設計どおり50 mNの荷重が得られた。なお各測定結果の線端は梁が破壊したことを示しており、実使用域において十分マージンが確保されていることがわかった。

4.2 プローブの寿命信頼性

LSI検査プローブは繰り返し使用できる耐久性が求められる、コンタクト寿命はプローブの性能を評価する上で重要なパラメータである。寿命支配因子として、プローブ先端めっき部の摩耗や塑性変形によるパッド自然酸化膜破壊力

の低下、梁上配線の曲げ疲労による断線などが考えられる。そこで、プローブをLSIのAlパッドに繰り返しコンタクトさせ、抵抗を測定することによって寿命を評価した。

測定方法をFig. 10に示す。実際のLSIと同一の配線構造で2個のパッドを短絡させたチェーンTEG(Test Element Group)を作成し実験に供した。それぞれのパッドにプローブをコンタクトさせて2次電極間の抵抗を4端子法により測定した。梁に与えたたわみは $10\mu\text{m}$ であり、そのときのコンタクト荷重はプローブ当たり 50mN であった。実験は常温で行った。

コンタクト回数と抵抗の関係をFig. 11に示す。Fig. 11において、値はプローブ2本の配線抵抗ならびに2カ所の接触抵抗の総和である。試験片ごとに抵抗が異なって見えるのは、各試験片の配線抵抗が異なることによる。寿命を判断する上では絶対値よりも回数に対する変化率の方が重要であるため、今回はそれら抵抗成分の詳細な分離を避けたが、プローブあたりの純粋な接触抵抗はFig. 11から単純計算で 1Ω 以下と判断される。回数に対する抵抗の変化を見ると、いずれのサンプルでも2000回までの範囲で安定している。この結果から本開発構造は、少なくとも2000回の寿命を有することが確認できた。実験後にSEM観察を行った結果、プローブ先端はコンタクト回数に応じわずかな塑性変形が生じていたが、梁および梁上の配線に疲労現象は認められなかった。

4.3 配線構造と信号電送特性

信号伝送特性すなわち動作周波数は特に信号線の持つ静

Fig. 10 Method for measuring resistance

Fig. 11 Measured relation between number of cycles and resistance

電容量に強く支配され、静電容量が小さいほど高い周波数に対応できる。しかし、Siを基材とし、誘電体である SiO_2 をSi基板と配線の層間絶縁膜に用いる本構造では、容量が配線の面積(幅×長さ)に比例して増加してしまう特性がある。よって、本開発構造を適正化するには所望の動作周波数に応じて層間絶縁膜厚さや配線構造を考慮する必要がある。

配線容量を小さくしかつ配線抵抗を低減するためには、配線はできる限り長さを短くした上で幅を細く、厚さを厚くすることが望ましい。しかし、配線を厚くすると、突起の最終的な表面形状を鈍化させることになり、その結果導通に必要な荷重の増加、あるいはコンタクト痕の面積増大などの不都合を招く可能性がある。一方、層間絶縁膜を厚くする方法は低容量化に有効であるが、 SiO_2 を形成する熱酸化工程は拡散律則であるため、厚膜化には非常に長時間を要する。したがって現実的には SiO_2 厚さは数 μm 以内が限界である。

これらを前提として配線構造を次のように選定した。まず信号線の幅を、電着レジストのパターニング精度最小値である $30\mu\text{m}$ とした。次に、長さを最長でも数mmに抑えられるよう、2次電極のレイアウトを工夫した。また、厚さは種々変化させてコンタクト性を検討し、3ないし $5\mu\text{m}$ であれば特に影響を与えないことを確認した上で、配線抵抗の小さい $5\mu\text{m}$ の条件とすることにした。なお電源とGND線は、検査対象LSIに対して基準電位を与え、また流れる電流も大きいため、優先してレイアウトを行って可能な範囲で幅を広くすることにより低抵抗化を図ることとした。

試作を行った結果、信号線の容量はプローブ位置によって2から 6pF 、電源、GND線の抵抗は数十 $\text{m}\Omega$ に抑えられることが確認できた。

このように定めた配線構造の信号伝送特性を解析により評価した。解析モデルをFig. 12に示す。 50Ω にインピーダンス整合された測定系にソケットを取り付け、その中に本プローブを装着した場合を仮定した。プローブ構造の各パラメータ値は上記試作品の実測値を用いた。外部より 3V の台形波 V_{in} を与えたときの出力波形 V_{out} の解析結果をFig. 13に示す。 100MHz から 400MHz までの範囲では、 V_{out} は V_{in} とほぼ一致するレベルの出力が得られたが、 1GHz の場合は時定数の遅れに起因して出力が減少した。波形劣化を考慮すると、本プローブ構造は少なくとも 200MHz の動作が可能であると判断される。

Fig. 12 Analytical model of frequency response

Fig. 13 Analytical results on frequency response

5. 開発構造の実用性検討

これまでに述べた開発構造の実用性を確認するため、実際のLSIのファンクション試験を実施した。

試験に供したのは、縦横寸法が約8mm×6mm、最小パッドピッチ85μmのDRAM(Dynamic Random Access Memory)ベアチップであり、試験温度は77°C、動作周波数は100MHzである。同等の性能を有すると見なせる同一ロットのチップをTSOP(Thin Small Outline Package)に封止し、リファレンスとした。両者の出力アイパターンを比較することによって実用性を確認した。

それぞれの出力アイパターンを重ねてFig. 14に示す。開発したプローブ構造ではTSOPよりもわずかに立ち上がり波形の鈍りおよびリングングが認められた。これは開発構造の配線容量、抵抗その他の電気的パラメータにまだ改良の余地が残されていることを示している。しかし、時間内の到達出力レベルに問題はないことから、TSOPとほぼ同等の出力特性を有すると見なすことができ、100MHzの動作および実用性が確認できた。

Fig. 14 Comparison between eye patterns of developed contactor and TSOP

6. 結 言

MCM実装のためのKGD化技術やWLBIといった次世代のLSI検査工程に用いるプローブが備えるべき機能を考察し、その上でSiのマイクロマシニング技術を応用した新たなプローブ構造を開発した。その基本特性について検討するとともに実際のLSIに対する実動性能を評価した。得られた主な結論を以下に示す。

- 1) 開発構造ではSiの異方性エッチング技術を用いることで微細な梁および鋭敏な突起が形成でき、検査対象LSIに残るコンタクト痕面積を従来の5分の1程度に小さくできる。
- 2) 押圧荷重ならびに梁のたわみ量を適正化することで、約50μmのピッチまで対応できる。
- 3) 所定の押圧荷重で少なくとも2000回のコンタクト寿命を有する。
- 4) 配線構造を適正化した結果、200MHz程度までの動作対応が見込まれる。
- 5) 85μmピッチの実際のLSIに対する77°C、100MHz動作試験において、TSOPと同等のアイパターン出力性能を有する。
(2002.6.11-受理)

文 献

- 1) Y. Nakata, I. Miyanaga, S. Oki and H. Fujimoto: "A Wafer Level Burn-In Technology Using the Contactor Controlled Thermal Expansion", Proceeding of the MCM Conference, pp. 259-264, 1997
- 2) 朝倉博史: "メモリーからロジックLSIまで製品化を一斉に展開", 日経マイクロデバイス, 1999年2月号, pp. 40-47
- 3) 河西純一: "多ピン展開で0.2mmピッチを目指す", 日経マイクロデバイス, 1999年2月号, pp. 50-52
- 4) 朝倉博史: "インフラの決め手ウェーハ・バーンイン装置がそろそろ", 日経マイクロデバイス, 1999年2月号, pp. 60-63
- 5) L. Hazlett, W. Christie, T. Cooper, G. Flynn, F. Toewe and Z. Vega-Marchena: "独自の一括コンタクト技術を開発1999年内の完成を目指す", 日経マイクロデバイス, 1999年2月号, pp. 64-67
- 6) 朝倉博史: "A1電極に一括して接触させるウェーハ・バーンインが実用化", 日経マイクロデバイス, 2000年1月号, pp. 148-153
- 7) 金丸昌敏, 河野竜治, 遠藤喜重, 細金 敦: "LSI検査用マイクロプローブの開発", 電気学会, 論文誌, 122-E, No. 9, pp. 440-446, 2002
- 8) 駒井謙治郎, 箕島弘二, 俵 秀男, 井上茂道, 砂子勝好: "微小材料機械的特性評価装置の試作とシリコン単結晶微小素子の破壊特性評価", 日本機械学会論文集, 60-569, A, pp. 52-58, 1994