キャパシタ内蔵プリント配線板材料／ポリイミドシートキャパシタ

宝蔵寺 智昭*, David McGREGOR**, G. Sidney COX**, Thomas D. LANTZER**

Embedded Capacitor Material for PWB/Polyimide Sheet Capacitor

Tomoaki HOUZOUJI*, David McGREGOR**, G. Sidney COX** and Thomas D. LANTZER**

*デュポン株式会社フレキシブル材料部 (〒100-6111 東京都千代田区永田町2-11-1 山王パークタワー)

**DuPont Electronic Technologies (14 T.W. Alexander Drive, Research Triangle Park, NC 27709-3999, USA)

*Flexible Circuit Materials, Electronic Technologies, DuPont K.K (Sanno Park Tower, 2-11-1 Nagata-cho, Chiyoda-ku, Tokyo 100-6111)

**DuPont Electronic Technologies (14 T.W. Alexander Drive, Research Triangle Park, NC 27709-3999, USA)

1. はじめに

エレクトロニクス実装は、さらなる高速化、高機能化、小型化の要求のもと進化し続けている。その要素技術の1つに受動部品をプリント配線板に内蔵する技術がある。本論文では、キャパシタ内蔵プリント配線板用材料としての銅張ポリイミド材の特性を紹介する。

ポリイミドはわれわれが開発したエンジニアリングプラスチックで、耐熱性、機械強度、耐化学薬品性、低熱膨張係数(CTE)に優れ、さまざまなエレクトロニクス分野で使用されてきた。ポリイミドによるキャパシタ内蔵プリント配線板用材料はその背景を持ってデュポンにて開発された。

プリント配線板内層にコンデンサを形成すること、あるいは低インピーダンス化を目的とした内層一面シートキャパシタを形成することは、1980年代中ごろから出版物に提案されだしていた。シートキャパシタ材料としてFR-4材が候補にあげられ、数年前より実使用に到っていると聞く。一方、さらに高キャパシタ化要求が高くなり、ポリイミドシートや補強材を含まないエポキシシートによる薄膜化と強誘電体化の開発が進められ、これらも近年実使用に至っていると聞く。本論文は、薄膜化と強誘電体を充てんすることにより高キャパシタ容量化したポリイミドシートに焦点を絞り、その特性を紹介する。

2. ポリイミドシートキャパシタ評価サンプル

(1) ポリイミドシートキャパシタ

50, 25および18 μm の厚みのポリイミドを圧延銅箔にラミネートした両面銅張積層ポリイミドシートを評価した。それらの誘電率は約3.5であった。

(2) 高誘電体充てんポリイミドシートキャパシタ

高誘電体を充てんさせたシートの誘電率は約11であった。その25および14 μm の厚みのポリイミドを圧延銅箔にラミネートした両面銅張積層ポリイミドシートを評価した。

3. ポリイミドシートキャパシタの電気的特性評価

ポリイミドシートキャパシタの多層プリント配線板内での電気回路接続は、一般的なスルーホールめっきによって形成した。その断面図(Fig. 1)は、ポリイミド層のスルーホールの状態が他の層と同様であり問題のないことを示している。また、積層後もこのポリイミドシートの厚み変化はほとんどなく、キャパシタ形成において高精度な設計が可能であることが確認された。

Fig. 2にポリイミドシートキャパシタの厚みとインピーダンスの関係を示す。そこでは、薄膜化による高キャパシタ化により低インピーダンス化が実現されることが示されている¹⁾。また、同図の右図(b)に共鳴周波数以上の周波数レンジを拡大したものを示す。これらの周波数領域においては、ポリイミドシートキャパシタがインダクタとして作用し一部安定しない様子が示されている。

ポリイミドシートキャパシタの活用によって、多くの表面実装コンデンサ部品を置き換えることが期待された。実在するビデオ用プリント配線板をモデルに電気シミュレーションを行った。そこでは、25 μm 厚のポリイミドシートキャパシタを使用し、その多層プリント配線板の片面L2-3層とその対称面L2-3層にポリイミドシートキャパシタをそ

Fig. 1 Cross section of through hole drilling and plating of 14 μm filled Polyimide-based laminate

Fig. 2 (a) Power plane self impedance characterization of Polyimide-based thin core laminates, (b) Enlargement of figure (a) around from 1.0×10^8 to 8.0×10^8 Hz

Fig. 3 Comparison of signals between normal board (a) and Board containing 25 μm Polyimide core with 400 SMT capacitors removed (b)

れぞれ1層ずつ、両面にて2層内蔵することを仮定した。Fig. 3(a)は、表面実装コンデンサを用いた従来プリント配線板の伝送信号である。Fig. 3(b)は、400個の表面実装コンデンサをシートキャパシタによって代替したプリント配線板の伝送信号のシミュレーション結果を示している。Fig. 3(b)の波形はFig. 3(a)と同等であり、400個の表面実装コンデンサをシートキャパシタで代替したキャパシタ内蔵プリント配線板が十分に機能することが示された。

ポリイミドシートキャパシタのキャパシタ容量は周波数に対して安定していた²⁾。Fig. 4は、0.1~100MHzまでのキャパシタ容量の変化率を示している。数十MHzからの急激な落ち込みは、材料そのものの特性でなく測定セットアップ時の不具合を反映している。その領域を除くと、エポキシシートキャパシタのキャパシタ容量の周波数に対する変化率が約10%であるのに対し、ポリイミドシートキャパシタの変化率は1%未満であることが確認された。

一般的に高いキャパシタ容量を得るためには、高誘電体を充てんさせることによる高誘電率化が有効であると考えられる。しかし、L. Shaperらは、シミュレーション分析によりキャパシタがある時間にチャージできる電荷量は誘電率に依存しないことを発表している³⁾。ここで高誘電体を充てんしたポリイミドシートキャパシタの機能をシ

Fig. 4 Effect of frequency on capacitance of filled and unfilled Polyimide laminates

ミュレーション解析した。誘電率4.2と10の25 μm 厚のシートキャパシタ材料に対してシミュレーションを行った。一般的な使用状態を想定するために、プリント配線板構造としてL2-3層にシートキャパシタを内蔵し、電源とグラウンドが3.3Vで対になっている状態を仮定した。320×190mmのキャパシタを形成することにより、誘電率4.2の材料から90nFが得られ、誘電率10の材料から215nFが得られる。Table 1はシミュレーションの対象としたプリント配線板のコンデンサ設計仮定条件を示している。ここでは、さ

Table. 1 List of capacitors left on board for simulation

	Decap Model	1 u	0.1 u	0.01 u	2700 p	1000 p	100 p	Total
(a)	Decap Number	1	279	20	4	107	6	417
Original placement	Total Value of Capacitance	1 u	27.9 u	0.2 u	10.8 n	107 n	600 p	29.22 u
(b)	Decap Number	1	188	20	0	0	0	209
Some decaps	Total Value of Capacitance	1 u	18.8 u	0.2 u	0	0	0	20.00 u

(a); Original board design for simulation

(b); Board embedded (polyimide sheet capacitor) of Dk=10 and replaced some capacitors for simulation (Case 3)

Fig. 5 Simulation results comparing materials with different dielectric constants

らに以下の3つの条件を仮定した。

- ケース① 既存のコンデンサが表面実装されている + 誘電率4.2のシートキャパシタが内蔵されたプリント配線板
- ケース② 既存のコンデンサが表面実装されている + 誘電率10のシートキャパシタが内蔵されたプリント配線板
- ケース③ 電率10のシートキャパシタを内蔵することによって0.1 μ Fのキャパシタの一部と3000 pF以下のキャパシタを代替 + それ以外のキャパシタは表面実装されている

Fig. 5に、それらのインピーダンスの周波数特性のシミュレーション結果を示す。図中の番号は上記の条件に対応する。それぞれの入力インピーダンスは約400 MHzまでは同様な傾向であったが、誘電率の高い（誘電率10）シートキャパシタを用いた方が低インピーダンスが得られることがわかった。また、ケース③のように、キャパシタを誘電率10のシートキャパシタで代替してもそのインピーダンス特性は維持されることが確認された。このシミュレーション結果は、高い誘電体の充てんによる高誘電率ポリイミドシートキャパシタがキャパシタとして有効であることを明らかにした。さらに、このようなシミュレーションの使用が事前の設計に有用であることがわかった。

4. ポリイミドシートキャパシタの信頼性試験結果

ポリイミドシートキャパシタの信頼性を評価した。Fig. 6

Fig. 6 Peel Strength of 14 μ m filled Polyimide laminate after 96 hours in HAST

Fig. 7 Peel strength of 14 μ m filled Polyimide after exposure to 85°C/85%RH/1000 hrs

は、14 μ m厚のポリイミドシートキャパシタのHAST/96時間テスト後の銅箔とのはく離強度を示している。HAST/96時間後もそのはく離強度は1.8 kN/m以上を保っており、十分な耐久性が確認された。同様のサンプルに対し85°C/85%の耐久試験を行った結果をFig. 7に示す。85°C/85%/1000時間後もそのはく離強度は1.6 kN/m以上を保っており、ここでも十分な耐久性が確認された。また、14 μ m厚のポリイミドシートキャパシタに対し、-65~125°Cまでの温度変化中の誘電率の変化率を測定した(Fig. 8)。その誘電率の変化率は $\pm 3\%$ 以内であり、キャパシタ容量は温度に対しても安定であることが確認された。同様に、HAST耐久試験

Fig. 8 Temperature coefficient of capacitance for 25 μm unfilled Polyimide

Fig. 9 Effect of HAST condition on capacitance of filled and unfilled Polyimide laminates

Fig. 10 DC100 V bias test on 25 μm unfilled Polyimide laminate under 85°C/85% condition

Fig. 11 Moisture (85°C/85%/1000 hrs) effect on dielectric constant of 25 μm unfilled Polyimide laminate with DC100 V

中のその誘電率の経時変化を測定した (Fig. 9)。その96時間後まで誘電率の変化率は5%以内を保ち、十分な環境耐久性が確認された。

薄いポリイミドシートキャパシタの内蔵にあたり、バイアス電圧時のフィラメント発生が懸念された。そこで、25 μm 厚のポリイミドシートキャパシタに対し、DC100V印加下での85°C/85% 耐久性を評価した。Fig. 10にその絶縁維持性の評価結果を示す。1000時間後も十分な絶縁性が維持されていることが確認された。さらに、その耐久試験後のサンプルの誘電率の周波数依存性を測定した (Fig. 11)。DC100 V 印加下での85°C/85% 耐久試験後のサンプルの誘電率は周波数に対して安定しており、耐久試験前のサンプルと比較しても誘電率の減少は5%以下であった。これらの試験結果より、バイアス電圧時のフィラメント発生の懸念が取り除かれた。

5. まとめ

薄膜化および高誘電率化したポリイミドシートキャパシタをプリント配線版へ内蔵したキャパシタが、高周波領域

での低インピーダンス化に有効に働くことがシミュレーションによって示された。それらが既存の表面実装のキャパシタを有効に代替できることが示された。また、HAST、85°C/85%などの環境試験に対してもその電気特性や機械特性が維持されることが確認された。また電気特性は周波数や温度に影響されることなく安定していた。

以上より、薄膜化および高誘電率化したポリイミドシートキャパシタを内蔵したプリント配線板が、高い信頼性を維持しつつ表面実装のキャパシタを有効に代替できることを明らかとした。

謝 辞

著者らは、Sigrity社の本シミュレーション結果の提供に対しここに感謝の意を示したいと思います。

(2004.5.5-受理)

文 献

- 1) V. St. Cyr, I. Novak: "Thin PCB Laminates for Power Distribution: How Thin is Thin Enough?", Half Day TecForum at De-

signCon 2002, High Performance System Design Conference, Jan. 28-Feb. 1, 2002, Santa Clara, CA.

- 2) F. Alberto and I. Novak: "Thin and Very Thin Laminates for Power Distribution Applications: What is New in 2004?", Half Day TecForum at DesignCon 2004, February 2, 2004, Santa Clara, CA
- 3) L. Shaper, R. Ulrich, D. Mannath, J. Morgan, K. Maner: "Decoupling with Anodized Ta", IPC Printed Circuits Expo® SMEA Council APEX® Designers Summit 04, February 23-27, 2004, Anaheim, CA

宝蔵寺 智昭 (ほうぞうじ ともあき)
昭和46年生まれ。平成8年、東京工業大学大学院総合理工学研究科電子化学専攻修士課程修了。現在、デュボン株式会社フレキシブル材料部においてEmbedded Passives材料のマーケティング開発に従事。

David R. McGREGOR
機械工学専攻にてノースカロライナ州立大学を卒業。1971年よりデュボン品質保証部、プロセス開発部にて、テープ材、エッチングレジスト材、ポリイミド材の研究開発に従事。現在、デュボンのポリイミドシートキャパシタ材開発にチームリーダーとして携わる。