デジタル光伝送システムにおけるEO変換技術とOE変換技術

田中 清嗣*

EO Converter and OE Converter for Optical Data-Link Systems

Kiyoshi TANAKA*

*ソニー株式会社コアコンポーネント事業グループフォトリックデバイス&モジュール事業本部 (〒243-0014 神奈川県厚木市旭町4-14-1)

*Sony Corporation Core Component Business Unit Photonic Device & Module Business Group (4-14-1 Asahi-cho, Atsugi-shi, Kanagawa 243-0014)

1. はじめに

近年のネットワークにおけるデータの大容量化を支えるために、幹線・メトロ網からアクセス網はもちろん、オフィスや家庭に至るまで光伝送化が大きく進展を見せようとしている。最近では地上波デジタル放送の開始や携帯機器の発展によって、大容量データを身近な民生機器で扱う場面も多く、光伝送の普及が実現するのは遠い将来でないことと思われる。電気伝送方式においてトータルの伝送容量を向上させるには並列チャンネル数を増加させるか、多値化などによってチャンネル当たりの伝送容量を増加させる手法が考えられる。しかし並列チャンネル数の増加は、LSIパッケージのピン数が増加すると同時にデータの到着時間にバラツキが生じる、いわゆるスキュー問題を顕在化させる。このような問題に対処すべくスキュー調整回路、あるいは多値化用の符号回路の追加、長距離伝送のために周波数の高域成分を予め強調するプリエンファシス技術、受信時に周波数成分を調整するイコライズ技術など、さまざまな技術改良の導入が試みられている。しかしこれらの手法はLSI回路規模を著しく増大させ、消費電力増大を招く。加えて特殊な基板材料が必要となったり、層数が増大しスルーホールなどの設計の最適化が必要になるなど、基板設計の負荷を著しく増加させる。このような観点から、電気伝送方式はチャンネル当たり10Gbps程度に大きな導入障壁が存在するという見方がある。このため高性能サーバや超大容量ルータなどでは早くから装置間、ボード間に相当するデータ伝送のボトルネックが注目視されてきた。今後装置内のデータ量はさらに増大の一途をたどることは明らかであり、チャンネル当たり40Gbpsあるいは100Gbpsを伝送する時代は遠くないと考えられる。したがって近い将来に予想されるボトルネック問題に対応するため、電気伝送に代わる新たな伝送方式の開発が急務である。このような電気伝送の問題を解決する最有力候補が光伝送であることは言うまでもない。光ファイバ通信という形ですでに

20年以上にわたって実用化されてきた光伝送技術が改めて高性能サーバや超大容量ルータ、また加えて最近では家庭内の民生機器やモバイル機器にまで適用が試みられていることは光技術に携わるものとして喜ばしい限りである。光伝送を実現するための主な開発要素は半導体レーザ、受光用フォトダイオード、光導波路および送受信回路の各デバイスや材料開発、その他に高密度実装設計、熱設計、電気-光ハイブリット設計手法などが挙げられる。本稿では半導体レーザのE/O変換技術、受光用フォトダイオードのO/E変換技術にスポットを当て「デジタル光伝送技術」の一面を解説する。

2. 光伝送（光強度変調／直接検波方式）の技術的なポイント

光は非常に周波数の高い電磁波であり、ミリ波やマイクロ波と同様に半導体レーザの発振光を搬送波としその振幅や周波数、位相などを情報の伝達に用いることができる。しかし現状の半導体レーザでは十分な周波数安定性度が得られていないため、商用の光伝送システムにおいてはレーザの光強度を電流変調して送信し、受信側で受信器にて光-電気変換して復調する光強度変調／直接検波方式が適用されている。本章では半導体レーザを光強度変調する場合、および受信器において光-電気変換して復調する場合に対し、各々の支配的な物理現象について解説する。

2.1 半導体レーザの光強度変調¹⁾

デジタル伝送では半導体レーザを高速で動作させるために図1のようにバイアス電流に信号電流を重畳して変調する方法が通常取られる。このとき、バイアス電流がしきい値以下に設定されているとレーザ発信が始まるまでに遅延が生じる。この遅延を「発振遅延」と呼ぶ。発振遅延時間はバイアス電流が低いほど大きくなり、結果的に光信号のパルス占有率⁺を狭くする。したがってアイダイアグラム⁺でいえば、バイアス電流が低いほど（すなわちIB/Ithの値が小さいほど）発振遅延によって立上がりとしり下りの交差

図1. 半導体レーザの光強度変調

点が下がる。これは高速変調の制限要素の1つになる。実際の高速システムでは受信側システムは送信波形に合わせた波形整形を行うので、パルス占有率を必ずしも50%に設定する必要はない。しかしビットレートが数Gbpsの伝送の場合には符号間干渉による受信感度劣化を避けるため、バイアス電流はしきい値近傍に設定してパルス占有率を50%に近づけることが望ましい。符号間干渉とは前の信号の位置にパルスがあるかないかで、次の信号位置において半導体レーザ中のバイアス状態が変わることが原因で生じる現象である。すなわち前の信号があれば半導体レーザに実効的にバイアス電流が余分にかかっていることになり、逆に前の位置に信号がなければ余分なバイアス成分はない。このため前者では発信遅れ時間が短くなり、後者では発信遅れ時間が長くなる。結果アイダイアグラムの立ち上がり時に何本かの線が重なり、アイが潰れた状態になる。発振遅延をゼロにして良質な伝送波形を実現するためには $I_B > I_{th}$ とすればよい。しかしこの場合には信号電流がゼロになった状態においても光が出力されるので、送信光の消光比は小さくなり、受信感度が劣化する。すなわち高速変調と消光比との間にはトレードオフの関係がある。両者に対する要求を同時に満たすために、バイアス電流の設定と電流の高精度制御が必要になる。(バイアス電流と消光比の関係は次章(図5)を参照。)

また通常半導体レーザには高い周波数領域で共振特性を示す特徴がある。これはキャリアと光の相互作用によって生じるもので「緩和振動」と呼ばれるレーザ固有の現象である。この性質のためパルス変調すると、光出力には図2に示すような減衰緩和振動が現れる。図は伝送速度1.25 Gbpsの波形例である。緩和振動の周波数はバイアス電流が高いほど (I_B/I_{th} の値が1より大きいほど) 高くなる。

a) アイダイアグラム

b) 変調波形

図2. 減衰緩和振動の例 (伝送速度は1.25 Gbps)

この緩和振動が問題となるのは一般にGbpsクラスの高速デジタル伝送の場合である。通常のレーザの共振周波数は1~3GHz程度であり、例えば100Mbps以下の低速の伝送に対しては変調速度よりはるかに高い。このため受信側の波形整形機能により緩和振動成分を十分補正でき、性能に対する影響はほとんど無視できる。しかしGbpsクラスの高速伝送になると、変調速度は共振周波数に接近するため、波形整形による緩和振動成分の抑圧が難しくなる。結果としてGbpsクラスの伝送では、緩和振動成分による信号干渉によって、受信感度が劣化する場合がある。緩和振動の影響を受けると、図2に示すように光信号出力に大きな谷の部分を生じる。したがってある帯域幅の受光素子および増幅器で検出する際、平均光出力は小さくなり、受信感度が劣化する。高速伝送では伝送速度と共振周波数の比をよく吟味する必要がある。

2.2 光レシーバの最小受光感度²⁾

デジタル伝送ではレシーバ側で受光器にて光強度変調を光-電気変換して復調する。本節ではレシーバのノイズと最小受信光出力について述べる。デジタル伝送では受光器と初段アンプ(Trans Impedance Amplifier: TIA)の入力換算ノイズによってレシーバ全体の感度が決定される。良好な感度と最大限のリンクロスバジェットを確保するためには、この初段ノイズを可能な限り低く抑えこまねばならない。

PINフォトダイオード(PD)のように暗電流の少ない素子を用い背景光を受けないように受光部を工夫すれば、残る

図3. 符号誤り発生の概念

雑音源は信号光電流によるショット雑音⁺と増幅器の熱雑音⁺になる。この場合に S/N 比は

$$\frac{S}{N} = \frac{I_p^2}{2qI_p B + 4kTF_L B / R_L} \quad (1)$$

で表される。通常ショット雑音は熱雑音に比較して小さいからこれを無視すると

$$P_p = \frac{h\nu}{\eta q} \left[\frac{4kTF_L B}{R_L} \cdot \left(\frac{S}{N} \right) \right]^{1/2} \quad (2)$$

と求められる。ここで、 I_p ：信号レベル（ピーク値）、 F_L ：増幅器の雑音指数、 B ：帯域幅、 T ：温度、 k ：ボルツマン係数、 q ：電荷、 R_L ：負荷抵抗、 η ：量子効率、 P ：受信光出力である。

この式は所望の S/N 比を確保するに必要な最低光出力、「最小受光感度」を表している。この式から明らかなように最小受光感度を小さくするには受光器の量子効率を上げること、使用する周波数特性が許す範囲内で負荷抵抗 R_L を上げ、増幅器の帯域幅を狭くすること、および雑音指数の小さなアンプを用いることが重要である。

また信号が弱く雑音が大きい場合には図3からわかるように S/N 比が小さくなると同時に信号の識別に誤りが生じる。信号を識別し損なう割合は「符号誤り率(Bit Error Rate: BER)」といわれ、雑音波形の振幅が正規分布に従うとすると、デジタル伝送における誤り率 ε は

$$\varepsilon = \frac{1}{2} \operatorname{Erfc} \left[\left(\frac{S}{N} \right) / \sqrt{2} \right] \quad (3)$$

$$\operatorname{Erfc}(x) = 1 - \frac{2}{\pi} \int_0^x \exp(-t^2) dt \quad (4)$$

で与えられる。

良質な通信では $\varepsilon < 10^{-9}$ が求められる。符号誤り率 ε は S/N 比が大きいくほど小さくなる。周波数が高いほど雑音電力は大きくなるから、 S/N 比は小さくなり符号誤り率は大きくなる。通信システムに必要な符号誤り率が決められると必要な S/N 比が決まるから、受信雑音電力がわかれば必要な受信電力が決まる。したがって受光器の受光効率から最小受信光出力は定まることになる。またここで発光素子の光出力と光ファイバの伝播損失を考えれば、必要な中間間隔（リンクロスバジェット）を算出することができる。当然ながら符号誤り率は発光素子の強度変調波形によっても大きく影響を受ける。前述のバイアス電流が適切でなかったり、変調波形に緩和振動成分が強く現れる場合には符号誤り率は大きくなる。これ以外にも反射光による雑音や発光素子の周辺部品の経時変化など、符号誤り率を大きくする要因はいくつか考えられる。したがって実際のデジタル伝送では、発光素子の劣化や光ファイバの接続部の劣化を考慮して数 dB の損失マージンが取られるのが通常である。

3. 光トランスミッタの構成¹⁾

図4に光ファイバ伝送システム用の標準的な光トランスミッタのユニット構成を示す。光トランスミッタはC-MOSシステムより供給される電氣的なビットシーケンスを光データストリームに変換する機能をもつ。その構成はクロックシンセサイザを備えたシリアルライザ、レーザドライバ(LDD)および半導体レーザである。本章ではLDDおよび

半導体レーザの電氣的な接続構成を示す。

半導体レーザのデジタル変調方式には図5で示すように、変調電流のみで変調する無バイアス変調方式とバイアス電流に信号電流を重畳して変調するバイアス変調方式の2通りがある。前者は光出力信号の振幅が信号電流によって一元的に決まるので、しきい電流の温度特性の他に光出力-電流変換係数の温度特性、経時変化も補償できる特長をもつ。また消光比も大きく取れ、変調回路も容易に構成できる利点をもつ。しかしこの方式は半導体レーザの発振遅延や緩和振動によって大きな波形劣化を生じる。したがってこれらの影響を無視できる10Mbps以下の低ビットレート

図4. 光トランスミッタのユニット構成

の伝送に適している。後者はバイアス電流をしきい値近傍に設定することにより、半導体レーザの発振遅延や緩和振動を抑えられるので高速伝送に適している。しかし信号電流のオフ時でも発光しており消光比は前者ほど大きく取れない。またバイアス電流のみを制御する方式では、光出力の振幅を一定に保持するのに信号電流にも光出力-電流変換係数の温度変化に合わせた温度特性をもたせる必要がある。この場合の信号電流は開ループ制御となるため、半導体レーザの光出力-電流変換係数の経時変化や製造偏差の補償が難しいという欠点を有する。これらの欠点を克服するためにバイアス電流と信号電流を同時に制御する方式も考えられる。ただしこの方法は帰還ループが2重となり、動作が不安定となりやすいため実用例は少ない。一般には図6に示すような、半導体レーザを差動形電流切替回路を用いて駆動する方式が採用される。差動形回路の構成であると、半導体レーザのON/OFFに伴って差動回路にはほぼ同じ電流が流れ続ける。このため電流変動によるノイズの

(a) 無バイアス変調方式

(b) バイアス変調方式

図5. 半導体レーザの光強度変調方式と消光比

(a) 差動 無バイアス方式

(b) 差動 バイアス方式

図6. 半導体レーザの変調回路例

図7. 光レシーバのユニット構成と波形再生イメージ

発生、接地電位の変動などの特性への影響を最小限に抑えることができる。差動回路としてはSiのバイポーラトランジスタ対で構成するものが一般的であり、大電流を高速でスイッチングすることができる。IC化も容易であり、1 Gbps程度までの高速伝送用の変調回路として最も多く用いられている。

半導体レーザはしきい値以上に電流を印加して初めて発振する。また図5に示すように、しきい値電流は温度によって大きく変化する。このため半導体レーザの駆動方法は発光ダイオードの場合に比べ複雑になり、信号電流やバイアス電流を供給する変調回路のほかにしきい電流の温度特性を補償する自動パワー制御ループ(Auto Power Control: APC)が必要な場合もある。半導体レーザの安定な光出力特性を得るためのAPC方式としては光出力信号の平均電力あるいは尖頭値電力の変動に応じてバイアス電流あるいは信号電流を制御する方式が一般に採用されている。いずれも半導体レーザの光出力の一部を取り出し、この大きさと基準信号とを比較して光出力が一定となるようにバイアス電流あるいは信号電流を負帰還制御する方法である。

4. 光レシーバの構成³⁾

光レシーバは光ファイバから光信号を検出しこれらを電気信号に変換する。この電気信号はその後でデータ波形とクロック波形の復帰が可能になるように増幅される必要がある。図7に光レシーバユニットの一例を示す。図7はレシーバの出力インターフェースを通して、復帰クロックとともにシリアルまたはパラレルビットストリームが再生成されるフローを示している。フローに従って信号の流れを追うと、

- 1) 受光器に入射された光信号は受光器内部にて電流に変換されて初段アンプ(TIA)に入る。
- 2) TIAでは電流信号を電圧信号に変換しさらに必要分を増幅しリミティングアンプ(LIA)に送る。
- 3) LIAでは波形整形および識別再生が行われる。

4) 後段のリカバリー回路(CDR)により、復帰クロックとともにシリアルまたはパラレルビットストリームが再生成される。

以上の4プロセスとなる。図7には各プロセスの再生信号イメージも図示してある。

まず受光器であるが、商用のデジタル伝送において使用される受光器にはPINフォトダイオード(PD)とアバランシェフォトダイオード(APD)の2種類がある。2種類を比較するとPDはある一定の光パワーに対する電子の発生量がAPDより少ないという欠点がある。一方APDではアバランシェ増幅の過程で光電流の増幅が行われるので過剰の雑音も発生するが、APDを使用した方が感度の高いレシーバを構成することが可能である。一般にPDとAPDは受光器として次のように使い分けられる。例えば伝送速度が遅い場合には、CRアンプの負荷抵抗を十分高くすることによってS/N比を改善できるからPDを用いることが多い。しかし伝送速度が速い場合には、CR時定数を小さくする必要があるので負荷抵抗をあまり大きくすることはできない。このためショット雑音の許す限り信号を増幅する必要がある。APDが用いられる。同様の理由でS/N比が小さくなりがちなトランスミッタから遠く離れた位置での受信には一般にAPDが用いられる。しかしAPDの使用には高い逆電圧の供給が必要となる。またデバイス構造が複雑なため、レシーバのコストはPDに比較して高くなる欠点がある。

次に受光器から引き出された電流をTIAに送りこの電流を電圧に変換する。TIAには大きなダイナミックレンジと高い入力感度の双方を備えていることが要求される。トランスミッタの経年変化または長い伝送距離によって弱められた光信号の受信に必要な高い入力感度を備えるためには、TIAのノイズは最小限に抑えなければならない。その一方でTIAは強度の高い光信号に存在する歪みによるビットエラーの発生を回避するために、過負荷に対する高い許容性能、すなわち大きなダイナミックレンジも同時に要求される。さらにTIAの達成可能な最大利得は動作周波数に依存

して変化する。増幅器の入力抵抗 R_L を高くすると伝送速度が遅い場合にはS/N比を改善できるが、伝送速度が遅い場合にはCR時定数を小さくする必要があるため R_L をあまり大きくすることはできない。したがって高速通信ではTIAの安定動作と要求帯域幅を保証するためにTIAの利得の最適化が狭い範囲内だけに限定されることとなる。このような制限によりローパワーの光信号の場合、TIAより出力される電圧が回路後段での処理動作として不十分なものになってしまうケースがある。これを避けるため、高速通信においては微小なTIA電圧を増幅するために後段にポストアンプが配置される。ここで使用されるポストアンプはほとんどの場合LIAである。LIAはその名が示すとおりある一定の出力電圧スイングを供給し、そのスイング値は入力信号の影響を全く受けない。LIAの内部では予め基準電圧が与えられており、この電圧とTIAの出力電圧とを比較して整形された波形がデジタル信号として出力される。LIAは等価増幅あるいは波形整形(Reshaping)および識別再生(Regenerating)の機能を有するため、2Rアンプとも呼ばれる。

レーザユニットでLIAの後段に配置される重要な部品がクロックおよびデータリカバリ回路(CDR)である。送受信で信号経路が1つのみであるため、受信チャンネルがは入力データ列からクロックのタイミングを抽出しなければならない。CDRは入力信号のタイミングおよび振幅レベルの決定動作を実行し、この信号がタイミングおよび振幅の再生成されたデータストリームになる。また次段のオリジナルのパラレルビットストリームが再生されるためのデシリアライザは、CDR出力のクロックで制御される。

5. トランスマッタ、レーザの実装上の注意点

所望の光トランスマッタ特性、レーザ特性を確保するためには各デバイスの性能は元より、回路パターンや実装レイアウトなどにも十分注意を払う必要がある。特に以下に示す2点が、伝送特性を大きく左右するポイントとなる。1点目はインピーダンス整合である。Gbpsクラスの変調の場合、伝送距離が数ミリに達する際にはインピーダンス整合を考慮しなければならない。半導体レーザをレーザドライバ実装基板上に搭載する一般的なトランシーバモジュールを例にとると、レーザとレーザドライバ間をインピーダンス整合させる必要がある。しかし実際には、理想的なインピーダンス整合は難しい場合が多い。通常半導体レーザはパッケージ内で金属ステムにワイヤリングされている。これを直接基板上に搭載するにしても、フレキなどを間に挟んで接続するにしても、伝送路としての不連続点の介入は避けられない。またレーザとレーザドライバ間には、コンデンサや抵抗などのチップ部品を配置する必要がある。これにより伝送路の不連続点の数はさらに増えてしまう。またこれに加えて図6に示すような半導体レーザを差動形

電流切替回路を用いて駆動する場合、差動出力間の負荷バランスを取ることも必要となる。すなわち出力端子側は不連続点を考慮し、チップ部品およびレーザ素子のインピーダンス整合の必要がある。また同時に、相補出力側も同インピーダンスでプルアップする必要がある。インピーダンス整合や出力間のインピーダンスの平衡化が崩れると、反射やリングングを生じ光変調波形を劣化させる。設計の際にはインピーダンスのシミュレーション設計を行うが、実際には不連続点などにより計算は複雑である。シミュレーションと並行して、実装による特性検証が必要となる場合が多い。

もう1点は受光器と初段アンプ間の構成である。レーザの受光器から初段アンプ(TIA)間には非常に微弱な信号が流れる。規定の最小受光感度を確保しリンクロスバジェットを確保するためには、極力この部分でのノイズの介入を少なくしなければならない。S/N比を劣化させる要因としてはワイヤ間の不要輻射、電源の揺らぎなどの影響があり、できる限りこれらを排除する必要がある。一般的なトランシーバモジュールでは受光器とTIAは1パッケージ内でワイヤリングされる例が多い。パッケージ内でチップ部品によりフィルターなどが組まれるが、この組み方や配置、あるいはワイヤリングの長さや方向で受光特性が大きく変化する場合がある。この部分においてもインピーダンス整合と同じく、モジュール設計の際には実装による特性検証が必要である。

6. 最近の技術動向とまとめ

2000年以降伝送速度が数Gbpsの通信に用いられるICが続々と登場してきた。RF-ICを除いた後段のデジタルICのほとんどがC-MOS技術で製造されており、OC-48⁺やギガビットイーサネットといった用途に用いられている。またもっと高速のOC-192⁺や10ギガビットイーサネットに対応するICも次々と製品化されている。これらのIC(特に高速性を要求される前段のRF-IC、すなわちLDD、TIA、LIA)にはシリコンゲルマニウム技術や化合物半導体技術を適用したものが主流である。特に化合物半導体技術を適用したICでは40Gbps以上の動作検証もさかんに行われている。MOSトランジスタでは到底ないような高速領域でも、化合物半導体トランジスタはその高い電子移動度により動作が可能となる。しかしその一方で高集積化と低コスト化といった点ではC-MOS技術の足元に及ばないのが実状である。現在RF-ICにおいてもGbpsクラスを中心に徐々にC-MOS技術の適用が進んでいる。

また各メーカーで製品化されたRF-ICや後段のデジタルICを比較すると、基本回路構成は類似しているケースが多い。しかしながらメーカーごとにICの用途に合わせた機能統合、差異化、性能の設定が行われている。例えばトランシーバやレーザを複数個集積することを想定したアレイ

用途のもの、CDRやシリアライザ／デシリアライザを集積したもの、8b/10bの符号化器や複合化器⁺を集積したもの、送信系に擬似ランダムビット列(PRBS)の発振器を備え、受信系に検証回路をもっているもの、マルチビットレートに対応したものなど、メーカ各社でICラインナップに工夫が凝らしてある。

さて前述のC-MOS技術に関しては2005年2月のISSCC (International Solid-State Circuits Conference)において、Agilent Technology社とIBM社等はチャンネル当たり20Gbpsで48チャンネルの平行伝送に成功したと発表を行った。高速ドライバ、レシーバを0.13 μm C-MOS技術で実現し、1チャンネルの1Gbps当たりの消費電力が10mWと画期的なものである^{4),5)}。光伝送が電気伝送に代わる場合、第一にコストの問題が取りざたされるが、消費電力の問題も見逃すことはできない。光伝送の場合、本稿で解説したようなO/EもしくはE/O変換を伴うため、概して通常電気伝送に比べて部品点数が増し、また光電変換部分の消費電力は不利となる。しかし本稿の冒頭述べたように10Gbps程度の伝送となると電気伝送も簡単ではなくなり、周辺ICや実装技術に工夫が必要となってくる。両方式のコストおよび消費電力のクロスポイントがまさに10Gbps程度に当たるという試算⁶⁾もある。したがって今後C-MOS技術がRF-ICにおいても10Gbps以上の速度をカバーできるのであれば、両者の関係は逆転する可能性がある。この他、海外では米国のDARPA (Defense Advanced Research Projects Agency)⁷⁾にてC2OI⁺やCS-WDM⁺の検討が進められている一方、欧州のIMEC (Interuniversity Microelectronics Center)や韓国においても光伝送の研究がさかんに行われている。わが国においても一層活発な研究活動が推進され、光伝送の普及において世界のイニシアティブを握る立場となることを切望する。

(2006.8.7-受理)

文 献

- 1) 伊藤良一，中村道治：“半導体レーザ”，培風館，1989 他

- 2) 米津宏雄：“光通信素子光学”，工学図書，1984 他
 3) <http://japan.maxim-ic.com/> 他
 4) D. Kucharski et al.: “A 20 Gb/s VCSEL Driver with Pre-Emphasis and Regulated Output Impedance in 0.13 μm CMOS”, SESSION 12-2 ISSCC Feb. 2005
 5) C. Kromer et al.: “A 100 mW 4×10 Gb/s Transceiver in 80 nm CMOS for High-Density Optical Interconnects”, SESSION 18-4 ISSCC Feb. 2005
 6) 光回路実装技術ロードマップ (2003年度版)，エレクトロニクス実装学会光回路実装技術委員会 pp. 5-26
 7) DARPAの光関連技術のプログラム <http://www.darpa.mil/mto/radprograms.html>

+用語解説

パルス占有率：パルスの1と0の時間割合。両者の時間が等しいとき占有率は50%となる。

アイダイアグラム：伝送路の振幅ひずみ，遅延ひずみがあると受信波形にひずみが生じる。受信信号の識別余裕の状態を見るために書かれる図。目のような絵が得られることからこう呼ぶ。アイの開きが大きいほど，識別余裕が大きい。

ショット雑音：電子とホールという荷電粒子の動きが，各々ランダムであるために生じる雑音。

熱雑音：荷電粒子のランダムな熱運動により生じる雑音。

OC-48：SONETの速度体系の1つ。伝送速度は2.4 Gビット/秒。

OC-192：2.4 Gビット/秒のOC-48の上位に当たる。伝送速度は10 Gビット/秒。

複合化器：符号化 (エンコード) されたデジタル信号を戻す (デコードする) 機能。

C2OI：DARPAの光関連プロジェクトの1つ。チップ間の光接続技術。プロセッサ間的高速接続を目標とする。

CS-WDM：DARPAの光関連プロジェクトの1つ。波長多重を利用した次世代ダイナミック，リコンフィグラブル網，およびそのコンポーネントの研究を行う。