EDLC を用いた単相 UPS の離散時間モデル追従制御

梅村敦史* 羽根吉寿正* 斎藤之男*

Discrete-Time Model Following Control of Single Phase UPS with EDLC

Atsushi Umemura*, Toshimasa Haneyoshi*, Yukio Saito*

Abstract - Electric Double Layer Capacitor (EDLC) has an environment-friendly impact and it has a lasting life than the conventional rechargeable battery. However, EDLC has the disadvantage of loss voltage by charge energy. In this paper, the single phase PWM inverter for UPS using buck-boost chopper with EDLC is applied in discrete-time model following control. It is established that this method compensates for output sine waveforms all regardless of rippling voltage in EDLC. The output voltage of the buck-boost chopper substantially covers charge energy in EDLC.

キーワード : 単相 UPS, EDLC, 双方向昇降圧チョッパ, 離散時間モデル追従制御

Keywords : Single phase UPS, EDLC, Bidirectional buck-boost chopper, Discrete-time model following control

1. はじめに

近年、電気二重層キャパシタ (EDLC) の大容量化が進み、無停電電源 (UPS) へ応用されている。

EDLC は、バッテリーなどの二次電池と比較して瞬時に大電力を出力でき、瞬停の電力供給に適している。そして、充放電のサイクル寿命が長く、鉛などの重金属を含まないので無公害であり、環境負荷が小さい。この利点を生かして EDLC をエネルギー蓄積装置とした三相 50kVA の瞬時停電補償装置が提案されている^[1]。一方、商用電源である単相交流を出力する単相 UPS に EDLC を適用する場合、EDLC の端子電圧が変動する問題がある。

本研究は、EDLC を用いた単相 UPS に瞬時値制御を用いて、歪みの小さい正弦波電圧波形を得る方法を述べる。

PWM インバータは、離散時間モデル追従制御を適用することで、直流電圧の脈動に対しても歪み率の小さな波形が得られる。更に EDLC の放電による直流電圧の減少は、双方向昇降圧チョッパを備えることで、蓄積エネルギーの有効活用できることを示す。

2. EDLC と双方向昇降圧チョッパを有する PWM インバータシステム

図 1 は、EDLC と PWM インバータの間に双方向昇降圧チョッパを挿入したシステムを示す。EDLC は、キャパシタの特性を有するので、蓄積エネルギーの大きさによって端子

図 1 EDLC と双方向昇降圧チョッパを有する PWM インバータ
Fig. 1. PWM Inverter using buck-boost chopper with EDLC.

電圧が大きく変化するため、DC チョッパを挿入することで、EDLC の貯蔵エネルギーを効率よく利用できる。エネルギー貯蔵制御を行うための DC チョッパは、双方向動作かつ昇降圧動作を必要とする。双方向昇降圧チョッパは、EDLC の充放電をどちらの方向においても電圧を昇降圧できる回路である。充電時には昇降圧動作で EDLC に充電を行い、瞬時停電の放電時には昇圧動作で PWM インバータにより単相交流電圧を得る。PWM インバータは、PWM パルス幅の瞬時値制御に離散時間モデル追従制御を用いることで、EDLC の端子電圧の脈動を補償し、歪の少ない正弦波交流電圧が得られる制御方式を提案する。

* 東京電機大学 理工学部
〒350-0394 埼玉県比企郡鳩山町石坂
Tokyo Denki University
Ishizaka, Hatoyama-machi, Hiki-gun, Saitama, 350-0394

3. EDLC を有する PWM インバータの制御

〈3・1〉離散時間モデル追従制御

図2の瞬時値 PWM インバータは、一定周期のサンプル点間の中央に方形波パルスを出し、この PWM 波形を LC フィルタで高調波成分を除去することで正弦波形を得る方法である。方形波パルス幅の計算は、出力電圧波形を目標値に追従させる離散時間モデル追従制御法を適用する^[2]。

図2 EDLC を有する PWM インバータ
Fig.2 PWM inverter with EDLC

図3 LC フィルタの入出力電圧波形
Fig.3. Input and output voltage waveforms of LC filter

図3は、LC フィルタの入出力電圧波形の k 時点の状態を表している。LC フィルタの入力電圧波形のパルス幅 P_w 、インバータ入力電圧 v_{invk} および出力電圧波形は v_{ok} と v_{ok+1} 間である。

LC フィルタおよび負荷回路の離散時間モデルの状態方程式は、次式のように表せる。

$$x_{pk+1} = A_p x_{pk} + B_p v_{invk} \quad (1)$$

サンプリング時点の出力電圧 v_{ok} と目標正弦波電圧 v_{refk} の偏差 ε_k は、次式で与えられる。

$$\varepsilon_k = v_{ok} - v_{refk} \quad (2)$$

制御対象の状態量 x_{pk} とモデルの状態量 r_k および偏差 ε_k を状態変数の成分とする拡大制御系のシステム状態方程式を次に示す。

$$\begin{aligned} x_{k+1} &= \Phi x_k + \Gamma u_k \\ \varepsilon_{k+1} &= C x_k \end{aligned} \quad (3)$$

ただし、

$$x_k = \begin{pmatrix} x_{pk} - x_{pk-1} \\ \varepsilon_{k-1} \\ r_k - r_{k-1} \end{pmatrix} \quad \Phi = \begin{pmatrix} A_p & 0 & 0 \\ C & 1 & -C_r \\ 0 & 0 & A_r \end{pmatrix} \quad \Gamma = \begin{pmatrix} B_p \\ 0 \\ 0 \end{pmatrix}$$

$$C = (0 \quad 1 \quad 0) \quad u_k = v_{invk} - v_{invk-1}$$

(3) 式の拡大制御系のシステム状態方程式に関して、線形2次評価関数を最小にする状態フィードバック則を導出する。重みを q 、 r としたときの評価関数を次式に示す。

$$J = \sum_{k=0}^{\infty} (\varepsilon_k^2 q + u_k^2 r) \quad (4)$$

(4) 式を満足する操作はフィードバックゲインを F_D と置くと、次式となる。

$$u_k = F_D x_k = -(r + \Gamma^T P \Gamma)^{-1} \Gamma^T P \Phi x_k \quad (5)$$

ここで、(5) 式における P は以下の離散時間系 Riccati 代数方程式の解である。

$$P = \Phi^T P \Phi + C^T q C - \Phi^T P \Gamma (r + \Gamma^T P \Gamma)^{-1} \Gamma^T P \Phi \quad (6)$$

(6) 式によって ε_k を漸近的に零に近づけることで、目標値に追従させることができる。この制御ではサンプリング k 時点におけるインバータ入力電圧 v_{invk} の値を用いて u_k を決定する。フィードバックゲイン $F_D = (f_1 \quad f_2 \quad f_3)$ とすると、

$$u_k = v_{invk} - v_{invk-1} = F_D x_k = (f_1 \quad f_2 \quad f_3) \begin{pmatrix} x_{pk} - x_{pk-1} \\ \varepsilon_{k-1} \\ r_k - r_{k-1} \end{pmatrix} \quad (7)$$

ここで、サンプリング k 時点までの偏差 ε_k の合計を e_k とすると、 $e_k - e_{k-1} = \varepsilon_k$ である。従って、(7) 式は、

$$u_k = (x_{pk} - x_{pk-1}) f_1 + (e_{k-1} - e_{k-2}) f_2 + (r_k - r_{k-1}) f_3 \quad (8)$$

となるので、(8) 式より v_{invk} は次式が得られる。

$$v_{invk} = x_{pk} f_1 + e_{k-1} f_2 + r_k f_3 \quad (9)$$

よって、 v_{invk} が (9) 式の制御系を構成し適用する。

k 時点毎に出力電圧 v_{ok} とフィルタへの入力電流 I_{invk} をフィードバックさせ、操作量 v_{invk} を算出する。操作量 v_{invk} からパルス幅 P_w は次式で与える。

$$P_w = \frac{v_{invk}}{v_{inv}} T \quad (10)$$

ここで、 T はサンプリング周期、 v_{inv} は各サンプリング時点での EDLC 電圧である。

この方法で状態フィードバック制御を行うことで漸的に偏差がゼロに近づいていき、結果として制御対象の出力電圧が、モデルとして与えた正弦波形に追従する。

〈3・2〉EDLC 放電時の PWM インバータの解析

EDLC を単相 PWM インバータの直流電源としたシステムの数値解析をする。出力電圧の目標実効値 100 [V]、周波数 50 [Hz] で、PWM インバータのスイッチング周波数 7.5 [kHz] で制御を行う。また、LC フィルタの $L_f=0.5$ [mH]、 $C_f=300$ [μ F] である。

図 4(a) は、抵抗負荷の場合の出力電圧波形、図 4(b)は、整流器負荷の場合の出力電圧波形を示す。抵抗負荷及び、整流器負荷の出力電圧波形は歪の小さな正弦波交流電圧が得られている。

図 4 EDLC を有する PWM インバータの電圧波形
Fig.4 Voltage waveforms of PWM Inverter with EDLC

図 5 歪み率と EDLC 電圧比
Fig.5 THD vs ratio of EDLC voltage

図 5 は、歪み率(THD)と EDLC 電圧比の関係を示す。EDLC 電圧比は、EDLC 端子電圧と出力電圧の最大値の比率で示している。EDLC 電圧比が 1.0 より大きく、あまり大きくない範囲内の電圧で充電されているときは、THD の小さな出力電圧が得られる。しかし、停電時の放電状態では、EDLC の端子電圧は減少し、EDLC 電圧比が 1.0 以下になると、THD は急激に増加する。この場合、EDLC の残存エネルギーが利用できないため、エネルギー利用率が悪い。この対策として、次章の双方向昇降圧チョップパを用いて EDLC 貯蔵エネルギーの利用率の向上を図る。

4. 双方向昇降圧チョップパを有するインバータ

〈4・1〉抵抗負荷の PWM インバータ解析

EDLC のエネルギーを効率よく利用できるように、EDLC とインバータの間に双方向昇降圧チョップパを設置する。チョップパ回路は、フィードバック制御して十分大きなインバータ入力電圧が供給できるように PID 制御をする。

図 6 コンデンサ入力形整流器負荷の PWM インバータ
Fig.6 PWM Inverter with capacitor input type rectifier load

双方向昇降圧チョップパの動作原理図を図 7 に示す。停電時は、EDLC 側の S1 スイッチを ON、インバータ側のスイッチ S2 を OFF にすると EDLC のエネルギーがインダクタに蓄えられ、次に S1 を OFF、S2 は ON にするとインダクタに蓄えられたエネルギーが S2 側ダイオードを通してインバータへ電力が供給される。

充電時は、スイッチ S1 が OFF、スイッチ S2 が ON になると電源側のエネルギーがインダクタに蓄えられ、次に S2 を OFF にすると、S1 側のダイオードを通して EDLC にエネルギーが充電される。スイッチ S1 のオン時間を T1、S2 のオン時間を T2 とすると、T1 時間の方が長いとき出力電圧は昇圧になり、短いとき出力電圧は降圧になる。放電時において EDLC 電圧が低い時、インバータ入力電圧は昇圧動作させる。

双方向昇降圧チョップパを用いたインバータのシミュレーション結果を示す。EDLC は、合成容量 $C_i=73$ [F]、内部抵抗

図 7 双方向昇降圧チョップパの放電動作
Fig.7 Discharge of bidirectional buck-boost chopper

$r_i=0.15[\Omega]$, 初期電圧 50[V]まで充電し, インバータ入力電圧の目標値を 200[V], 出力電圧の目標実効値を 100[V], 周波数 50[Hz], 定格負荷抵抗 $R_L=10[\Omega]$ で行う. チョップパは, スイッチング周波数 7.5[kHz], 比例ゲイン 5×10^{-3} , 積分時間 $5 \times 10^{-3}[\text{sec}]$, 微分時間 $1.2 \times 10^{-3}[\text{sec}]$ とし, デューティファクタは 95%に制限している.

図 8 EDLC 昇降圧チョップパ有り PWM インバータの電圧電流波形

Fig.8 Voltage and current waveforms of PWM inverter using buck-boost chopper with EDLC

図 8(c)より EDLC の平均電圧は 47[V]程度の低い直流電圧を双方向昇降圧チョップによってインバータ入力電圧が 190[V]程度まで昇圧されている. この直流電圧の脈動に対しても離散時間モデル追従制御を適用することで歪の小さな正弦波交流電圧が得られている.

〈4・2〉整流器負荷の PWM インバータ解析 図 9 の波形は, コンデンサ入力形整流器負荷を有する場合で, 整流器負荷の抵抗 $R_L=30 [\Omega]$, キャパシタ $C_L=1000 [\mu\text{F}]$ である.

急激な電流の増減があるためにインバータ入力電圧の脈動および EDLC 電圧波形の脈動を生じるが, 出力電圧波形は, 歪み率 2.6[%], 誤差率-2.2[%]のように小さな値に抑えられている.

図 10 は, 整流器負荷の抵抗値を変えた場合の出力電圧の実効値と歪み率を示す. 抵抗を大きくするほど, 電流の脈動が小さくなり出力電圧は目標の 100[V]に近づき, 歪み率は小さくなる.

図 11 に整流器のキャパシタを変えたときの歪み率と出力電圧を示す. 出力電圧にはあまり変化は見られないが, キャパシタを大きくすると, 急激に歪み率が悪くなる傾向がある.

整流器負荷の場合, UPS の歪み率の許容範囲 5[%]程度内となるキャパシタンスおよび定格値内の負荷抵抗であれば, 小さな歪み率, 電圧誤差率で用いることができる.

図 9 コンデンサ入力形整流器負荷の時の電圧電流波形
Fig.9 Voltage and current waveforms of capacitor input type rectifier load

(a) R_L - V_o

(b) R_L -THD

図 10 整流器負荷の抵抗変動特性 ($C_L: 1000[\mu\text{F}]$)
Fig.10 Resistance change of Rectifier load ($C_L: 1000[\mu\text{F}]$)

図 11 整流器負荷の容量変動特性 ($R_L: 30[\Omega]$)
Fig.11 Capacitance change of Rectifier load ($R_L: 30[\Omega]$)

5. 実験結果

図 14 は,EDLC を備えた PWM インバータの実験装置を示す。EDLC の初期電圧は 55[V]まで充電した状態から開始した。

図 12 解析結果 (EDLC を有する PWM インバータ)
Fig.12 Simulation result (PWM inverter with EDLC)

図 13 実験結果 (EDLC を有する PWM インバータ)
Fig.13 Experimental result (PWM inverter with EDLC)

図 12, 13(a)に出力電圧波形, 図 12, 13(b)にインバータの入力電圧波形を示す。インバータの直流電圧は脈動している。しかし, 図 12, 13(a)でわかるように, インバータの入力電圧が変動しても, 出力電圧波形は滑らかな正弦波になっている。

実験結果と解析結果を比較すると, 入力電圧に同様な脈動が見られ, 出力波形は共に滑らかな正弦波となっていることから数値解析は妥当であるといえる。

(a) PWM インバータシステム

(b) EDLC 装置

図 14 実験装置
Fig.14 Experimental system

6. おわりに

EDLC を用いた離散時間モデル追従制御および双方向昇降圧チョップ回路を設置した単相インバータシステムについて述べた。

このインバータに離散時間モデル追従制御を適用し, PWM パルス幅の決定に直流電圧を考慮することで, 直流電圧脈動に対して歪の少ない正弦波電圧を示した。EDLC の蓄積エネルギーを効率よく使うためにチョップ回路を組み込み, チョップによる電圧変動に対しても離散時間モデル追従制御の適用により歪の少ない正弦波交流電圧が得られる。

また, 双方向昇降圧チョップ回路を設置することで, 放電により EDLC の電圧の低下において, 蓄積エネルギーを有効に利用することができる。

謝辞

本研究を遂行するにあたり, 東京電機大学修士課程 鈴木翔太君の協力に謝辞を表します。

(2009 年 8 月 1 日発表)

文 献

- [1] 小川重明, 杉本重幸, 田端康人, 安藤保雄, 奈良秀隆: 電気二重層キャパシタ適用 UPS の開発, 明電時報, 通巻 292 号, pp5-9, 2003
- [2] A.Umemura, T.Haneyoshi, Y.Saito, and F.Harashima: "Discrete-time Model Following Control of Inverter with Rectifier Load", IEEJ Trans IA, Vol.125, No.7, pp721-728, 2005
- [3] 船曳繁之, 山本真義: 電気二重層キャパシタを用いたエネルギー貯蔵システムのための双方向昇降圧 DC/DC コンバータの評価, 電気学会論文誌 D 部門, 129 巻, 6 号, pp658-663, 2009
- [4] Shota Suzuki, Toshimasa Haneyoshi: Discrete-time Model Following Control for PWM Inverter with Electric Double Layer Capacitor, Proceedings The 7th International Conference on Power Electronics (ICPE'07), NO.PA19, pp143-146, 2007
- [5] 秀瀬浩一, 鷹野一郎, 西川尚男, 沢田芳夫: 適応型 EMAP モデルによる新エネルギー型分散電源の連携運用に関する考察, 電気学会論文誌 B, Vol.125, pp18-28, 2005
- [6] 勝本直也, 菊池武史: 電気二重層キャパシタ (EDLC) を用いた UPS の試作, 電気設備学会全国大会講演論文集, Vol.19, pp355-356, 2001
- [7] Becker Martin, Mouton Toit: Transformerless Series Dip/Sag Compensation with Ultracapacitors using a new Multilevel Boost Dc-to-Ac Topology, Conf Proc. IEEE Annu Power Electron Spec Conf, Vol.36th, No.1, pp2257-2263, 2005
- [8] 原田耕介, 坂井栄治, 塩出正: 電気二重層コンデンサを用いた等価蓄電器に関する研究 (第一報), VOL.95, No.395, pp1-8, 1995
- [9] M. Shinohara, T. Monai, I. Takano, Y. Sawada, H. Nishikawa: A Study on Autonomous Operation of The Home Power Supply System using Fuel Cell and Electric Double Layer Capacitor, IEEE Power Eng Soc Gen Meet, VOL.3, pp1441-1446, 2003
- [10] 森和也, 敦賀紀久夫, 長谷部章雄: パソコン用アドイン型無停電電源の開発, Tokin Tech Rev, Vol.28, pp76-83, 2001
- [11] J.Jia, Y. Wang, S. Li, G. Wang: A dynamic structure for ultracapacitor application in the fuel cell UPS, ICARCV 2008, 10th International Conference on Control, Automation, Robotics, and Vision, 2008., pp2102-2107, 2008
- [12] Wei Tongzhen, Qi Xinchun, Qi Zhiping: An Improved ultracapacitor equivalent circuit model for the design of Energy Storage Power Systems, ICEMS. International Conference on Electrical Machines and systems, 2007., pp69-73, 2007
- [13] B. Parkhideh, S. Bhattacharya, J. Mazumbar, W. Koeliner: Utilization Supplementary Energy Storage Systems in High Power Meining Converters, IAS'08. Industry Applications Society Annual Meeting, 2008, pp1-7, 2008
- [14] Zhou Haihua, A.M. Khambadkone: Hybrid Modulation for Dual Active Bridge Bi-Directional Converter with Extended Power Range for Ultracapacitor Application, Industry Applications Society Annual Meeting 2008. IAS'08. IEEE, pp1-8, 2008
- [15] Y.R.L.Jayawickrama, S. Rajakaruna: Ultracapacitor based ride-through system for DC Load, Power Con2004 International Conference on Power System Technology 2004., Vol.1, pp232-237, 2004

梅 村 敦 史

1968 年 9 月 18 日生まれ。2005 年 9 月東京電機大学理工学研究科応用システム工学専攻博士後期課程満期退学。1994 年大橋製作所勤務, 2008 年東京電機大学理工学部助手 (教育) 現在に至る。主にパワーエレクトロニクス, メカトロニクス, ロボット工学の研究に従事。工学修士。電気学会, 精密工学会等の会員

羽 根 吉 寿 正

1949 年 1 月 28 日生まれ。1975 年 3 月東京電機大学大学院工学研究科電気工学専攻修士課程修了。同年東京大学生産技術研究所入所。1978 年 4 月東京電機大学理工学部助手, 講師, 助教授を経て 1992 年 10 月同大学理工学部情報システム工学科教授, 現在に至る。主としてパワーエレクトロニクス及び電子制御工学に関する研究に従事。工学博士。電気学会, IEEE, 計測自動制御学会, 精密工学会等の会員。

齋 藤 之 男

1943 年 4 月 19 日生まれ。1973 年 3 月東京大学大学院工学研究科博士課程満期退学。1976 年東京電機大学工学部精密機械工学科講師, 1981 年同大学理工学部産業機械工学科助教授, 1985 年同教授, 現在に至る。メカトロニクス関係としてロボット工学, 医用工学など, 特に医学と工学関連のアクチュエータ開発に力を入れている。工学博士。日本機械学会, 精密工学会等の会員。

【質 疑】

株式会社ジーエス・ユアサパワーサプライ 山口雅英氏

【質問 1】 PWM インバータ入力のリプルは負荷電力変動により発生すると思いますが, このリプルが出力を正弦波にするために問題となるのでしょうか。またこのリプルを補償に使っているのですか。

【回答 1】 単相のインバータの場合, インバータの出力負荷の電力変動が, 電流変動となり, EDLC の内部抵抗, チョップパの等価内部抵抗による電圧降下が生じ, インバータ入力電圧の変動となります。従って, EDLC を電源として定電圧直流源として置き換えるだけでは, インバータの出力の電圧波形に影響します。

本研究は, 入力直流電圧変動を抑えることではなく, インバータの入力電圧を考慮した離散時間モデル追従制御を適用することで, 入力電圧変動があっても出力電圧波形が正弦波になるように制御することが目的です。

【質問2】 図1の昇降圧チョップをPID制御していますが、比例ゲインが小さいのはなぜですか。

【回答2】 本研究のチョップのPID制御は目標電圧と現在の電圧との偏差から、計算した操作量を通流率として利用しているので、ゲインに電圧から通流率への変換係数が掛かっています。また、通流率が95%に制限され、大きなゲインにするとワインドアップ現象が生じます。以上の理由から比例ゲインを小さくしています。尚、比例ゲインを 5×10^{-6} から 5×10^{-3} に訂正いたします。

【質問3】 チョップ出力に挿入されているCの容量はどの程度ですか（高周波のフィルタ用ですか）

【回答3】 チョップ出力に挿入しているCはスイッチングで発生する高周波成分のフィルタ用で330 μ Fを入れています。

【質問4】 コンデンサインプットのキャパシタが小さいとコンデンサインプット特性にならないのであまり意味がないと思います。（コメント）

【回答4】 整流器負荷はキャパシタ1000 μ F、抵抗30 Ω を基準とし、容量を変化させて解析をしました。

基準のキャパシタから10倍までのTHDと出力電圧を図11に示しています。このときの出力電圧の歪み率は2.6[%]、電圧誤差は-2.2%です。

ヤンマー株式会社 茂木進一氏

【質問1】 EDLCとインバータ間のチョップ回路の電圧の大小関係が固定されている状態で、昇降圧のタイプを用いられる理由はなんでしょうか？

固定した大小関係であればEDLC側を低圧とした昇圧チョップ回路でよいと思われるのですが。

【回答1】 本研究のチョップ回路はEDLCに対して充放電どちらの方向にも昇降圧できる回路です。

通常の充電時には昇降圧動作で定電流充電をします。瞬時停電時に放電するときには、EDLCの電圧が出力より低ければ昇圧しますが、EDLCの電圧が高く充電されていれば降圧します。EDLCはキャパシタであるので、端子間電圧は蓄積したエネルギーの平方根に比例した電圧となります。EDLCをエネルギー貯蔵装置として効率よく利用するためにはEDLCの電圧を広い範囲で変化させることが必要不可欠と考えます。

大阪大学 伊瀬敏史先生

【質問1】 EDLCの使用電圧範囲を決めてシステム設計すると良い。EDLCの電圧範囲を広く取りすぎるとチョップ容量が大きくなってしまふことに注意が必要である。

【回答1】 ご指摘のとおり、シミュレーション結果でもEDLCへの電流は最大45Aの脈動した大電流になります。

大電流が流れることによってチョップ出力電圧が変動しますが、インバータの出力は、離散時間モデル追従制御によって、なめらかな正弦波に制御されており、理想的なモデルでは利用可能であることがわかりました。

しかし、低い範囲の電圧を昇圧すると、利用できるエネルギー量が増えますが、上述のようにチョップ電流が非常に大きくなりますので、EDLCの使用電圧範囲は、利用するエネルギー量とチョップ電流容量の兼ね合いにより決まります。

株式会社サンケン電気 佐藤伸二氏

【質問1】 瞬時停電補償用としてEDLCをエネルギー源として利用するとある。

論文の中では通常運転でEDLCの電圧変動が大きく、停電補償に十分なエネルギーを蓄えていないのではないかと。

【回答1】 解析で用いたEDLCの容量は73Fです。

EDLCの電圧変動の主な原因は、容量不足ではなく、EDLCの内部抵抗による電圧降下であると考えております。