パルス密度変調制御ワンステージソフトスイッチング 高周波共振型インバータ

吉村 悠* 三島 智和 (呉高専)

住吉 眞一郎 (パナソニック) 中岡 睦雄 (慶南大学)

One-Stage Soft Switching High Frequency Resonant Inverter Controlled by Pulse Density Modulation

Yu Yoshimura*, Tomokazu Mishima (Kure National Collage of Tech.),

Shinichi Sumiyoshi (Panasonic), Mutsuo Nakaoka (Kyungnam Univ.)

Abstract - This paper presents a novel high frequency (HF) full bridge (FB) inverter for induction heating (IH) applications. The newly proposed FB inverter can convert utility frequency (UF) AC into DC, and DC into HFAC with one-stage power conversion. Simultaneously, the proposed inverter has a PFC function so that the terminal voltage of DC-link-capacitor is boosted all the time, and the current is passed through only one diode component of the diode bridge rectifier by the work of boost-inductor. Therefore, there are some benefits such as minimizing the number of circuit components to use as well as the conduction power losses. The output power of the proposed FB inverter is controlled by Pulse Density Modulation (PDM) scheme, and each switch comprising the inverter legs achieves Zero Voltage-Switching (ZVS). This paper verifies these beneficial characteristics of the proposed HF one-stage inverter by simulation analyses.

キーワード : ワンステージ電力変換, 高周波インバータ, ソフトスイッチング, 高周波電磁誘導加熱, パルス密度変調(PDM)

Keywords : One-stage power conversion, High frequency resonant inverter, Soft switching, High frequency induction heating, Pulse density modulation (PDM).

1. まえがき

近年では、燃焼式でないため安全で室内の空気を汚さず、消費コストも安価なため IH クッキングヒータの需要、設置率が上昇している^[1]。中でもオールメタルに対応させるために高周波インバータを用いるケースが多く、さらに、高周波化することによってコンデンサやインダクタの小型化などの利点もある。反面、スイッチング周波数が高まるためスイッチング損失や各素子の導通損が大きくなる。また、現在主流の IH 用インバータは PFC 機能をもつ昇圧チョップとフルブリッジ、もしくはハーフブリッジインバータによる 2 段構成で商用交流から高周波交流への電力変換を行っているが、これによる素子数の増加に伴う冷却系含む装置サイズの大型化、導通損の増大などの問題点が挙げられる。さらに、昇圧チョップにおけるアクティブスイッチでのスイッチング損失も、高効率電力変換の観点から見逃せない。

本論文で提案するワンステージソフトスイッチング高周波共振型インバータは商用交流電源から直流変換、さらに直流から高周波交流変換までの電力変換プロセスをワン

ステージにて一括して行う方式である^{[2],[3]}。電源側フィルタコンデンサにて入力電圧を 2 分することにより、前段部のダイオード整流器の導通素子数を抑えて回路の導通損失を低減する同時に、電源高調波ならびに電源力率の改善も達成している。

本論文では、この提案インバータについて高周波スイッチング動作、出力制御動作特性、並びに電源品質改善効果をシミュレーションにより検証した結果を述べる。

2. 提案ワンステージ高周波インバータ

〈2・1〉 回路構成

図 1 に提案する高周波インバータを示す^{[4],[5]}。本提案回路は、ワンステージによる電力変換と整流回路のダイオードの導通が常に 1 つで済むところに大きな特徴を有する。以下に各部の役割を述べる。

まず、電源側フィルタとなる La と $Ca1, Ca2$ ではブリッジ回路での高周波化と共に顕在化する電源高調波電流を抑え、また $Ca1, Ca2$ は電源電圧を 2 分する機能を持つ。整流

図1 提案ワンステージソフトスイッチング
高周波共振型インバータ

Fig. 1. Proposed one-stage soft switching high frequency resonant inverter.

回路部の各ダイオード $Ds1-4$ には、ブーストインダクタ Lb から $Ca1$ もしくは $Ca2$ のいずれか一方だけを通る電流が流入するため、常に導通するダイオードは1つで済む。また、定常的に見ると Lb の作用により電源電圧は昇圧されて、DC リンクコンデンサ Cb の端子間電圧は常に電源電圧より大きい直流電圧となる。

一方、フルブリッジ回路では直流を高周波交流に変換し出力電力制御を行う。また、スナバコンデンサ $Cp1-4$ がデッドタイム中に部分共振を起こすことにより、各インバータスイッチ $Q1-Q4$ のソフトスイッチングを実現させている。ここでの Rr と Lr は、IH ロードの等価抵抗および等インダクタンスを表している。さらに、直列コンデンサ Cs は負荷電流位相の調整とともに、負荷共振を得る働きがある。

〈2・2〉 動作原理

図1に示した提案回路の動作波形をまた図2に、そのモード遷移と等回路を図3に示す。なお、これらは $ea > 0$ 時のものであるが、 $ea < 0$ においてもアクティブな整流ダイオードが $Ds1$ と $Ds4$ から $Ds2$ と $Ds3$ へと入れ替わった対称的な動作となる。ゆえに、制御1サイクルでの動作モードは16存在する動作する。

[Mode 1 ($t_0 \leq t \leq t_1$)] : 定常モード $Q1$ と $Q4$ に正の電流が流れ IH ロードに徐々に大きな電流が流れ電力を供給する。このとき、 $Q1$ からの電流は Lb と $Q4$ に分流するため $i_{Q1} > i_{Q4}$ となる。また、整流ダイオードには Lb に流れる電流がそのまま $Ds1$ にだけ流れ、本来の整流回路では導通するはずの $Ds4$ には電流は流れない。さらに、 Lb に流れる電流は線形的に上昇してその端子電圧 v_{Lb} は、

$$v_{Lb} = di_{Lb} / dt \dots \dots \dots (1)$$

の関係により図示する向きに生じる。この区間で、ブーストインダクタ Lb において電磁エネルギーが蓄積される。

[Mode 2 ($t_1 \leq t \leq t_2$)] : $Q1$, $Q4$ ZVS ターンオフ転流モード $t=t_1$ でスイッチ $Q1$ と $Q4$ をオフするとスナバコンデンサ $Cp1-4$ が部分共振を始め、ZVS ターンオフとなる。このとき Lb に流れる電流は急激に小さくなり、 v_{Lb} が前モードと逆向きに発生するため、電源電圧 ea は、

$$v_{Cb} = ea + v_{Lb} \dots \dots \dots (2)$$

となり昇圧される。また、これに伴い整流ダイオード $Ds1$

図2 $ea > 0$ 時の動作波形及び動作モード

Fig.2. Operating waveforms and operating switching circuit in the case of $v_{ac} > 0$.

に流れる電流は減少する。

[Mode 3 ($t_2 \leq t \leq t_3$)] : 整流ダイオード ZCS 転流モード $t=t_2$ より Lb に流れる電流が反転して、 $Ds1$ から $Ds4$ へと自然転流する。このとき、これら両方の整流ダイオードが導通する期間はない。また、このときモードから再び Lb では電源電圧を昇圧するためのエネルギーを蓄積する状態となる。

[Mode 4 ($t_3 \leq t \leq t_4$)] : $Q2$, $Q3$ ZVZCS ターンオンモード 前モードより $t=t_3$ において $Q2$, $Q3$ に負の電流が流れている間にターンオンすると、ゼロ電圧・ゼロ電流スイッチング (ZVZCS) が実現する。

図3 $e_a > 0$ 時の回路動作モード及び等価回路図

Fig.3. Switching mode transitions and equivalent circuits in the case of $e_a > 0$.

以降 Mode 5 から Mode 8 は、Mode 1 から Mode 4 においての $Q1, Q4$ が $Q2, Q3$ に、IH ロードと L_b の電圧と電流が反転したモードのため、ここでは説明は省略する。

3. PDM 制御原理

本高周波インバータでは、インバータ各スイッチ $Q1-Q4$ のスイッチング周波数と同期させた PDM 制御用パルスの調整により電力制御する手法を適用している。なお、ゲートパルスを発生させてない期間は IH ロードに電流が流れないため負荷での有効電力はゼロとなる。

以下に定義するパラメータを基に、本 PDM 制御のスイッチング駆動パルスパターンを図 4 に示す。

f_s : 基準スイッチング周波数

T_s : 基準スイッチング周期

T_d : インバータデッドタイム

n : PDM 制御パルス 1 周期に対するスイッチングパルスの周期

$f_g = f_s / n$: PDM 制御パルス周波数

$T_g = nT_s$: PDM 制御パルス周期

T_{on} : スwitchングパルス周期

図4 PDM 制御スイッチパルスパターン

Fig.4. Switching pulse sequence of PDM strategy.

これらより、本制御手法におけるパルス密度 D_p を以下のよう
に定義する。

$$D_p = T_{on} / T_g \dots\dots\dots (3)$$

ただし $D_p \leq 1.0$ かつ $1/n$ の倍数である。

4. シミュレーション結果と評価

本回路のシミュレーション回路条件を表 1 に示す。

〈4・1〉 回路動作波形

パルス密度 $D_p = 100[\%]$ のときのインバータ各スイッチの
電圧と電流の波形を、図 5 に示す。これより全てのスイッ
チにおいて ZVZCS ターンオン、および ZVS ターンオフ動作
していることが確認できる。なお、 D_p を変化させてもこの
ZVS 動作は維持できるため、本インバータでは広範囲なソ
フトスイッチング領域を有することになる。

次に、整流ダイオードの電流波形を図 6 に示す。これよ
り常に 1 ダイオードのみ導通していることが分かる。また、
図 7 にブーストインダクタ L_b の電圧と電流の波形を示す。
 $i(L_b)$ より、図 6 の整流ダイオード電流にと一致することが分
かる。なお、図 7 において電圧と電流の正負が異なるとき
には昇圧動作を、一致しているときにはエネルギーを蓄積
していることを表す。

図 8 に電源周期における電源側の電圧と電流、DC リンク
コンデンサの端子電圧波形を示す。これより、電源力率が
ほぼ 1 であることが確認でき、また PFC 動作を実現してい
ることも分かる。さらに、 e_a に比べ $v(Cb)$ の方が常に大きく
昇圧機能も有していることも確認できる。

〈4・2〉 出力制御特性

図 9 に、シミュレーションより得られた DC リンクコンデ
ンサの端子間電圧及び出力電力特性を示す。これらの定常
特性により、DC リンクコンデンサの端子間電圧は常に電源
電圧の $200[V_{rms}]$ より昇圧されていることが分かる。また、

図 5 インバータ各スイッチの動作波形
Fig. 5. Voltage and current waveforms of switches in full
bridge inverter.

図 6 整流ダイオード
電流波形

図 7 ブーストインダクタ
電圧・電流波形

Fig. 6. Current waveforms of diodes in bridge rectifier. Fig. 7. Voltage and current
waveform of boost inductor.

図 8 電源電圧、電流波形と DC リンクコンデンサ電圧
波形
Fig. 8. Voltage and current waveforms of UFAC side, and
voltage waveform of boost side DC film capacitor.

最大出力電力は約 3.0[kW]であることから、 D_p にほぼ比例
して出力電力が変化し IH 用として適する結果が得られてい
る。

表 1 シミュレーション回路パラメータ
Tab.1. Circuit parameters for simulation

Item	Symbol	Value
Utility Frequency (UF) AC voltage	e_a	$v_{ac} : 200 [V_{rms}]$ $f_{ac} : 60 [Hz]$
IGBT	$Q1, Q2$ $Q3, Q4$	$f_s : 60k [Hz]$ $T_d : 2\mu [s]$
PDM Gate Pulse	—	$f_g : 3k [Hz]$ $PD : 5 \sim 100 [\%]$
Filter inductor in UFAC side	L_a	$15m [H]$
Filter capacitors in UFAC side	$Ca1, Ca2$	$160\mu [F]$
Boost inductor	L_b	$13\mu [H]$
Boost side DC film capacitor	C_b	$250\mu [F]$
Lossless snubbing capacitors	$Cp1, Cp2$	$15n [F]$
Tuned series resonant capacitor	C_s	$35n [F]$
Effective resistance of IH load	R_r	$1.972 [\Omega]$
Effective inductor of IH load	L_r	$247.5\mu [H]$

図9 出力電力-パルス密度特性

Fig. 9. Output power and voltage of boost side film capacitor vs. pulse density.

〈4・3〉 電源電流高調波特性

電源電流の THD を図 10 に示す。全領域にて、THD は 6% 未満と良好な特性を示す。

なお、ここでの THD は以下のように定義する。

$$THD = \frac{\sqrt{\sum_{n=2}^{40} I_n^2}}{I_1} \dots\dots\dots(3)$$

次に、電源電流を高速フーリエ変換 (FFT) 解析したシミュレーション値と、IEC-61000 による電源電流高調波限度値とを Dp に応じて比較したグラフを図 11 に示す。この結果より、全領域において限度値を下回っており、提案高周波インバータの良好な高調波低減特性が確認できる。

〈4・4〉 熱損失分析

図 12 に、本高周波インバータの熱損失を考慮した場合の電力特性を示す。出力電力/入力電力より算出された変換効率は、パルス密度 $Dp = 20$ [%] 以上の領域において 90 [%] 以上を示していることが分かる。

また、図 13 に半導体素子の損失特性を示す。これより半導体素子の合計損失は入力電力に対して 2.9 ~ 5.2 [%] である。一方、シミュレーションで得られた変換効率は 91 [%] 未満であるから、位相に伴うインバータでの無効電力などによる他の損失が発生していると考えられる。さらに、 $Dp = 15\%$ 以下の領域において半導体素子導通損失の入力電力に対する割合が小さくなっているが、変換効率は大幅に減少する。その原因は、図 14 に示すように PDM 制御ゲートパルスを注入にした直後から、負荷電流が定常状態に達するまでに時間を要するためである。すなわち、入力電力が大きさにに対して相対的に小さな負荷電流しか流入せず、その結果、半導体素子導通損失の割合が小さくなると考えられる。

〈4・5〉 PDM 制御に起因する IGBT サージ電流

PDM によって電力を制御する場合、ZVS 動作するインバータは PDM 制御パルスを注入した直後のスイッチング動作

図 10 THD 及び DPF 特性

Fig. 10. THD and DPF characteristics

(a) $Dp = 100\%$

(b) $Dp = 75\%$

(c) $Dp = 50\%$

(d) $Dp = 25\%$

図 11 電源電流の FFT 解析結果

Fig. 11. FFT Analysis for input currents.

図 12 シミュレーションによる電力変換効率特性
Fig.12. Simulated power conversion efficiency.

図 13 各スイッチング素子における損失分析
Fig.13. Power loss analysis on switching power devices.

時に、ターンオンサージ電流が発生する問題点がある。本高周波インバータも例外ではなく、図 14 のようにサージ電流が発生する。ここでは理想素子によるシミュレーションであるゆえに過大となっているが、実機においては発生するサージ電流を定常時におけるデバイスの最大電流を考慮しながら、適切なデバイスを選定する必要がある。なお、サージ電流が発生するのは PDM 制御パルスがオンとなった直後に限るため、定常状態での ZVS 動作には影響しない。

5. まとめ

本論文ではパルス密度変調制御ワンステージソフトスイッチング高周波共振型インバータを提案し、シミュレーションにより動作を確認した。その結果、IH 用のインバータとして、1) PDM による IH 用に適した電力制御、2) 広範囲なソフトスイッチング領域、3) ワンステージ電力変換プロセスによる PFC 機能、4) ブーストインダクタによる昇圧機能、および 5) 1 ダイオード導通動作、など優れた特徴を確認した。

今後は、PDM 制御パルスオン直後のインバータスイッチに発生するサージ電流の発生の抑制の 1 手法となる本高周波インバータの ZCS-PDM 方式の検討や、2 ステージ回路方式との比較を行い、提案ワンステージ回路方式の有用性をより詳細に検証する予定である。

図 14 PDM 制御パルス注入停止/開始時における
Q1 の電流波形

Fig.14. Current waveforms of Q1
when PDM control pulse starts and stops.

文 献

- [1] 稲田、北泉、定方、片岡、相原：「ビルトイン IH クッキングヒータの進化」、松下テクニカルジャーナル、Vol. 52, No. 6, pp28-32, 2006 年。
- [2] 杉村、住吉、Sang-Pil Mun、三島、平木、中岡：「FB-1 ダイオード導通 ZCS-PFC 整流器をもつ新方式 HB 高周波負荷共振 ZVS-PWM インバータ」、電気学会半導体電力変換(SPC)研究会資料、pp57-62, 2009 年。
- [3] Sugimura, H., Omori, H., Hyun woo Lee, and Nakaoka, M. : “PDM controlled Series Load Resonant Soft Switching High Frequency Inverter for Induction Heated Toner Fixing Outer Roller with Inner Cylindrical Working Coil Stator”, Proc. CES/IEEE Power Electronics and Motion Control Conference, 2006. (IPEMC 2006.), Vol.2, pp.1-5, 2006.
- [4] 吉村、三島、住吉、中岡：「IH 用高効率ワンステージソフトスイッチング高周波フルブリッジインバータの検討」、平成 20 年度電気・情報関連学会中国支部第 59 回連合大会資料、pp.315, 2008 年。
- [5] 吉村、三島、住吉、中岡：「単相 PFC 機能を有する IH 用 1 ステージ高周波位相シフト PWM 方式フルブリッジインバータの検討」、パワーエレクトロニクス学会第 176 回定例研究会発表資料、JIPE-34-46, 2008 年。

【質 疑】

(株) ジーエス・ユアサパワーサプライ・山口雅英氏

シャープ (株)・江口政樹氏

【質問 1】 $Q1$, $Q2$ の電流値が, $Q3$, $Q4$ の 2 倍以上になっている。 $Q1$, $Q2$ での損失増加と, 導通素子数の減少による損失低減の見積もりを教えてください。

【回答 1】 一般的な 2 素子導通整流方式を考えて $Q1$, $Q2$ の損失が $Q3$, $Q4$ と等しく, かつ整流ダイオードの導通損が提案回路方式に比べ 2 倍と仮定した 2 ステージ高周波インバータと比較した場合, 提案回路方式では半導体素子損失では 2.2-5.6 [W] の損失低減が得られる。このことから, 提案回路方式は半導体素子損失の低減という面で原理的に有効であるといえる。

【質問 2】 f_g は 3 [kHz] と設定されているが, 実使用において騒音が発生するのではないか。

【回答 2】 本論文で検討した回路では, 低周波 PDM 制御ゲートパルスを適用している。ご指摘の通り, 低周波脈動に起因して加熱鍋の振動が発生することになる。 f_g の周波数設定については, 実際に使用する調理器の材質等も考慮して, 最適設計する必要がある。

【質問 3】 D_p の変化に対して $v(Cb)$ が安定しないのは何故か。

【回答 3】 PDM 制御ゲートパルスがオフとなる期間においては, 昇圧回路を含むインバータの動作が停止するため, DC リンク電圧 $v(Cb)$ もその区間一定値にとどまる。その結果, 回路動作 1 周期平均で定性的に見ると D_p の変化に対し $v(Cb)$ も変動することになっている。

また, 本回路の特徴である整流回路の 1 ダイオード導通を実現するために, C_b は通常の単相電圧形インバータにおける DC リンクコンデンサと対比して小容量に抑える必要がある。このことも, $v(Cb)$ に変動分が現れる一要因となると考えられる。

【質問 4】 熱損失シミュレーションの条件を教えてください。フィルタの LC, ブーストインダクタ L_b の損失は考慮されていないのですか。

【回答 4】 ここでの熱損失解析で考慮したものは, インバータの IGBT および整流ダイオードのみで, 入力電源フィルタやブーストインダクタ L_b における各損失 (鉄損, 銅損) については考慮していない。全体の変換効率についての推定結果 (図 12 および 13) のシミュレーションにおいても, 半導体素子以外の熱損失は無視している。

【質問 1】 直流電圧が 600 [V] 以上となっていますが, 理由を教えてください。(力率改善に必要な 350[V] 程度では NG ですか。)

【回答 1】

350[V]程度でも, 動作可能である。

背景として, 高周波インバータのスイッチング素子の定格電流を抑え, かつ電源電流の高調波ひずみ率の低減化を主としてねらっている。そのため, 汎用の力率改善コンバータと違い, 直流リンク電圧をできる限り高めることを主眼としているため, 600[V]以上の動作条件でのシミュレーション結果となっている。

島根大学・中濱真之氏

【質問 1】 IH 用の高周波インバータとのことであるが, パルス密度変調による電流包絡線の影響はどうなるのか。

【回答 1】

本稿で議論した提案高周波インバータでは, 整流回路の 1 ダイオード導通動作を得るために, DC リンクコンデンサ C_b を比較的小容量に抑えている。この電流包絡線は電源周波数の 2 倍で振動する DC リンクコンデンサ電圧に起因するものであるが, スッチング周波数と比較して十分低い周波数での振動である。一般的に見て, 高周波インバータ上での低周波包絡線は, インバータ部のひずみ率に大きく作用しないため, ここでの低周波包絡線は大きな問題点とならないと考えられる。

立命館大学・川畑良尚氏

【質問 1】 図 13 の, $Q1+Q2$ Loss, $Q3+Q4$ Loss が同じでないのはなぜか?

【回答 1】 インバータ回路の非対称性により $Q1$, $Q2$ に流れる電流が $Q3$, $Q4$ のものより大きくなる。その結果, 導通損, スwitchング損ともに $Q1$, $Q2$ のほうが大きくなっている。

福山大学・安藤詔生氏

【質問 1】 図 11 高調波解析において第 16-20 調波以上での振幅値が一定になっている。計算誤差か, あるいは回路動作に起因するものなのか。

【回答 1】 図 11 において, 縦軸は対数であるため視覚上振幅値が一定になっているように見える。実際には, 15 調波以下よりもその変化量は比較的小さいが, 16 調波以上におい

でも変化は出ており，高調波が限度値を十分下回ることを確認している。