リカバリアシストインバータの効率評価

久保田 和宏* 齋藤 真*

Efficiency appraisal of Recovery assists inverter

Kubota Kazuhiro*, Makoto Saitou*

Abstract - We are demanded to develop high efficiency power electronic circuit for the prevention of global warming and energy depletion. Power electronic circuit has some losses for example turn-on loss, turn-off loss, diode reverse recovery loss and conduction loss. Therefore we develop Recovery assist inverter (proposal circuit). This circuit can decrease the diode recovery loss and the turn-on loss by connecting pulse Trans with power devices in parallel and driving pulse Trans during the debt time. And in the 800V20kW inverter, it was confirmed that efficiency had improved 2.2% by simulation.

キーワード : インバータ、逆回復損失、スイッチング損失、逆並列ダイオード

Keywords : inverter, diode reverse recovery loss, switching loss, free-wheeling diode

1. まえがき

地球環境問題やエネルギー枯渇問題などの深刻化により、電力変換回路の高効率化が求められている。電力変換回路では、パワーデバイスがスイッチングする際に発生するターンオン損失・ターンオフ損失・逆回復損失やパワーデバイスの飽和電圧による導通損失が損失発生の原因となっている。その中でも、逆並列ダイオードで生じる逆回復電流により逆回復損失とターンオン損失が増大し、効率低下の一因となっている。そこで、逆回復損失の低減を目的とした回路方式が提案されており、逆回復損失の低減が、効率改善に有効であることが示されている⁽¹⁾。

本稿では、逆回復損失・ターンオン損失を低減するリカバリアシスト回路を提案する。提案回路では、スイッチング素子に、並列にダイオードとパルストランスを接続することで、逆回復電流を補償する。ターンオン損失・逆回復損失の低減を図っており、さらなる高効率化を目指す。

2. 回路構成

〈2・1〉 回路構成

図 1 にリカバリアシストインバータの回路図を示す。従来インバータのスイッチング素子に対し、それぞれにダイオードを介してパルストランスを並列に接続し、 $up' \cdot un'$ 、 $vp' \cdot vn'$ 、 $wp' \cdot wn'$ からの信号で 2 次側のパルストランスを動作させる。

図 1 リカバリアシストインバータ

Fig. 1 Recovery assist inverter

〈2・2〉 制御法

図 2 に 1 レグ分の制御信号波形を示す。

図 2 制御信号

Fig. 2 Gate signal

* 芝浦工業大学
〒135-8548 東京都江東区豊洲 3-7-5
Shibaura Institute of Technology.
3-7-5 Toyosu, Koto-ku, Tokyo, 135-8548

ここで、 $up \cdot un$ はパワーデバイスのゲート信号、 $up' \cdot un'$ はパルストランスの動作信号、 V_{PT} はパルストランスの電圧波形である。パルストランスは、プッシュ・プルソースフォロアで動作させている。上下アームのパワーデバイスは従来通り $up \cdot un$ により制御し、そのデットタイム期間中に $up' \cdot un'$ によりパルストランスを動作させている。これにより、上下アームに接続されたパルストランスには、逆並列ダイオードに逆バイアスとなる電圧が生じ、デットタイム期間中にダイオードの逆回復を行っている。

〈2・3〉 動作原理

提案回路の動作モードを図 3 に、その時の波形の概形図を図 4 に示す。また、動作原理を以下に記述する。

(a) フリーホイール時

$un \cdot up'$ とともに入力信号のない状態であり、下 IGBT・パルストランス共にオフである。負荷電流 I_o は負荷と上 IGBT の逆並列ダイオード D に流れており、フリーホイール状態である。

(b) D ターンオフ時

up' が入力されると、パルストランスの 1 次側に電圧 V_{PT} が生じ、パルストランスの 2 次側には D に逆バイアスとなるような電圧が印加される。これにより、 D はターンオフ動作に入る。 D がオン状態のときではパルストランスは短絡された状態であり、上 IGBT に接続されたパルストランスの 1 次側、2 次側の漏れインダクタンスの合計を l とすると、パルストランスの電流は $(V_{PT}/l) \times t$ で増加し、 D の電流は $-(V_{PT}/l) \times t$ で減少するように流れる。

(c) D 逆回復時

D が逆回復状態になると D の電流は逆方向に流れる。この逆回復電流をパルストランスが補償し、ダイオードのターンオフが終了する。パルストランスの電圧は 20V 程度であり、この電圧で逆回復を行っているため、逆回復損失の低減が期待できる。

(d) D の逆回復終了時

逆回復が終了すると、 D はターンオフし、負荷電流はパルストランスのみを流れる。ここで up' をオフし、 un をオンすると、次のモードに移行する。

(e) 下 IGBT ターンオフ時

I_o は全てパルストランスに流れており、 un がオンされると下アームの MOSFET はターンオン動作に入る。 I_o は i_{pt} と i_E に分流し、 i_{pt} は $-(V_{IN}/l) \times t$ で減少する。 i_{pt} がゼロになると、 D_{PT} は逆回復を経てターンオフする。

(g) D_{PT} 逆回復時

D_{PT} の逆回復動作が生じるが、 D_{PT} はパワーデバイスに寄生するダイオード D より逆回復特性のよいものを使用できる。

(f) 転流完了時

D_{PT} の逆回復が終了すると、全ての負荷電流が下 IGBT を流れ、転流が完了する。

図 3 動作回路

Fig. 3 Operation circuit

図4 波形の概形図

Fig. 4 Waveforms

3. 効率シミュレーション

〈3・1〉シミュレーション手法

PSIM の DLL ブロックを用いて、インバータシミュレーションモデルを作成し、IGBT1 つあたりの損失計算を行った。シミュレーションモデルでは、図 5 のように、スイッチング素子に流れる電流と両端電圧とを電流センサと電圧センサで DLL 内に読み込み、DLL 内に記述したプログラムにより損失計算を行っている。この手法は他の論文でも使用されているシミュレーション手法である。⁽²⁾

図5 損失計算モデル

Fig. 5 Loss simulation model

計算プログラムについては、スイッチング素子のデータシートを基に、 I_C - V_{CE} 特性、 E_{on} 、 E_{off} 、 E_{rr} - I_C 特性、 I_F - V_F 特性を直線に近似し、コレクタ・エミッタ間飽和電圧と各スイッチ

ング損失を算出する。データシートの近のを図 6, 図 7, 図 8 に示す。データシートはシミュレーションに使用した、2MBI100U4A-120(富士電機)の IGBT のものである。

図 6 では、 I_C に対する V_{CE} の値を決定し、 $I_C \times V_{CE}$ により導通損失を算出している。近似直線の傾きを K_1 とし、 $I_C=0$ となるところを V_o とすると、 V_{CE} は、

$$V_{CE} = (1 / K_1) \times I_C + V_o \quad (1)$$

と表せ、導通時間を t とすると IGBT の 1 パルスでの導通損失 $E_{on}[J]$ は、 $V_{CE} \times I_C \times t$ であるから、

$$E_{on} = \{(1 / K_1) \times I_C + V_o\} \times I_C \times t \quad (2)$$

となる。

また、ターンオン損失 $E_{son}[J]$ ・ターンオフ損失 $E_{soff}[J]$ ・逆回復損失 $Err[J]$ については、それぞれ傾きを K_2 、 K_3 、 K_4 として、図 7 より読み取ると、

$$E_{son} = K_2 \times I_C \quad (3)$$

$$E_{soff} = K_3 \times I_C \quad (4)$$

$$Err = K_4 \times I_C \quad (5)$$

となる。グラフの途中で傾きに変化がある時は、場合分けをして計算する必要がある。

最後に、図 8 は I_F - V_F 特性を示しており、ダイオードの導通損失を求める。IGBT の導通損失同様、 I_F に対する V_F の値を決定し、 $I_F \times V_F$ により導通損失を算出している。近似直線の傾きを K_5 とし、 $I_F=0$ となるところを V_o とすると、 V_F は、

$$V_F = (1 / K_5) \times I_F + V_o \quad (6)$$

と表せ、導通時間を t とすると IGBT の 1 パルスでの導通損失 $E_{on}[J]$ は、 $V_{CE} \times I_C \times t$ であるから、

$$E_{on} = \{(1 / K_5) \times I_F + V_o\} \times I_F \times t \quad (7)$$

となる。

また、この計算法で求められるのは 1 パルスで発生する損失(J)であるので、これらの値を 1 秒間積分し、損失(W)とする必要がある。

図6 コレクタ電流・コレクタ-エミッタ間電圧特性

Fig.6 Characteristics of Collector Current vs. Collector-Emitter voltage

図7 スイッチング損失・コレクタ電流特性

Fig.7 Characteristics of switchig loss vs. Collector Current

図8 スイッチング損失・コレクタ電流特性

Fig.8 Characteristics of Forward Current vs. Forward on voltage

〈3・2〉 シミュレーション結果

三相 PWM インバータのシミュレーションモデルを作成し、損失シミュレーションモデルを行った。シミュレーションモデルを図 9 に、シミュレーションに用いたパラメータを表 1 に示す。また、シミュレーション結果を従来型と提案型で比較したものを表 2 に示す。

今回従来インバータの 1 つの素子に対し、電流・電圧センサを接続し、シミュレーションを行った。DLL ブロックに電流・電圧センサの値を読み込み、損失計算とスイッチのオンオフを判断している。

図9 シミュレーション回路

Fig. 9 simulation circuit

シミュレーションでは理想状態とし、提案回路の逆回復損失をゼロと考えた。作成したシミュレータと富士電機製の損失シミュレータとを同条件で比較した結果、損失はほぼ一致した。これより、シミュレーション結果は妥当であると考えられる。

表 1 シミュレーションパラメータ

Table1. Simulation parameter	
直流電圧 V_{DC} [V]	800
出力ピーク電流 i_o [A]	52
基本波周波数 f_o [Hz]	50
スイッチング周波数 f_s [kHz]	15
力率 PF	0.8
変調率	0.8
出力[kW]	20
スイッチング素子	2MBI100U4A-120

提案回路では、ターンオン損失はほぼゼロであり、リカバリアシスト回路でのみ損失が発生する。発生する損失 $P_{son'}$ はパルストランスの 1 次 2 次側合成巻線抵抗を r_{PT} とすると、

$$P_{son'} = \int_0^{T_{on'}} (V_{PT} \cdot i_{PT} + r_{PT} \cdot i_{PT}^2) dt \quad (8)$$

となる。この式より、パルストランスに流れる電流を三角波に近似すると、

$$P_{son'} = \left(\frac{i_{PT} \cdot V_{PT}}{2} + \frac{i_{PT}^2 \cdot r_{PT}}{3} \right) T_{on'} \quad (9)$$

となる。パルストランス電圧 V_{PT} を 20V、 $T_{on'}$ を 1 μ s、 r_{PT} を 0.1 Ω 、 i_{PT} を 50A とすると、 $P_{son'}$ は 0.33mJ であり、 $f_s=15$ kHz

では、5.0W となる。また、理想状態としているため、逆回復損失はほぼゼロと考えている。

シミュレーション結果より、直流電源 800V において、損失合計は約 6 割低減され、効率は 2.2%改善された。これにより、提案回路の有効性が確認できた。

表 2 損失の比較

Table2. Comparison of losses

	従来型	提案型
IGBT 導通損失 $P_{on}[W]$	14.2	14.2
IGBT ターンオン $P_{son}[W]$	32.9	0
リカバリアシスト損失 $P_{son}[W]$	0	5.0
IGBT ターンオフ $P_{soff}[W]$	33.3	33.3
ダイオード導通損失 $P_d[W]$	4.83	4.83
逆回復損失 $P_{rr}[W]$	48.3	0
損失合計[W]	133.5	57.3
効率[%]	96.1	98.3

4. 動作波形

図 10 のような降圧チョッパ回路に提案回路を適用し、直流電圧 300V、出力電流 25A において、スイッチング試験を行った。このときの動作波形を図 9 に示す。下アームのパワーデバイスをスイッチングさせ、上アームのパワーデバイスの逆回復電流をパルストランスにより補償する。

図 10 スイッチング試験回路

Fig.10 Switching examination circuit

図 11 は、降圧チョッパの IGBT がターンオンするときの波形である。コレクタ電流 i_C 、コレクタ・エミッタ間電圧 V_{CE} 、出力電流 I_o を示しており、従来回路と提案回路のターンオン波形を比較したものである。従来型では逆回復電流により i_C のピーク値は 58A まで上がっているのに対し、提案型では 25A に低減されている。これより、逆回復電流が低減

されていることがわかる。

(a) 従来型

(b)提案型

図 11 動作波形

Fig. 11 Waveform

図 12 は、IGBT で生じる損失 $V_{CE} \times i_C$ を示している。従来型では逆回復電流により i_C のピーク値は 68A まで上がっているのに対し、提案型では 36A に低減されている。提案型は、図 3(d)の期間に D の逆回復は完了しており、(e)の期間では、 D_{PT} の逆回復電流の影響を受けているが D_{PT} はパワーデバイスに寄生するダイオードより逆回復特性のよいものを使用できるため、逆回復電流は従来型と比べ、逆回復電流は低減されている。また、 $V_{CE} \times i_C$ (ターンオン損失) も約 3 分の 1 に低減された。

5. まとめ

本稿では、ターンオン損失、逆回復損失の低減を目的としたリカバリアシストインバータを提案した。提案回路について、シミュレーションにより効率評価を行い、直流電源 800V 出力 20kW インバータにおいて、損失合計は約 6 割低減され、効率は 96.1 から 98.3 と、2.2%改善できることを確認した。また、スイッチング試験により、逆回復電流が低減可能であることと、 $V_{CE} \times i_C$ (ターンオン損失) が約 3 分の 1 に低減されることを確認した。

シミュレーションは理想状態であったが、実際は逆回復

やターンオン損失が発生する。今後実機において、これらの損失が全体効率にどれだけ影響するか検討していく予定である。

【質 疑】

富士電機システムズ(株)・松尾 浩之 氏

図 12 損失波形

Fig. 12 Loss Waveform

【質問 1】 パルストランスの発生電圧を 20V としているが、設定理由はありますか。

【回答 1】 寄生ダイオードはパルストランス電圧により逆回復を行っているため、パルストランス電圧を大きくすると逆回復損失が増加すると考えられます。また、パルストランス電流の立ち上がりの傾きは $(V_{PT}/L) \times t$ となり、パルストランス電圧 V_{PT} に比例します。よって、パルストランス電圧を小さくすると、パルストランス電流の立ち上がりが遅くなります。これらを考慮にいれ、20V 程度のパルストランス電圧としています。

【質問 2】 シミュレーションではターンオン、逆回復損失をゼロとしています。動作原理上、寄生ダイオード D と並列ダイオード D_{PT} は必ず逆回復損失が発生すると思います。どの程度の損失が発生するか推定していますか。

【回答 2】 従来回路では、寄生ダイオードが逆回復する際、入力直流電圧が印加されていましたが、本回路では、パルストランス電圧により行っています。そのため、直流電圧 400V、パルストランス電圧 20V とすれば、約 20 分の 1 程度に低減できます。正確な数値はまだ確認できていないのですが、寄生ダイオードのものより、逆回復電流が少なく、高速なものを使用することができるため、低損失になると考えています。

立命館大学・川畑 良尚 氏

【質問 1】 実機によるデットタイムの設定はいくつですか。

【回答 1】 今回、デットタイムは 2us 程度で実験を行っております。

【質問 2】 デットタイム時間を変えることによって、どのように効率が改善されますか。

【回答 2】 流す電流が大きくなると、リカバリアシスト回路による逆回復時間も長くなるため、デットタイムの設定を変える必要がありますが、デットタイムの設定により、効率は大きく変化しないと考えています。

文 献

- [1] Mochikawa Hiroshi, Koyama Tateo “Innovative Circuit Technology for More Compact and Effective Inverters” TOSHIBA review Vol.61 No.11 pp.32-35 (2006).
餅川宏、小山建夫、「小型・低損失インバータを実現するための新回路技術」、東芝レビューVol.61 No.11、 pp.32-35、(2006)
- [2] Daisuke Matsumura, Junichi Itoh : “Effects of High-Frequency AC Link Converter by Using Reverse Blocking IGBT” SPC-05-47,2005 (in Japanese)
飯田 貴志、伊藤 淳一 “高周波 AC リンクコンバータにおける逆阻止 IGBT の効果” SPC-05-47,2005 pp7-12

(2009 年 6 月 13 日発表)

(株)ジーエス・ユアサ パワーサプライ ・ 山口 雅英 氏

【質問 1】 リカバリアシストに必要な電力(パルストランス電力)はトータルでどの程度ですか。

【回答 1】 式 8 より、パルストランス電圧 V_{PT} を 20V、 T_{on} を 1 μ s、 r_{PT} を 0.1 Ω 、 i_{PT} を 50A とし、パルストランス電流を三角波として近似いたしますと、リカバリアシスト回路の損失は 0.33mJ となり、スイッチング周波数 $f_s=15$ kHz では、5.0W 程度となると考えております。

入江 寿一 氏

【質問 1】 効率の測定でパルストランス 1 次側の電力は入力電力に入っていますか。

【回答 1】 今回の効率シミュレーションでは、入力電力はインバータの入力電力のみで計算した値となっています。

ダイキン工業(株) ・ 浅野 能成 氏

【質問 1】 20kW の容量で評価していますが、小さい容量と大きい容量で、どちらのほうが効率改善効果がありますか。

【回答 1】 大容量、入力電圧が高いものになりますと、導通損失に比べスイッチング損失が支配的になってきます。よって、ターンオン損失・逆回復損失の低減を行っている本回路では、大容量・高電圧のほうが効率改善効果が見込まれます。また、高電圧のものになりますと、寄生ダイオードの逆回復損失も増加しますが、本回路ではパルストランス電圧で逆回復を行っています。これより、低電圧のものより、高電圧のものほうが逆回復損失の低減効果があり、効率改善に有効であると考えています。