次世代半導体デバイス開発と加工技術*

垂井 康夫**

*Development of Next Generation Semiconductor Devices and Fabrication Technology/
Yasuo TARUI*

Key words: next generation semiconductor device, fabrication technology, excimer laser lithography, X-ray lithography, MOS DRAM

1. はじめに

半導体集積回路は微細加工技術の進歩を中心として集積度のたゆみない増加と、これに伴う信頼性などの性能と機能当たりの経済性の向上によって発展が続けてきた。この発展は今後も性能と経済性の向上する限り続くものであって、少なくとも今後10年間は進歩を続けると予測する。今後重要となるのは、やはり今までと同様に微細加工技術と材料技術であるが、今後は半導体内および半導体上共にますます立体的な構造となることからそのような立体的構造における技術が要求されて行くと考えられる。

一方、集積度が大きくなり、応用分野が広がると共に特定用途へのIC、いわゆるASIC (Application Specified IC)への対応も一部の加工技術に関しては必要となってくると思われる。

ここではまずプロセス技術の先端を切る次世代半導体としてのメモリーの今後の発展予想について述べ、続いてこれらに対応する微細加工技術について、リソグラフィ技術を中心に展望する。個々の技術については続く解説において詳細に述べられているので、ここでは出来るだけ技術の流れと各々の特徴について述べることにする。

2. 次世代半導体デバイス

次世代半導体デバイスとしてはシリコンICのみでなく、GaAs ICあるいは単体デバイスも含むべきであるが、微細加工技術としては共通的な部分が多く、従

来からMOSメモリーが常に新しいプロセス開発の牽引力となってきたので、ここではMOSメモリーで代表することとする。

2.1 メモリーの集積度とデザインルール

メモリーの中でもDRAM[†]はビット当たりの素子数も少なく最も高集積が得られるので、最先端を切って開発され、ICのトレンドを示す指標的な存在であるので、まずDRAMについて述べる。

MOSトランジスタの可能性から考えた、今後10年の集積度増加の予想を図1に示す。競争の激しさから多少凸凹はあっても大勢はこの程度と考える。予想されるデザインルールを図中にも示した。

DRAMに関しては微細化においてもその記憶用キャパシタンスの値を保つために工夫がなされており、筆者らも、高誘電体材料の光CVDの研究を行っている¹⁾。いろいろの工夫がなされた後ゲインセルあるいはSRAMなどへ重点が移ることもあり得るが、図1の縦軸は集積素子数となっており、DRAMのみならず一般的なトレンドとしても見る事ができる。

2.2 立体化、3次元化

リソグラフィによる平面方向の微細化を補って大集積化に重要な役目を果たしているのがデバイスの立体化である。ここで取り入れられつつあるのがトレンチ(深い溝)構造である。

このような立体化DRAMの極限的な構造がTI社から発表された図2²⁾である。この構造はトポロジカ

[†] Dynamic Random Access Memory: MOSトランジスタのゲートに蓄えられた電荷が放電するのに時間がかかるのを利用して一時的に記憶し、時々リフレッシュすることによって記憶を続けるメモリーで、1トランジスタで1ビット記憶出来ることから高集積の先端を切って開発されている。

* 原稿受付 昭和62年8月10日

** 東京農工大学工学部 (小金井市中町2-24-16)

図1 チップ当たりの素子数の年次変化と予想

図2 トレンチ内に加工した DRAM セルの例²⁾ 図3 トレンチの上部に加工した DRAM セルの例³⁾

ルには無駄がなく素晴らしいものであるが、その製法がトレンチを掘ってから内部のトランジスタなどの細工をする点難しく感じる。

今一つの方法はトレンチキャパシタの上にトランジスタを作っていく方法で、図3³⁾は同じ学会で日立から提案されている例である。この場合トランジスタは絶縁物上の SOI 構造をとっている。

以上の例はトランジスタについての積み重ねではないが、一般的にトランジスタなどの能動デバイスを多層に構成する方法を3次元回路とよび、工業技術院の次世代プロジェクトでも研究が進められている。

3次元回路について注意すべき点は、単に集積度の増加による集積度の増加をねらっても、歩どまりの低下、生産時間の長くなる点などから不利で、二次元的な微細化による方法に勝ることは出来ないことである。すなわち多層化が生きる使い方が開発され、実用化されて行くべきであると考える。

3. リソグラフィ

上に述べたように次世代と見なされる 16 M ビットにおいては $0.7 \sim 0.5 \mu\text{m}$ 、64 M、256 M ビットではさらに微細なリソグラフィを必要としている。これらに対する見通しを述べよう。

3.1 現在の転写装置の問題点

現在超 LSI に対するリソグラフィの主力は、超高圧 Hg(水銀)灯の 436 nm の g 線、および数少ないが 365 nm の i 線を光源に用いた縮小投影転写装置である。これらの装置においては、超高圧 Hg 灯からの光を平行光線にしてレチクルとよばれる 5 倍あるいは 10 倍の拡大マスクに照射し、これを通過した光パターンをレンズによってウエハ上に投影する。

4 M ビット DRAM が必要とする線幅は $0.8 \mu\text{m}$ 程度と見られている。この領域までは既に縮小転写装置が開発市販されている。問題はその先である。

一般にレンズの解像度 R および焦点深度 d は次式で表される。

$$R = \beta \frac{\lambda}{NA} \quad (1)$$

$$d = \pm \frac{\lambda}{2(NA)^2} \quad (2)$$

ここで、 λ : 露光波長、 NA : レンズの開口数でウエハに入射する開き角を θ としたとき $NA = \sin \theta$ 、 β : 理論限界は 0.5 とされ、実用的には 0.8 くらいの数値が使われる。

従って、焦点深度の減少を最小限にして解像度を上げるためには波長 λ を短くするのが最も有効である。しかし、波長を短くするにはレンズ材料に問題がある。すなわち、一般的にランプ光源など光の波長に、ある程度の広がりがあると、レンズを通したとき色収差を起こす。この色収差を防ぐためには屈折率の違う複数材料を組み合わせ、いわゆる「色消し」を行う必要

がある。単一の材料としては、合成石英は180 nm程度の光まで透過させるが、使いやすい他の材料が得にくいいため、実用的に色消し光学ガラスレンズが使えるのは図4に示すように、300 nm程度と見られていた。

このようなことから、1年程前までは0.5 μm 以下の転写リソグラフィは光の波長を短くした極限であるX線を用いるほかないということで、X線露光に力が注がれた。

3.2 X線転写

容易にX線を発生させる方法は、金属、シリコンなどに電子ビームを当てて、電子を励起して、これが元に戻るときに発生するX線を用いるものである。この方式は簡単であり、現在既に、この方式による0.5 μm までのステップが開発、市販されているが、この方式はX線への変換効率が小さいため、平行光を得るため線源とウェハを離すと露光時間が長くなるので、更に強力なX線を求めて開発が進められている。

その内でも、最も強力な平行性のよいX線を発生させるものとして期待されているのがSOR(シンクロトロンオービタルラジエーション)であり、リソグラフィへの応用を目指して、小形SORの開発が各所で進められている。SORでは光速に近い速さの電子を磁界によって曲げたときに軌道の接線方向に放出される電磁波を利用する。放出されるエネルギーを大きくするためには電子の速度を大きくとることが必要で、この高速電子を曲げるには強力な磁界が必要であり、小形化は工学的に限界がありそうである。

電子技術総合研究所の富増部長によれば⁴⁾、リング自体の直径は常伝導を使って5 m程度、超伝導を使って3 mくらいが限界で、リソグラフィに使うためには、SOR光取出しのための真空ダクト、真空ポンプ、SOR光照射室などを加えると12 m $\times$ 12 m程度の大きさとなるが、この大きさは何とか半導体工場に入り得る大きさと考えられる。

しかし、X線にはまだいくつか問題がある。その最も大きいのはマスクの問題である。X線による転写は今のところ一対一の露光のみである。従って、マスクは原寸で精密なものを作らねばならない。しかもX線は物質を通過する力が強いから、マスク原板で、吸収材の厚みが光の時よりも厚くなる。実際例として、金を用いて0.7 μm 程度が用いられている。従って線幅が0.5 μm から始まって、将来は0.1 μm へ向かうためには、吸収材の厚みも工夫して減らすにしても、縦横比が大きくなって製作も段々と困難となる。さらにこの吸収材はX線を通す薄い保持材の上に、応力が問題とならないように形成しなければならない。更にこ

のように精密で凸凹の大きいマスクの洗浄、検査は困難となるし、修正となるとほとんど不可能となるのではないかと見られている。

この問題を解決するのは、X線における縮小光学系の開発である。このような方向の多層膜反射鏡の調査検討もなされている⁵⁾。1/3縮小で1 mm $\times$ 1 mmの面積への転写の可能性も示されている⁶⁾。より大きい面積へ高精密度転写と位置合わせが可能となれば超々LSIへ応用の可能性もある。

3.3 エキシマレーザリソグラフィ

このようなX線への挑戦が進められている中で、去年3月に重要な発表が行われた。この注目すべき論文はAT & Tベル研究所のPol氏による「レーザベースディープUVウェハステップ」⁷⁾である。

上に述べたように、光学縮小投影装置の使用波長を短波長化するためには、色収差補正の必要上、その波長を通過させる材料で、屈折率が異なる材料を複数種類そろえねばならないので、むしろ努力はその方向へ向けられていた。

ところが、ベル研の発表は色収差の原因である波長幅を徹底的に狭くする方向をとった。エキシマレーザは、それ自体波長幅は小さい。波長は用いるガスによって変わり、ここで用いられたKrFの場合、波長は248.8 nmであり、波長幅は0.8 nmである。

ベル研では、この波長幅を0.007 nmまで2けた下げることによって、色収差の原因を絶ち、レンズ系として石英のみを用いるレンズ系を可能とした。

波長幅を狭めるためには、最初の発表においては帯域フィルタとして働くエタロンを光路に挿入することによって行われたが、昨年12月には注入同期形エキシマレーザを用いることによって元々の波長幅を0.005 nmとして光強度を強めることによって露光時間も3 sと短縮した⁸⁾。

一方、波長幅を狭める方向は松下電器においても研究が進められている⁹⁾。この場合は注入同期形でなくて、光学的な同調器のみで波長幅を狭めても、レーザの出力は50%にしか下がらないとのことで、使用するレジストも開発して短い露光時間を実現している。

さらに本年5月に行われたVLSIシンポジウムのランブセッションでの松下電器からの発表によると、この目的の寸法が990 $\times$ 285 $\times$ 500 mm程度の大きさのコンパクトレーザの開発が出来たとのことである。

エキシマレーザはガスをArFとすることによって194 nmと短くなり、レンズの改良、レジスト材料と構成の改良、焦点合わせ機構の改良などによって、0.2~0.25 μm 程度の領域まで展望がひらけたと考え

図4 転写装置に用いる光の波長

られる。更にこれより微細な領域については真空紫外光や軟X線を光源とした反射型の縮小光学系などが $0.1\mu\text{m}$ への道を探ることになる。

この見通しは本質的な部分の大筋に関するものであり、これらの微細領域で実用化していくためには正確な石英レンズの製作技術、マスクとウエハ間におけるアライメント技術、これらを可能にする精密機械光学に期待されるところが大きいのである。

以上の転写装置に用いる光の波長とその波長で使い得るレンズの種類を図4に総合的に示した。

3.4 ビーム描画技術

以上の転写技術と並んで、パターン発生用の電子ビーム描画技術も重要である。転写におけるマスク原画も、電子ビームによるパターン発生によって作られている。筆者らは昭和42年にコンピュータ制御による電子ビーム描画装置を開発した¹⁰⁾が、その後20年、精度並びに高速性において飛躍的な進歩をとげている。

例えば最近NTT厚木通研から発表されたEB60では100mm直径のシリコンウエハに $0.5\mu\text{m}$ 線幅のDRAMパターンを描いたとき、1時間当たり20枚の描画能力と報告されている¹¹⁾。

ビームを使う技術としては、いま一つイオンビームを使う方法がある。こちらは直接不純物イオンを指定のパターンどおりに打ち込めるなどの特徴もあるが、リソグラフィとしても興味がある。

イオンビームでは2次電子放出などの距離が電子ビームに比べて小さいから、より微細な線を描ける可能性がある。レジストに対する感度も、1000倍以上大きい。一方、ビーム電流が大きく取れない欠点がある。もし、このビーム電流を画期的に増やすことができれば、リソグラフィとしても実用されるようになるかもしれない。

一般的にこれらのビーム技術はどこに使われるか？第1にはマスクの描画、第2には新しいICの開発、第3にはこれからますます重要になってくるASICの分野である。この分野への適用を広げていくためには、使いやすい形でのパターン設計と電子ビーム描画の直結が望ましく、これを行うことによって、スループットの向上が行われ、ASIC分野が更に広がるであろう。

しかし、メモリーなどの量産のリソグラフィには将来も使われないであろう。

4. ま と め

以上次世代半導体デバイスと、それに必要となるリソグラフィ技術を概観した。このほかにも立体化、三次元化を実現するのに必要なエッチング技術、SOI*技術なども重要である。またクリーン度を増すための無人化、すなわち自動化も必要性を増している。全般的に言えることは、加工の機構は電子的、あるいは化学的であっても微細加工装置としてはすべて精密機械として完成しなければならないものであり、精密工学に期待されているところ大である。

文 献

- 1) K. Yamagishi and Y. Tarui: Photo-CVD of Tantalum Oxide Film from Penta-methoxy Tantalum for VLSI Dynamic Memories, Japan. J. Appl. Phys., 25, (1986) L 306.
- 2) W. F. Richardson, D. M. Bordelon, G. P. Pollack, A. H. Shah, S. D. S. Malhi, H. Shichijo, S. K. Banerjee, M. Elahy, R. H. Womack, C. P. Wang, J. Gallia, H. E. Davis and P. K. Chatterjee: A Trench Transistor Cross-Point Dram Cell, IEDM 85, (1985) 714.
- 3) H. Sunami: Cell Structures for Future Dram's, IEDM 85, (1985) 694.
- 4) 富増多喜夫: 産業用小型SOR装置, 電気学会雑誌, 106, 9 (1986) 15.
- 5) K. Hoh and H. Tanino: Feasibility Study on the Extreme UV/Soft X-ray Projection-Type Lithography, 電総研集報, 49, 12 (1985) 983.
- 6) H. Matsumura: Theoretical Consideration on New Reflection Type-X-Ray Lithography, 電総研集報 (1986) 17.
- 7) V. Pol, J. H. Bennewitz, G. C. Escher, M. Feldman, V. A. Firtion, T. E. Jewell, B. E. Wilcomb and J. T. Clemens: Excimer Laser-Based Lithography; A Deep Ultraviolet Wafer Stepper, Proc. SPIE's Santa Clara Symp. on Microlithography, 633, (Mar. 1986) 6.
- 8) J. H. Bennewitz, G. C. Escher, M. Feldman, V. A. Firtion, T. E. Jewell, V. Pol, B. E. Wilcomb and J. T. Clemens: Excimer Laser-Based Lithography for $0.5\mu\text{m}$ Device Technology, IEDM 86, (1986) 312.
- 9) M. Sasago, M. Endo, Y. Hirai, K. Ogawa and T. Ishihara: Half-micron Photolithography using a KrF Excimer Laser Stepper, IEDM 86, (1986) 316.
- 10) 垂井康夫, 伝田精一, 馬場玄武, 宮内 栄, 田中一光: 集積回路用電子ビーム露光装置の試作, 電子通信学会論文集, 51-C, 2 (1963) 74.
- 11) M. Fujinami, N. Shimazu, T. Hososawa and A. Shibayama: EB 60: An Advanced Wafer Direct EB Exposure System for High-Throughput, High-Precision Sub-micron Pattern Writing, Abstr. of 30th Int. Symp. Electron Ion and Photon Beams, B-4 (May 1986).

* Silicon on Insulator の略で、三次元回路はこの構造を2層、3層と重ねて作られる。