高速電子ビームリソグラフィ*

島津信生** 露寄晴夫**

High Speed Electron Beam Lithography / Nobuo SHIMAZU and Haruo TSUYUZAKI

Key words : electron beam, lithography, LSI, direct wafer exposure, electron optics, XY stage, submicron pattern, resist

1. LSI 多品種少量生産における EB 直描技術

半導体集積回路は LSI から超 LSI へとその進歩は著しい。この進歩は LSI パタンの微細化・高密度化で高性能を得、大量生産で低価格化を図って達成されてきた。これに加えて最近では、ASIC (Application Specific Integration Circuit) と呼ばれるユーザの特別仕様に合わせた LSI が重要視されている。これは多品種少量であるため、LSI 設計から製造までの期間 (TAT: Turn Around Time) の短縮と、少量でも安価に製造できる技術の確立が必要となってきた。電子ビームでウエハに直接 LSI パタンを描画する技術、すなわち EB 直描技術はマスクが不要なリソグラフィ技術である。マスクは、製造のほか、検査工程と保管が必要で、多品種少量の LSI の生産性向上には阻害要因である。さらに、EB 直描ではデータを介して LSI 設計用 CAD と直描装置を直結して、設計から製造までの一貫したシステムが構築できるため、多品種少量生産に最適の露光技術として期待されている。他方、極めて微細な構造を持つ新半導体素子の研究開発

も将来の LSI にとって重要である。超微細なパタンを任意に発生できる EB 直描はこの分野に対しても威力を発揮している。

2. EB 直描の技術課題

EB 直描における高精度化と TAT 短縮に向けた技術的な取組みを表 1 に示す。

2.1 微細パタンの形成

微細パタンの形成には、(1) ビームエッジ分解能 (ビームのぼけ) と (2) レジストのパタン分解能の向

表 1 EB 直描の技術課題

目 標	技 術 課 題	基盤となる技術
高精度化	ビームエッジ分解能向上 レジストレーション (合わせ描画) の高精度化 偏向ひずみ補正/ウエハ変形 (チップひずみ) 補正 近接効果の補正 レジストパタン分解能向上 (高感度が前提) 新 EB プロセス法 (多層レジスト, SIEL 法)	システム設計技術 電子光学系設計技術 LSI 製造プロセス技術 計算機処理技術 制御技術 回路技術 (アナログ/デジタル)
TAT 短縮	データ処理の高速化 高速 EB データ変換 (多重露光除去, 白黒反転) 近接効果補正演算の高速化 高速データ転送 露光装置の高速化 可変成形・ベクタ走査・静電二段偏向 電子光学系の低収差化・クーロン効果抑制 連続移動描画方式/大偏向描画方式 オーバーヘッド短縮 高速計算機制御 専用高速回路 (デジタル/アナログ) 高速高精度機構系 高速マーク検出装置	機械設計技術 計測技術 画像処理技術 シミュレーション技術

* 原稿受付 昭和 62 年 9 月 8 日

** 正 会 員 日 本 電 信 電 話 (株)
(厚木市森の里若宮 3-1)

上、および(3) 近接効果の補正技術が必要である。照射時間の短縮にはビーム電流の増大が必要であるが、ビーム電流密度を高めて、(1) のビームエッジ分解能を向上させるには電子光学系の低収差化が必要である。また、ビーム電流の増大に伴い発生するクーロン効果によるビームぼけの低減も課題である。

(2) ではレジストの高感度化と直描用レジストとしてドライエッチング耐性^{1)~3)} の付与を前提とした分解能の向上を必要とする。

(3) は、下地基板からの反射電子が照射パターンあるいはその近傍のパターン形成に与える影響を、照射量や照射パターン形状の補正で低減するものである。これにはシミュレーションや画像処理等の計算機処理が必要である。近接効果に対してはプロセス側からの取組みも行われている。多層レジスト⁴⁾⁵⁾ は EB 照射の対象となる最上層のレジスト膜厚を薄くできるため、近接効果の影響を小さくできる。微細パターン形成を目指した新たな EB プロセスの開発も行われている。NTT 電気通信研究所で開発された SIEL 法⁶⁾ は図 1 に示すようにレジストの上層領域のみの EB 照射 (図 1 (a)) でパターン形成を行う方法である。すなわち、この部分に凹凸を設け (同図 (b))、マスク材料を塗布 (同図 (c)) 後、エッチングを行いレジスト上層部にマスクを形成

最小線幅 0.2 μm の LSI パターン形成
図 2 SIEL 法による描画パターン

(同図 (d)) し、さらにエッチングを行ってレジストパターンを形成する。この方法は下地基板からの反射電子の影響がほとんどなく、また高感度なパターン形成法 ($5 \mu\text{C}/\text{cm}^2$) でもある。SIEL 法で形成した 0.2 μm の線幅のレジストパターンを図 2 に示す。これは 0.2 μm のエッジ分解能のビーム照射で形成されており、従来法では 0.5 μm のパターン形成が限界であった。

2.2 合わせ描画の高精度化

LSI の集積度向上にはパターンの微細化とともに各層間の合わせ精度の向上が重要である。実際、隣接するパターンを近接配置できる限界は、パターン寸法と合わせ余裕寸法の和である。例えば、0.5 μm ルール (最小パターン寸法 0.5 μm) の LSI パターンの描画には 3σ 値で 0.1 μm の合わせ精度が要求される。また、電子光学系の設計限界からビームの偏向領域がチップ寸法以下に制限される場合が多い。この場合、偏向領域をつないで描画をするが、その際同一層内でのつなぎ誤差は 0.05 μm を超えてはならない。このような高精度描画を、EB 直描ではウエハの変形 (チップの変形) と露光装置自身の誤差 (特に偏向ひずみによる描画誤差) を補正することで達成している。これらの補正には、補正方式の設計のほか、補正演算を高速で実行するためのデジタル回路技術、高速高精度にマーク位置検出をするための信号処理技術が必要とする。

2.3 多品種少量生産に向けた TAT の短縮

TAT 短縮には LSI 設計データの処理の高速化とパターン描画の高速化が必要である。このほか、描画したパターンの検査結果を設計あるいはパターン描画にフィード

表2 NTT電気通信研究所で開発したEB直描装置

装置名(開発年度)	主な開発目標	特 徴	ビーム方式	加速電圧 (kV)	最小線幅 (μm)	スループット* (枚/h)
EB 55 (1980)	高精度化	3次元レジストレーション方式	可変成形	30	0.5	1
EB 57 (1982)	つなぎ誤差解消	10 mm 角大偏向	2段偏向	20		7
EB 60 (1985)	高速化	連続移動描画方式	ベクタ走査	30, 15		20 (80)
EB-F (1986)	新素子開発用	0.1 μm 微細 EB プローブ	スポットビーム	50, 20	0.1	

* 4" ウエハ 1h あたりの描画枚数。最小線幅 0.5 μm (10^8 照射/ウエハ) のパタン描画とレジスト感度 $5 \mu\text{C}/\text{cm}^2$ を前提。
() 内は最小線幅 0.8 μm (10^8 照射/ウエハ) のパタン描画を前提。

ドバックすることも重要であるが、この点については現状ではほとんど人手に頼っており自動化は今後の課題である。

LSI の設計データの処理は設計データを EB 露光装置のデータ形式に合わせて変換することであるが、その場合、同一領域への多重露光の除去や、照射領域の反転（白黒反転）処理が行われる。また、近接効果の補正もここでされる。LSI のパタン数の増加に伴い、これらの処理時間が大幅に増える傾向にあるため処理アルゴリズムの工夫や処理の専用ハードウェア化などの取組みも必要とされている。

パタン描画の高速化には前述のレジストの高感度化やプロセスの工夫のほかに、露光装置の高速化が重要である。露光装置の高速化は高精度化、特にパタンの微細化と相反する。一般にパタンの最小寸法の二乗に反比例してビーム照射回数が増える。また、微細化に必要なビームエッジ分解能の向上はビームの電流密度を大幅に低下させるため全体の照射時間が長くなる。このため、高精度化と生産性向上の両立を目指した露光装置の開発が進められてきた。

3. EB 直描用露光装置の開発

これまで NTT 電気通信研究所で開発してきた EB 直描用露光装置を表 2 に示す。EB 55⁷⁾ は 0.5 μm 描画可能な高精度露光装置の実現を目指したもので、特に 3 次元レジストレーション方式により高精度 EB 直描技術を確認した。EB 57⁸⁾ はビームの大偏向による露光動作の高速化と、チップ内におけるビーム偏向領域のつなぎの一掃を目指したものである。EB 60⁹⁾ は EB 55 と同じ高精度を維持したままで、EB 55 の 20 倍の高速化を目指した装置であり、以下に高速化技術について述べる。なお、EB-F¹⁰⁾ は極めて微細なパタン描

図3 EB 60 システム構成

画が可能であり、新半導体素子の開発用である。

3.1 EB 60 のシステム構成

図 3 に EB 60 のシステム構成を示す。パタンデータは高速データチャンネルでデータ制御系内の大容量メモリーに転送される。データ制御系は、制御計算機の制御下でパタンデータに対し、チップの変形と偏向ひずみの補正演算、およびレーザー測長情報のビーム位置へのフィードバックのための演算を行う。ここでの演算は最大 1600 万回/s の照射に対応でき、結果はアナログ偏向系を経て電子光学系に出力される。信号処理系はマーク検出やウエハの高さ測定を行う。

3.2 連続移動描画方式

大ビーム電流を得ようとするとき偏向領域が小さくなる。ウエハをステップ移動させて描画を繰り返すステップ・アンド・リピート描画方式では、ステップ移動のむだ時間が生産性を損なうため、EB 60 では連続移動描画方式を採用することとした。

この方式でのパタン描画は、図 4 に示すように所定の矩形に成形されたビームが副偏向器によってパタン内をステッピングラスタ走査される。パタンの更新は

図4 EB 60 の描画動作

矩形に成形された電子ビームは副偏向器で走査されサブチップ内のパタンを描画する。サブチップの更新は主偏向器で行われ、この間のステージ移動でベルトが描画される。

副偏向器によるベクタ走査で行われる。サブチップの更新は主偏向器によるステッピングラスタ走査で行われる。この間、ウエハは連続的に移動してベルト内のパタン描画が進む。ベルトの更新はステージによるウエハのステップ移動で行われる。以下、これらを繰り返してウエハ全面の描画を完了する。

3.3 EB 60 の電子光学系¹¹⁾¹²⁾

EB 60 電子光学系設計の基本目標は、① 最小寸法 $0.5\ \mu\text{m}$ が描画可能な高解像度、② 高速描画制御性能、③ 照射時間短縮のための大ビーム電流の実現である。①の実現には低収差電子光学系の設計技術、②の実現には偏向器と焦点補正レンズの静電化を必要とする。また、③を満足するには、クーロン効果の抑制が不可欠であり、このためにビーム光路長を従来と比較して大幅に短縮した。

3.3.1 低収差設計技術

電子ビーム露光装置の光学系ではレンズ収差よりもビーム偏向で生じる収差の低減が課題となる。これにはできるだけ少ない設計パラメータで光学系諸元の最適化を図る必要がある。EB 60 電子光学系では、一様に分布する集束磁界と偏向電界が重ね合わされた系の低収差性に着目し、一様分布を出発点として電磁界分布を最適化する設計方法（一様電磁界方式）を確立し、偏向収差を低減した。

3.3.2 クーロン効果の抑制

ビーム電流の増大に伴い電子間のクーロン反発力でビームが広がり（クーロン効果）、解像度が低下する。クーロン効果はビームの横方向の広がりとエネルギー分散の増加を生じ、前者は直接的に、後者は光学系の色収差の増加を通してビームぼけを増大させる。クーロン効果はビーム光路長を短縮し、開き角を大きくすることで低減される。しかし、光路長を短くするとレンズ設計が困難になり、また、開き角を大きくすると光学系の幾何収差が増大する。そこで、光路長と開き角は最適化によって決定した。最適化においては、ビーム横方向広がり、色収差、幾何収差の3つのビームぼけ成分を考慮した。この結果、ビームエッジ解像度 $0.2\ \mu\text{m}$ を満たすことが可能なビーム光路長 $420\ \text{mm}$ (EB 55 の $1/2$)、開き半角 $6.2\ \text{mrad}$ を定めた。

短い光路長の中に、静電型的主偏向器と副偏向器を直列に配置するには、従来のように収差を偏向系ごとに単独に評価するのでは不十分であり、偏向系の相互作用による収差の評価が不可欠である。このため、多段偏向理論¹³⁾を発展させ、相互作用で発生する収差の計算を可能とし、最適な配置を決めた。

3.3.3 ビーム制御の静電化

高速なビーム偏向や焦点補正には、磁界形コイルよりも渦電流の生じない静電形の偏向器やレンズの方が適している。そこで、EB 60 ではすべての偏向器と焦点補正レンズを静電化した。焦点補正レンズとしては、磁界レンズ内の電位を変えてビーム速度を変化させて焦点位置を変えるインレンズ形静電補正レンズを考案し、低電圧かつ高速な焦点補正を可能とした。

3.4 EB 60 の機構系¹⁴⁾

EB 60 のステージは対物レンズからの界浸磁場内に置かれている。連続移動描画方式ではステージが磁場内を移動することで発生する渦電流がビーム軌道を変化させて描画精度を劣化させる。この渦電流はステージ構成材料の比抵抗に反比例するが、不導体材料では電荷のチャージアップが描画精度を劣化させる。このため、EB 60 のステージでは比抵抗を $200\ \Omega\text{cm}$ にした半導電性セラミックス (SiC) を構成材料とした。

ステージの構造は従来の XY 2 段構成を平面一段構成として軽量化を図り、平面しゅう動案内の採用で位置決め時の残留振動の低減と定速移動時の案内機構からの高周波振動の発生を抑制した。

ステージ制御系は He-Ne レーザによる 3 軸測長

系, DC モータとローラスクリューから成る駆動系, 定速度と位置決め制御を実行する制御回路等から成る。これらにより, EB 60 のステージは最高速度 160 mm/s, 10 mm 間を 150 ms で移動してその際の残留振動は ± 10 nm 以下, ヨーイング誤差 $\pm 3 \mu\text{rad}$ 以下を実現した。

これらの高速化技術により, EB 60 は最小線幅 $0.5 \mu\text{m}$ の LSI パターンを 1 時間あたり 20 枚 (10° 照射/ $4''$ ウエハ) 処理可能とした。さらに, $0.8 \mu\text{m}$ の ASIC の描画 (10° 照射/ウエハ) では, 加速電圧を 15 kV, 偏向領域を 5.2 mm とすることで 80 枚/h の処理を実現した。

4. む す び

電子ビームリソグラフィはプロセス技術の向上と露光装置の高性能化の 2 本立てで進められている。特に, 露光装置の開発は, 電子光学系, 機械, 回路といったハードから描画制御ソフトに至る広範な技術を必要とする。また, 多品種小量生産の効率化には, EB 直描技術と LSI 設計用 CAD 技術を統合したシステム構築を要し, 総合的な技術開発を必要としている。この技術開発は, 高付加価値 LSI の生産へと重点を移していかざるを得ない今後の日本の半導体生産にとって不可欠であると考えている。

参 考 文 献

- 1) K. Harada, O. Kogure and K. Murase: Poly(Phenyl Methacrylate-Co-Methacrylic-Acid) as a Dry-Etching Durable Positive Electron Resist, IEEE Trans., ED-29, (1982) 518.
- 2) S. Imamura: Chloromethylated Polystyrene as a Dry Etching-Resistant Negative Resist for Submicron Technology, J. Electrochem. Soc., 126, 9, (1979) 1628.
- 3) T. Matsuda, K. Miyoshi, R. Yamaguchi, S. Moriya, T. Hosoya and K. Harada: Submicrometer Electron-Beam Direct Writing Technology for 1-Mbit DRAM Fabrication, IEEE, ED-32, 2, (1985) 168.
- 4) K. Harada, K. Miyoshi, H. Namatsu and S. Moriya: High Throughput Submicron E-Beam Direct Writing Process Using Highly Sensitive Positive Resist, FBMG, Microcircuit Engg., 83, (1983) 313.
- 5) M. Morita, A. Tanaka, S. Inamura, T. Tamamura and O. Kogure: High Resolution Double Layer Resist System Using New Silicone Based Negative Resist (SNR), Japan. J. Appl. Phys., 22, (1983) L 659.
- 6) T. Matsuda, T. Ishii and K. Harada: Superficial Image Emphasis Lithography, Appl. Phys. Lett., 47 (2), (1985) 123.
- 7) M. Fujinami, T. Matsuda and K. Takamoto: Variably Shaped Electron Beam Lithography System, EB 55: I. System Design, J. Vac. Sci. Technol., 19, (1981) 941.
- 8) S. Moriya, K. Komatsu, K. Harada and T. Kitayama: A Large Angle Electrostatic Deflection, Variable Shaped, Electron Beam Exposure System, J. Vac. Sci. Technol., B 1(4), (1983) 990.
- 9) M. Fujinami, N. Shimazu, T. Hosokawa and A. Shibayama: EB 60: An Advanced Direct Wafer Exposure Electron-beam Lithography System for High-throughput, High-precision, Submicron Pattern Writing, J. Vac. Sci. Technol., B 5(1), (1987) 61.
- 10) K. Iwadate, R. Yamaguchi, K. Hirata and K. Harada: A Novel High-speed Nanometric Electron Beam Lithography System: EB-F, J. Vac. Sci. Technol., B 5(1), (1987) 75.
- 11) H. Morita, T. Hosokawa and M. Fujinami: Short Beam Path Electron Optical System for High-Throughput Submicron Lithography, Microelectronic Engg., 3, (1985) 53.
- 12) T. Hosokawa and H. Morita: Electron Beam Optical System with Large Field Coverage for Submicron Lithography, J. Vac. Sci. Technol. B, 1, 4, (1983) 1293.
- 13) T. Hosokawa, Y. Takeuchi and H. Ohshiba: A Multistage Deflection Theory, Optik, 58, 4, (1981) 241.
- 14) H. Tsuyuzaki, N. Shimazu and M. Fujinami: High Speed Flat Guide Ceramic Stage for Electron Beam Lithography System, J. Vac. Sci. Technol., B 4, (1986) 280.

●——精密工学会刊行図書のご案内

精機学会創立 50 周年記念出版委員会編「精密機械設計便覧」

本書は, 設計の教育用としても実務用としても有用なことをねらいとして編集されています。そのために, 設計の基礎知識や, 精密機械の機能面からの設計手法の体系化を図り, 製造技術との関連にも配慮しつつ, 各企業から提供いただいた実際の生きた多数の事例を収集, 整理しています。特に個々の設計事例について当該設計者のコメントを併載していますので, 具体的な設計指針を得ることが出来ます。

内 容	第 1 章 精密機械設計学	第 4 章 精密機械機能要素の設計事例
	第 2 章 精密機械部品の設計	第 5 章 精密機械および機械システムの設計
	第 3 章 精密機械要素の設計	

A 4 判, 724 ページ+資料編, 定価 17 000 円, 会員価格 13 600 円, 送料 1 000 円