内部銅導体ライン，誘電体層および接地金属磁性層から成る 伝送線路ローパスフィルタの試作

Transmission-Line Low-Pass Filter Composed of Inner Copper Conductor Lines, Dielectric layers, and Electrically Grounded Metallic Magnetic Layers

佐藤敏郎・池田慎治・山沢清人・溝口徹彦*

信州大学工学部電気電子工学科，長野市若里 500 番地（〒 380-8553）

* 株式会社東芝半導体事業本部，川崎市幸区堀川町 72 番地（〒 210-8520）

T. Sato, S. Ikeda, K. Yamasawa, and T. Mizoguchi*

Dept. of Electrical and Electronic Engineering, Faculty of Engineering, Shinshu University,
500 Wakasato, Nagano 380-8553

*Semiconductor Division, TOSHIBA Corporation,
72 Horikawa-cho, Saiwai-ku, Kawasaki 210-8520

（1998 年 10 月 13 日受理、1999 年 1 月 21 日採録）

This paper describes a low-pass filter with a distributed constant circuit, which has electrically grounded top and bottom metallic magnetic layers, dielectric layers, and inner conductor lines. A trial large-scale device was used as an output noise filter in a 5 MHz switching boost micro dc-dc converter. With the new low-pass filter, the output spike noise was strongly suppressed.

Keywords: transmission-line, amorphous magnetic ribbon, noise filter, micro-switching power supply

1. はじめに

マイクロ磁気デバイスの新しい試みとして、磁性薄膜伝送線路トランスなどの伝送線路デバイスが提案され^{1), 2), 3)}，種々の機能を持つ（高機能化）マイクロ磁気デバイスの実現が期待されている。筆者らも、伝送線路を誘電体と磁性体のハイブリッドで構成することにより、

(1) 伝送線路デバイスのサイズ縮小効果⁴⁾

1/4 波長変成器やバラン、終端短絡インダクタなど

(2) 高感度磁界センサの実現の可能性^{4), 5)}

外部磁界対電圧変化（透磁率変化）を線路の昇圧効果によって大きく拡大する

など、本デバイスが高周波用マイクロ磁気デバイスの高機能化に資するところが少なくないことを指摘してきた。

本文は、伝送線路デバイスの一つの可能性として、磁性体と誘電体のハイブリッド構成による伝送線路から成るローパスフィルタについて検討したものである。本デバイスは、分布インダクタンスと分布容量が一体化された分布定数回路を基本とし、磁性体および導体の高周波損失（主として、うず電流損）による高周波高損失線路の構成により、広範囲の終端インピーダンスに対しても大きな信号減衰が期待される。次項以降に、今回検討したデバイスの基本構造と概略設計、Co 系アモルファス薄帯を用いた拡大モデルの試作と特性、試作デバイスを 5 MHz スイッチング電源のノイズフィルタへ適用した結果を述べる。

2. デバイス構造と概略設計

2.1 デバイスの基本構造

Fig.1 に、伝送線路ローパスフィルタに用いた基本デバイス構造を示す。内部導体ラインの上下に誘電体層を介して金属系軟磁性層でサンドイッチした構成となっており、内部コイル型磁性薄膜インダクタの基本構造と同一である⁶⁾。磁性薄膜インダクタと異なるのは、上下の金属磁性層が接地されることである。磁性層は有限の導電率と高い透磁率を有するので、インダクタンスや表皮効果の影響を受けて周波数が高くなるほど接地インピーダンスは高くなるものと考えられる。ここでは、接地金属磁性層が導体ラインに比べて十分に広い面積を持つことを考慮して、接地インピーダンスは導体ラインのインピーダンスに比べて十分に小さいと仮定し、次項以降で述べるデバイスの概略設計では、接地インピーダンスの影響を無視する。

線路長 l の導体ラインの始端とグランドの間に信号源が接続され、終端とグランドの間に接続された負荷インピーダンス Z_L に信号が伝送される。導体ラインと接地された上下金属磁性層の間に信号源が接続され、導体ラインに電流が流れるものと仮定した場合の内部電界 E と内部磁界 H を模式的に示したのが Fig.2 である。導体ライン幅 w が誘電体厚さ t_1 , t_2 よりも十分に大きいと仮定すれば、誘電体中の内部電界 E は導体

Fig. 1 Basic structure of the transmission-line low-pass filter.

Fig. 2 Electric field and magnetic field in a transmission-line magnetic device.

端部のフリッジングの影響を無視しても良いであろう。この判断は、厳密な電磁界解析に依らねばならないが、ここでは、デバイスの概略設計を議論する目的で、電界は y 方向成分のみしか持たないとする。また、内部磁界 H は上下磁性層の面内成分の他、垂直渡り成分を持つ。磁性層の透磁率が自由空間のそれよりも十分に大きく、磁束は全て上下磁性層でシールドされるという仮定に基づく Jones のモデル⁷⁾を用いてデバイスの概略設計を行った。

2.2 直線導体ラインモデルによる解析

デバイスの基本構造を Fig.1 に示す。1 本の直線導体ラインの上下を誘電体と金属磁性体でサンドイッチしたモデルをもとにしている。Table 1 に、解析に用いた各パラメータを示す。

誘電体中の電界分布は均一で y 方向成分しか持たないとする。平行平板モデルにより、導体ラインとグランド間の単位長さ当たりのキャパシタンス C_0 が導出され、導体ラインとグランド間のアドミッタンス Y_0 は次式で表されることになる。

$$Y_0 = j \omega C_0 \quad (1)$$

ここで、

$$C_0 = \epsilon w \left(\frac{1}{t_1} + \frac{1}{t_2} \right) \quad (2)$$

である。誘電体の体積抵抗率は無限大で、かつ、誘電体損も無視できるとすれば、並列コンダクタンス G_0 は零になる。

導体の単位長さ当たりのインピーダンス Z_0 を次式で表す。

$$Z_0 = R_0 + j \omega L_0 \quad (3)$$

$$R_0 = R_c + R_m \quad (4)$$

単位長さ当たりのインダクタンス L_0 は、Jones のモデル⁷⁾を用い、次式を導出した。

$$L_0 = \frac{\mu' t_m}{2w} \left[1 - \frac{1 - e^{-w/\lambda}}{w/\lambda} \right] \quad (5)$$

Jones のモデルによる磁性層面内磁束の解析によれば、面内磁束は導体端部から導体幅方向に対して $1/\lambda$ の減衰定数で減衰し、 λ を特性長と呼んでいる⁸⁾。

$$\lambda = \sqrt{\mu s' (t_1 + t_2 + t_c) t_m / 2}$$

(5) 式は、導体ラインの長さを無限に長いものと仮定して導出している。また、導体端部から磁性層の端部までの距離は、特性長 λ に比べて十分に大きいと仮定して、導体幅方向の磁束分布に与える磁性層の端効果は無視している。(4) 式の単位長さ当たりの抵抗 R_0 は、導体ラインの R_c と金属磁性層の損失による R_m の和として表し、

$$R_c = \begin{cases} \rho_c / (w \cdot t_c) & : f \leq f_c \\ \rho_c / (2s \cdot t_c) & : f > f_c \end{cases}$$

Table 1 Parameters for device design.

Dielectric layer	Resistivity	∞
	Dielectric const.	ϵ
Magnetic layer	Thickness	t_1, t_2
	Resistivity	$\mu' \rho_m$
Conductor line	Permeability	$-j \mu''$
	Thickness	t_m
Conductor line	Resistivity	ρ_c
	Thickness	t_c
Conductor line	Width	w

Fig. 3 Distributed constant circuit.

$$R_m = \frac{\omega \mu'' t_m}{2w} \left[1 - \frac{1 - e^{-w/\lambda}}{w/\lambda} \right]$$

とする。ここで

$$s = \sqrt{2 \rho_c / \omega \mu_0}$$

$$f_c = 4 \rho_c / (\pi \mu_0 \cdot w^2)$$

である。導体の損失抵抗 R_c については、Fig.2 の内部磁界の様子から、導体ラインを鎖交する磁束は渡り成分のみとし、導体の表皮効果がライン幅方向に起こると仮定する。表皮厚さ s がライン幅 w の半分になる臨界周波数を f_c として、 f_c 以下の周波数では直流抵抗で表し、 f_c を越える周波数ではライン幅を $2s$ として交流抵抗を算出している。

以上のようにして分布定数回路の諸定数を求めることによって、 Z_L で終端される分布定数回路の伝送特性を計算できる⁹⁾。

3. 拡大モデルの試作

3.1 デバイス構成

Fig.4 は、拡大試作モデルの外観図を示したものであり、構成部材の概略特性を Table 2 に示す。金属磁性層には、境界中熱処理によって幅方向に一軸磁気異方性が導入された、15 μ m 厚、10 mm 幅、65 mm 長さの短冊形状 Co 系アモルファス薄帯が使用され、これらは全て接地される。また、内部導体ラインは、厚さ 40 μ m の銅箔を 1.0 / 2.0 mm のライン/スペースを有するつづら折れパターンに加工して作製され、全長は 600 mm と長い。更に、誘電体層は 7 μ m 厚ポリイミドシートと各部材接着用に用いたエポキシ系樹脂の複合誘電体となっている。デバイスは接着材を用いた hand-made であるため、誘電体層の全厚を薄くするのは困難で、単位長さ当たりのキャパシタンスが小さく、定在波波長の短縮効果はそれほど大きくない。つづら折れ導体パターンの端部から磁性層端部までの長さは 2.5 mm であり、この値は Table 2 の諸定数から計算される特性長 λ (約 0.64 mm) の 4 倍程度であるので、磁界分布に与える磁性層端効果の影響は少なく、(5) 式を得るための前提条件をほぼ満足しているものと考えられる。

3.2 Co系アモルファス軟磁性薄帯の透磁率

Fig.5 に、Co 系アモルファス薄帯の長手方向 (磁化困難軸方向) で測定した複素比透磁率の周波数特性を示す。測定は 8 字

Table 2 Specifications of materials used.

Dielectric layer	7 μ m-thick polyimide sheet + epoxy resin	Dielectric const.	$\epsilon_s = 5$
		Thickness	$t_1, t_2 = 40 \mu\text{m}$
Magnetic layer	Co-based amorphous ribbon	Saturation induction	$B_s = 0.8 \text{ T}$
		Permeability	$\mu_s = 450 (1\text{MHz})$
		Resistivity	$\rho_M = 130 \mu\Omega \cdot \text{cm}$
		Thickness	$t_M = 15 \mu\text{m}$
		Width	$w_M = 10 \text{ mm}$
Conductor line	Meander pattern copper conductor	Length	$l_M = 65 \text{ mm}$
		Resistivity	$\rho_C = 1.8 \mu\Omega \cdot \text{cm}$
		Thickness	$t_C = 40 \mu\text{m}$
		Line and Space	1.0 mm, 2.0 mm
		Total length	$\Sigma l = 600 \text{ mm}$
Device size		Width $\times$ Length	40 $\times$ 65 mm

Fig. 4 Schematic view of a transmission-line device using amorphous magnetic ribbons.

Fig. 5 Frequency dependence of the complex permeability of 15 μ m thick Co-based amorphous ribbon.

コイル法を用いている。複素比透磁率の実部 μ_s' は低周波域で 500 程度、10 MHz で 300 程度、100 MHz で 30 程度となっている。虚部 μ_s'' は、20 MHz 以上で実部 μ_s' を越え、この周波数以上では損失が優勢となることが分かる。

4. 拡大試作モデルの諸特性

4.1 特性インピーダンス

伝送線路の特性インピーダンス Z_c は、終端短絡時の入力インピーダンス Z_s および終端開放時の入力アドミタンス Y_p を用いて次式のように与えられる⁹⁾。

$$Z_c = \sqrt{Z_s / Y_p} \quad (6)$$

終端短絡、終端開放条件で測定された Z_s および Y_p を用いて Z_c を見積ると、周波数 1 MHz で 43 Ω 、10 MHz で 26 Ω 、100 MHz で 13 Ω であった。周波数が高くなって Z_c が小さくなる

理由は、主として磁性層や導体層のうず電流による単位長さ当たりのインダクタンス L_0 の低下によるものと思われる。

4.2 伝送特性

Fig.6 に、50 Ω 終端時の入出力電圧ゲイン G_v と位相 ϕ の周波数特性を測定した結果を示す。測定には、HP4396A ネットワークアナライザを用い、S パラメータの S_{21} の測定結果から電圧ゲインを求めた。試作したデバイスはローパスフィルタとしての特性を示し、100 MHz での信号減衰量は 56 dB に達する。なお、通過域における挿入損失は 100 kHz で 0.2 dB、1 MHz で 1.8 dB である。Fig.6 の実線および破線は直線状導体ラインモデルにもとづく計算値であり、磁性層接地インピーダンスや隣接導体ライン間の電磁界結合を無視しているにもかかわらず、100 MHz 程度の周波数までは測定値との一致は概ね良好であった。従って、接地インピーダンスの影響は、少なくとも 100 MHz 程度の周波数まではそれほど大きくないと言える。また、隣接導体ライン間の電磁界結合の影響が大きい理由は、導体間スペーシング (2.0 mm) が特性長 λ の 3 倍以上もあるため隣接線路間の磁界結合が弱く、更に、導体間スペーシングが誘電体層厚の 50 倍程度もあるために隣接導体間の電界結合も弱いからであると考えられる。

4.3 磁性層の効果

試作デバイスの磁性層の効果を見るために、導体ラインの長手方向と直交する方向に 100 Oe の直流磁界を加えて (磁性層が十分に飽和する値) 測定したゲイン G_v の周波数特性を調べた結果を Fig.7 に示す。同図には、比較のために直流磁界を加えない場合のデータも示してある。100 MHz での両者の信号減衰量の差は 31 dB であるが、300 MHz 以上では両者に大きな違いはない。従って、300 MHz を越える周波数では、磁性層の寄与は殆ど消失していると言える。Fig.6 において、100 MHz を越える周波数では、測定値と計算値の間に大きな差がある。これは、デバイスと測定系の間の配線インピーダンスの影響による測定上の問題に加えて、磁性層接地インピーダンスの影響が無視できなくなっている可能性や、高周波での磁性層透磁率の著しい低下のために外界への漏れ磁束が増大し、磁束が磁性層のみを通るという Jones のモデルの適用自体に問題があることなどが考えられる。

4.4 波長短縮効果

入出力信号の位相差が 90° になる周波数約 7 MHz で、線路長 (600 mm) が定在波波長のおよそ 1/4 になっているものと

考えられ、この周波数での自由空間波長は約 43 m であるので、試作デバイスの波長短縮率は 1/18 程度であると見積もられる。波長短縮が余り大きくない理由は、前述のように、誘電体層厚が厚いためであると考えられる。

5. ノイズフィルタへの適用

試作した伝送線路ローパスフィルタをスイッチング電源の出力フィルタに適用した場合のノイズ抑制効果を調べた。実験に用いた電源は、5 MHz ハードスイッチング昇圧 dc-dc コンバータであり¹⁰⁾、磁性薄膜インダクタが搭載され、これを含む全ての部品はベアチップ状態で実装されている。

Fig.8 に出力ノイズの観測波形を示す。フィルタを用いない場合、peak-peak で 200 mV を越えるスパイクノイズが観測され、ノイズの周波数は約 300 MHz 程度であった。このような非常に高い周波数成分を持つ理由は、電源のメインスイッチに採用された横型 MOS-FET の高速ハードスイッチングと電源回路の極めて小さな寄生インピーダンスによるものと思われる。これに対して、試作した伝送線路フィルタを挿入すると、スパイクノイズの大きさは約 1/10 (−20 dB) 程度に小さくなる。

300 MHz 以上の周波数では、伝送線路フィルタの磁性層の寄与がほとんど消失し、信号減衰量が低下しているため、デバイスの薄膜化による改良によって、更に大きなノイズ抑制効果が得られるものと考えられる。

6. まとめ

Co 系アモルファス磁性薄膜と、ポリイミドおよび接着層から成る複合誘電体、更には銅導体ラインを用いて伝送線路ローパスフィルタを試作し、高速ハードスイッチング方式マイクロ電源のノイズ抑制に有効であることが確認された。磁性層と誘電体層の薄膜化によって、デバイスのマイクロ化が可能であると思われる¹¹⁾。今後、薄膜型伝送線路フィルタの試作を行う予定である。また、本デバイスの定格直流電流は磁性層の磁気飽和で制限されるので、電源への適用を図る場合には、この点の検討も今後必要である。

文 献

- 1) 辻本浩章, 白江公輔: 電学マグネティックス研資, MAG-91-44 (1991).
- 2) 辻本浩章: 電学マグネティックス研資, MAG-98-4 (1998).
- 3) R. E. Camley and D. L. Mills: *J. Appl. Phys.*, **82**, 3058 (1997).
- 4) 佐藤敏郎, 池田慎治, 山沢清人: 日本応用磁気学会誌, **22**, 133 (1998).
- 5) 池田慎治, 佐藤敏郎, 山沢清人: 電学マグネティックス研資, MAG-98-1 (1998).
- 6) 白江公輔, 荒井賢一, 島田寛編著: マイクロ磁気デバイスのすべて (工業調査会), 初版 (1992).
- 7) R. E. Jones Jr.: *IEEE Trans. Magn.*, **14**, 509 (1978).
- 8) 佐藤敏郎, 溝口徹彦, 佐橋政司: 日本応用磁気学会誌, **17**, No.3, 661 (1993).
- 9) 三輪進: 高周波電磁気学 (第1版), 東京電機大学出版局 (1995).
- 10) T. Sato, T. Inoue, H. Tomita, S. Yatabe, K. Nishijima, Y. Tokai, M. Nameki, N. Saito and T. Mizoguchi: *Proceedings of the IEEE INTELEC '96 in Boston*, 485 (1996).
- 11) T. Sato, S. Ikeda, K. Yamasawa and T. Mizoguchi: *Record of the IEEE PESC '96 in Fukuoka*, 1972 (1998).

Fig. 6 Gain and phase vs. frequency curves.

Fig. 7 Gain and phase vs. frequency curves measured when a dc magnetic field of 100 Oe is applied.

Fig. 8 Output noise waveforms of a 5MHz hard switching micro-boost dc-dc converter.