携帯電話 PA 用インピーダンス整合器への適用を目的とした CoFeB/ポリイミドハイブリッド薄膜コプレーナ線路の低損失化

Investigation of Suppression of the Insertion Loss of a CoFeB/Polyimide Hybrid Thin-Film Coplanar Line for Impedance Matching in a Mobile Phone Power Amplifier Module

中山英俊・山本知広*・溝口裕子*・佐藤敏郎*・山沢清人*・三浦義正*・
三宅裕子**・秋江正則**・上原裕二**・遠藤恒雄***・宗像誠****・八木正昭****

長野工業高等専門学校, 長野県長野市徳間 716 (〒381-8550)

*信州大学工学部, 長野県長野市若里 4-17-1 (〒380-8553)

**富士通株式会社ストレージプロダクト事業本部, 長野県長野市北尾張部 36 (〒381-8501)

***株式会社ルネサステクノロジシステムソリューション統括本部, 長野県小諸市柏木 190 (〒384-8511)

****崇城大学エネルギーエレクトロニクス研究所, 熊本県熊本市池田 4-22-1 (〒860-0082)

H. Nakayama, T. Yamamoto*, Y. Mizoguchi*, T. Sato*, K. Yamasawa*, Y. Miura*,
Y. Miyake**, M. Akie**, Y. Uehara**, T. Endo***, M. Munakata****, and M. Yagi****

Nagano National College of Technology, 716 Tokuma, Nagano, Nagano 381-8550, Japan

*Faculty of Engineering, Shinshu University, 4-17-1 Wakasato, Nagano, Nagano 380-8553, Japan

**Fujitsu Limited, 36 Kitaowaribe, Nagano, Nagano 381-8501, Japan

***Renesas Technology Corporation, 190 Kashiwagi, Komoro, Nagano 384-8511, Japan

****Energy Electronics Laboratory, Sojo University, 4-22-1 Ikeda, Kumamoto, Kumamoto 860-0082, Japan

Suppression of the insertion loss of a CoFeB/polyimide hybrid thin-film coplanar line for impedance matching in a mobile phone power amplifier module was investigated. To suppress the insertion loss of the CoFeB/polyimide hybrid coplanar line, various techniques were investigated on the basis of device simulations and fabrication. As a result, it was found that the introduction of a thick copper signal line, a multilayer magnetic film structure and optimum width of the magnetic film were effective for lowering insertion loss. Insertion loss per quarter wavelength of the fabricated devices was below 0.5 dB in the frequency range from 1 to 1.5 GHz.

Key words: hybrid thin-film coplanar transmission-line, impedance matching device, mobile phone, CoFeB magnetic film, polyimide dielectric film

1. はじめに

0.8~2 GHz 帯の周波数を利用する携帯電話では、カメラや GPS (global positioning system) 機能などの搭載により機器の高機能化が著しく進展しており、電子デバイスに対する小型化・低背丈化の要求は従来にも増して増大している。

本研究がターゲットとしている携帯電話用高周波パワーアンプモジュール (以下、RF-PA モジュールと略記する) は、半導体素子と LC などの受動素子をモノリシックに集積した MMIC (Monolithic Microwave Integrated Circuit) と個別素子を多層配線基板上に実装した HIC (Hybrid Integrated Circuit) モジュールに大別され、特に、欧州向け GSM (Global System for Mobile Communications) 方式携帯電話では後者による RF-PA モジュールが 50 % 以上のシェアを占めている。RF-PA モジュールの高周波電力を有効に送信アンテナに供給させるために、PA の出力イ

ンピーダンス (数 Ω) とアンテナインピーダンス (50 Ω ~数百 Ω) を整合させるインピーダンス整合回路が必須である。

1/4 波長伝送線路は単独でインピーダンス変換作用を有するので、実用的なデバイスサイズを実現できれば、複数の L 素子や C 素子で構成されるインピーダンス整合回路に比べて部品点数を大幅に削減できるメリットがある。しかしながら、アルミナやポリイミドなどを用いた誘電体伝送線路は、波長短縮効果が低いために、携帯電話で利用されている 0.8~2 GHz 帯においては線路長が数十 mm 以上と長くなるため、これらを用いてインピーダンス整合回路を構成することはほとんどない。

デジタル携帯電話や GSM 方式携帯電話の PA 用 LC 整合回路では、数 W 程度の高周波電力を伝送する必要があるため、L 素子の小型化がそれほど容易ではない。例えば、GSM 方式携帯電話用 HIC-PA モジュールでは、アルミナ多層配線基板上の厚膜配線を用いた直線導体ライン型空心インダクタが整合回路用 L 素子として利用されているが、導体ライン長が 10 mm 程度と長く、PA モジュールの小型化を疎外する最大のネックになっている。MMIC においても、チップサイズの大大型化を避けるために、パワー系受動部品を外付けにするなどの対策が施されている。

既に報告したように^{1),2)}、伝送線路に金属磁性膜を採用することによる波長短縮効果の増大で 1/4 波長インピーダンス整合器の大幅な小型化が可能であるが、高周波では金属磁性膜による損失 (うず電流損失, 磁気共鳴損失) が発生するため、いかにして挿入損失を低減するかが重要な課題となる。既に筆者らは、GHz 帯に強磁性共鳴周波数を持つ高磁化・大異方性 CoFeB アモルファス金属磁性膜^{3),4)} と Al 導体膜ならびにポリイミド誘電体膜を用いてハイブリッド薄膜コプレーナ伝送線路を試作し、その諸特性を報告

したが⁵⁾、挿入損失が数 GHz 帯で 3 dB 程度と大きく、更なる低損失化が課題となっていた。

本論文は、携帯電話 PA モジュール用 1/4 波長インピーダンス整合器として、携帯電話の使用周波数である 0.8~2 GHz の帯域で、実用の目安となる 0.5 dB 以内の挿入損失を目標とし、CoFeB/ポリイミドハイブリッド薄膜伝送線路の低損失化の手法について検討したものである。具体的には、CoFeB アモルファス金属磁性膜に加わるデバイスのプロセス履歴の影響を検証するとともに、配線導体材料の変更やデバイス構造・寸法の変更（導体ラインの厚膜化、金属磁性膜の多層化および膜幅変更）による損失低減の効果を見積もり、デバイスの試作と特性評価を行った。なお、携帯電話 PA 用インピーダンス整合器として 1/4 波長線路を用いる場合、PA の出力インピーダンス（数 Ω ）とアンテナインピーダンス（50~数百 Ω ）で線路の特性インピーダンスを決定する必要があるが、PA やアンテナの様々な特性に対応して個別に検討することは困難であるため、ここでは、線路の特性インピーダンスを数十 Ω に設定して検討を行った。

2. CoFeB/ポリイミドハイブリッド薄膜伝送線路

Fig. 1 はデバイスの基本構造の模式図を示すものであり、CoFeB 磁性膜/ポリイミド誘電体膜積層ハイブリッド構造を有する 5 層薄膜コプレーナ構造からなっている。なお、本デバイスの基本動作に関しては、前報⁵⁾で既に報告しているので、ここでは詳細な説明を省略する。

本文では、既に報告した CoFeB/ポリイミドハイブリッド薄膜伝送線路の従来デバイスに対して、下記に列挙する種々の項目について検討した結果を述べる。

Fig. 1 Structure of a hybrid thin-film coplanar transmission-line.

Fig. 2 Schematic top view of the sputtering system.

- (1) 従来デバイスでは、CoFeB 磁性膜のデバイスプロセスの影響については特段の注意を払っていなかったが、熱履歴によって磁性膜の諸特性が大きく変化する可能性があり、ここでは、デバイスプロセスを模擬した履歴を CoFeB 磁性膜に加えた場合の諸特性を詳細に調べた。
- (2) 挿入損失を抑制する目的で、導体材料を従来の Al から Cu に変更するとともに、その厚膜化の効果について検討した。また、CoFeB と SiO₂ の多層化ならびに磁性膜の膜幅の変更による損失の低減効果を調べた。

3. CoFeB 金属磁性膜の諸特性とプロセス履歴の関係

3.1 CoFeB 金属磁性膜の成膜方法と基礎特性

CoFeB 金属磁性膜は、Fig. 2 に示されるカルーセル型 3 元同時 RF マグネトロンスパッタ装置^{3), 4)}により成膜した。ターゲットには Co_{66.6}Fe_{7.4}B₂₆ と Fe を用い、Ar 雰囲気中で成膜を行った。この装置では、CoFeB ターゲットおよび Fe ターゲットの入力電力を制御することにより CoFeB 膜中の Fe の含有量を制御することができる。成膜された CoFeB 磁性膜は基板回転方向が磁化容易軸方向となる一軸磁気異方性が誘導される。

今回作製した CoFeB 膜は、Fe 含有量が 7.4~66.0 at.% の範囲ではいずれもアモルファス構造を持ち、Fe 含有量の増加に対して飽和磁化 M_s および異方性磁界 H_k が直線的に増加する結果が得られている^{3), 4)}。例えば、Co_{38.5}Fe₄₇B_{14.5} (at. %) 磁性膜の as-dep. 状態における飽和磁化 M_s および異方性磁界 H_k は、それぞれ 1.76 T および 29 kA/m である。高磁化大異方性を得る目的で Fe 含有量を増大させると B 含有量が減少するため、結晶化温度が低くなり、デバイスプロセスにおける熱履歴の影響がより深刻になる可能性がある。

3.2 CoFeB 金属磁性膜に加わるデバイスのプロセス履歴

本デバイスの作製上、必要不可欠となる熱履歴の主たるものに、ポリイミドのイミド化バークが挙げられる。特に、CoFeB 膜上部にポリイミドを形成する際には、最低でも 280 °C 以上の熱履歴が必要となる⁵⁾。また、従来のデバイス構造のように CoFeB 膜上に直接ポリイミドを形成する場合、その前駆体溶液中の NMP 溶媒により CoFeB 膜に反応腐食が生じるが、CoFeB 膜表面に 0.05 μ m 厚の SiO₂ 保護膜をつけることにより、腐食を抑制できることが確認されている。

3.3 CoFeB 金属磁性膜の諸特性の熱履歴依存性

前節で述べたように、デバイス作製上、金属磁性膜にはポリイミドのイミド化バークなどの熱履歴が加わる。本節では、従来のデバイス⁵⁾にも用いた Co_{38.5}Fe₄₇B_{14.5} (at. %) 金属磁性膜の諸特性の熱履歴による影響を検討した。

実験に用いた試料は、デバイス構造を模擬して CoFeB 金属磁性膜（膜厚 0.5 μ m）の上下に SiO₂ 保護膜（膜厚 0.05 μ m）を配した試料である。ここでは、最高温度 100~400 °C で 1 時間保持するという条件で試料に熱履歴を加え、諸特性を測定した。

Fig. 3 に as-dep. 状態および最高温度 280 °C、1 時間の熱履歴を加えた CoFeB 膜の磁化困難軸方向の静磁化曲線を示す。280 °C の熱履歴によって異方性磁界が半分以下に小

さくなっていることがわかる。

Fig. 4 (a) および (b) に飽和磁化 M_s , 異方性磁界 H_k および保磁力 H_c と最高熱履歴温度の関係を示す。Fig. 4 (a) より, 異方性磁界 H_k は as-dep.状態と 100 °C の熱履歴を与えた試料ではほぼ同じ値を示しているものの, これ以上の

Fig. 3 Static hard-magnetization curve of CoFeB film. Broken line: as-deposited film. Solid line: annealed film.

(a) Anisotropy field and saturation magnetization

(b) Coercive force

Fig. 4 Annealing temperature dependence of the magnetic properties of CoFeB film.

最高熱履歴温度の上昇に対しては単調減少していることがわかる。また, CoFeB 膜は最高熱履歴温度 400 °C で磁気異方性がほぼ消滅することがわかった。飽和磁化 M_s は熱履歴を加えても変化せず, ほぼ一定(約 1.8 T)と考えられる。

Fig. 4 (b) より, 保磁力 H_c は磁化容易軸方向, 磁化困難軸方向共に 280 °C 付近で最小となり, それ以上の温度の熱履歴を加えると急激に増大した。

Fig. 5 には, as-dep.状態, 最高熱履歴温度 280 °C および 380 °C でアニールされた試料の X 線回折パターンを示す。as-dep.状態では明瞭な回折線ピークが現れていないことから, アモルファス状態であると考えられる。しかしながら, 280 °C, 1 時間のアニールで bcc-FeCo の (110) 回折線が現れ, 380 °C, 1 時間のアニールでは (110) 回折線ピークがより大きくなることがわかる。これらのことから, 280 °C のアニールで CoFeB 膜は微結晶化し, アニール温度の上昇に伴って結晶粒の成長が進んでいるものと考えられる。CoFeB 膜は 280 °C のアニールで微結晶化するものの, その結晶粒サイズは十分に小さいために低保磁力化しているものと考えられる。

以上のことから, デバイス作製プロセスにおけるポリイミドのイミド化ベークを考慮した場合, CoFeB 膜は熱履歴によって異方性磁界 H_k が大幅に低下するものの, ポリイミドベーク温度を 280 °C に設定することで保磁力を最小にできる。なお, ここで用いたポリイミドの推奨ベーク温度は 350 °C であるが, 280 °C ベークングにおいても誘電率 ϵ , 誘電正接 $\tan \delta$ のいずれも 350 °C ベークングの場合とほとんど変わらないことを確認している⁵⁾。

Fig. 6 には, 最高温度 280 °C, 1 時間の熱履歴を加えた CoFeB/SiO₂ 積層膜 (CoFeB 膜厚: 0.3 $\mu\text{m} \times 2$ 層, SiO₂ 膜厚: 0.05 μm) の複素比透磁率の周波数特性を示す。同図は高周波透磁率測定装置 (凌和電子 (株), PMM-9G1) を用いて測定したものである。プロットした点が測定値, 実

Fig. 5 X-ray diffraction patterns of CoFeB film.

Fig. 6 Complex relative permeability of CoFeB/SiO₂ film annealed at 280°C for one hour.

線および破線が渦電流を考慮した LLG (Landau Lifshitz Gilbert) 方程式を用いて計算した値である。as-dep.状態の CoFeB 膜は 6 GHz 付近に強磁性共鳴周波数を有するものの、静的比透磁率は 50 程度と低いのにに対し、280 °C の熱履歴を加えた場合、強磁性共鳴周波数が約 4.2 GHz に低下するものの、静的比透磁率は約 150 と高くなる。

以上のことから、280 °C 程度の熱履歴を経ても、CoFeB 膜は 4 GHz 以上の強磁性共鳴周波数を持ち、0.8~2 GHz 帯携帯電話の使用周波数においては、高透磁率と低損失を両立できるものと考えられる。

4. デバイスの低損失化の検討

4.1 三次元有限要素法高周波電磁界解析による検討

本章では、デバイスの挿入損失の低減に関する幾つかの手法をデバイス設計に取り込むことを目的に、三次元有限要素法を用いた高周波電磁界解析による特性シミュレーションを行い、種々検討した結果を述べる。特性シミュレーションの方法については、文献 6) ですでに報告しているので詳細な説明は省略する。多層磁性膜用の SiO₂ 中間膜 (膜厚 0.05 μm) の比透電率は 3.5 とし、磁性膜の intrinsic 複素比透磁率は、ポリイミドのイミド化ベークに十分な熱履歴 (280 °C, 1 時間) を加えた場合の CoFeB 磁性膜の飽和磁化 1.76 T ならびに異方性磁界 8 kA/m を用いて LLG 方程式により算出した。

デバイスの挿入損失は携帯電話の使用周波数 0.8~2 GHz において 0.5 dB 以内を満足することを目標とするが、実際には各方式により利用する周波数が異なるので、利用する特定の周波数で 0.5 dB 以内を満足すれば問題ない。ここでは 1.8GHz 帯 GSM 方式携帯電話に着目して、デバイスの低損失化に対する設計指針を見いだすために種々の検討を行った。

4.2 導体層の材料変更および厚膜化の検討

導体層に 3 μm 厚の Al 膜を用いた以前の試作デバイス⁵⁾では、周波数 1.8 GHz における全損失の 70 %程度を導体ライン損失が占めており、主として導体ラインの直流抵抗成分の影響が支配的であった。本節では、導体ライン損失

を抑制するために導体ライン材料の Cu への変更と厚膜化の効果について検討した結果を述べる。具体的には、Fig. 1 のデバイス構造において、導体ライン幅 w_c が 5 μm, 金属磁性膜幅 w_m が 1000 μm, 金属磁性膜厚 t_m が 0.5 μm で単層として、導体材料抵抗率 ρ_c , 導体膜厚 t_c と損失の関係を吟味した。

Fig. 7 にデバイスの全損失並びに導体ライン損失と導体材料抵抗率の関係を示す。Fig. 7 より導体材料の抵抗率を低くすると、導体ライン損失が減少することが分かる。導体材料を Al から Cu に変化させた場合、導体ライン損失は約 30 %, デバイス全体の損失は約 20 %減少すると見積もられる。なお、図中には示していないが磁性膜の損失 (導電損失, 共鳴損失) は導体材料の抵抗率に依存せずほぼ一定であった。

Fig. 8 にデバイスの全損失ならびに導体ライン損失と導体ライン膜厚の関係を示す。導体ライン膜厚を厚くすると、導体ライン損失が減少することが分かる。ただし、導体ライン損失の低減は、専ら、導体ラインの直流抵抗成分の減少によるものであり、表皮厚さを超える厚膜化はかえって

Fig. 7 Relation between device loss and the resistivity of a conductor material.

Fig. 8 Relation between device loss and the thickness of a conductor layer.

Fig. 9 Relation between device loss and the thickness of each metallic magnetic layer in a multilayer magnetic structure.

交流抵抗の増加を引き起こし、損失低減効果は得られなくなる。例えば、導体ライン膜厚を $3\ \mu\text{m}$ から $5\ \mu\text{m}$ に厚くした場合、直流抵抗は 40 % 減少するが、1.8 GHz における導体ライン損失は約 30 % の減少にとどまり、表皮効果の影響を受けていることを示している。なお、この場合も図中には示していないが、導体膜厚を大幅に変更しても磁性膜の損失はほぼ一定であった。

以上より、導体ラインを $3\ \mu\text{m}$ 厚 Al 膜から $5\ \mu\text{m}$ 厚 Cu 膜に変更すると、従来のデバイスに対して導体ライン損失が約 50 %、デバイス全体の損失が約 35 % 抑制されることが明らかになった。

4.3 金属磁性膜の多層化の検討

本節では、金属磁性膜の多層化の効果を検討した結果を述べる。ここでは、導体ライン幅 w_c が $5\ \mu\text{m}$ 、導体ライン膜厚 t_c が $5\ \mu\text{m}$ 、金属磁性膜幅 w_m が $100\ \mu\text{m}$ 、金属磁性膜の合計膜厚 t_m を $0.6\ \mu\text{m}$ 一定として、 $0.6\ \mu\text{m} \times 1$ 層、 $0.3\ \mu\text{m} \times 2$ 層、 $0.2\ \mu\text{m} \times 3$ 層および $0.15\ \mu\text{m} \times 4$ 層の 4 通りについて多層化の効果を検討した。層間には $0.05\ \mu\text{m}$ 厚の SiO_2 絶縁層を挿入することを想定して計算した。

Fig. 9 にデバイスの金属磁性膜損失と金属磁性膜の 1 層あたりの膜厚の関係を示す。同図より、金属磁性膜を多層化しても、金属磁性膜の導電損失が極僅かに減少しているものの、ほとんど変化していない。このことは、金属磁性膜中を流れるうず電流として膜厚に依存しない面内成分が存在することを示唆している。

本デバイス構造では、金属磁性膜に垂直方向に入り込む磁束が存在するため、金属磁性膜には面内うず電流が生じる。Fig. 10 に $w_m = 100\ \mu\text{m}$ 、 $t_m = 0.15\ \mu\text{m} \times 4$ 層の場合の磁束密度および電流密度の分布を示す。Fig. 10 (a) はデバイス断面における磁束密度分布、Fig. 10 (b) はデバイス上部から見た金属磁性膜の電流密度分布であり、ともに金属磁性膜の存在する領域を拡大表示している。磁束は導体ライン下部の金属磁性膜に集中し、その大半が金属磁性膜に対して垂直方向に交わっている。これにより、金属磁性膜の膜面内にうず電流が発生していることがわかる。磁性膜

の幅が広いと面内うず電流は磁性膜を広範囲に流れ、大きな導電損失を生じる。従って、幅広な磁性膜は損失を生じさせるだけで、他の特性に与える利点は少ないものと考えられる。

4.4 金属磁性膜の最適膜幅の検討

前項で述べたように、金属磁性膜中を流れるうず電流のうち、膜面内成分は絶縁膜で多層化しても抑制できない。ここでは、導体ライン幅 w_c が $6\ \mu\text{m}$ 、導体ライン膜厚 t_c が $5\ \mu\text{m}$ 、金属磁性膜厚 t_m が $0.5\ \mu\text{m}$ で単層として、金属磁性膜幅 w_m を変化させた場合について比較検討した。

Fig. 11 (a) に、デバイス各部の損失と金属磁性膜幅 w_m の関係を示す。同図より、金属磁性膜幅 w_m が狭くなると、金属磁性膜の導電損失および共鳴損失が小さくなることがわかる。詳細に検討すると、共鳴損失は $w_m = 200\ \mu\text{m}$ を境

(a) Magnetic flux density distribution of the device (cross-sectional view)

(b) In-plane current density distribution of a metallic magnetic film (top view)

Fig. 10 Magnetic flux and current density distributions in a hybrid coplanar transmission-line. ($w_m = 100\ \mu\text{m}$, $t_m = 0.15\ \mu\text{m} \times 4$ layers)

に膜幅の減少とともに減少するのに対し、導電損失は広い範囲で膜幅の減少とともに減少している。これは、Fig. 10で示したように、金属磁性膜で磁束が集中しているのは導体ライン近傍のみであり、その他の部分は単に面内うず電流の通路となっているためである。また、金属磁性膜幅 w_m が狭くなると、下部導体層に漏れる磁束が増加するため、下部導体層のうず電流損失が増大する。以上より、デバイス全体の損失は、 $w_m > 20 \mu\text{m}$ の範囲では金属磁性膜幅 w_m が狭くなるほど損失が減少するが、それ以下の金属磁性膜幅では損失が増大する結果が得られた。

Fig. 11 (b) には、1/4 波長線路を想定した場合の線路長 $\lambda/4$ と挿入損失 $L_{\lambda/4}$ と金属磁性膜幅 w_m の関係を示す。金属磁性膜幅 w_m が狭くなると分布インダクタンスが減少するため、波長 λ が長くなる。これらのことから、単位長さあたりの損失 L_{mm} と $\lambda/4$ の積である 1/4 波長線路の挿入損失 $L_{\lambda/4}$ は、上述のデバイス寸法では $w_m = 50 \sim 100 \mu\text{m}$ の範囲で最小となり、挿入損失が最小となる最適膜幅が存在することがわかった。

(a) Various losses versus magnetic film width

(b) Quarter wavelength, insertion loss versus magnetic film width

Fig. 11 Relations between loss and magnetic film width.

Table 1 Specifications of the fabricated device.

Size	$5.5 \times 1.0 \text{ mm}^2$
Top copper conductor line and ground plane (electroplating)	Line length l : 5 mm Width w_c : 22 μm Thickness t_c : 5 μm
Magnetic layer (sputtering, lift-off)	CoFeB/SiO ₂ multilayer (CoFeB: 0.3 $\mu\text{m} \times 2$ layers, SiO ₂ : 0.05 $\mu\text{m} \times 3$ layers) Width w_m : 20 μm
Polyimide layer (spin-coating, baking)	Relative dielectric constant ϵ_r : 3.5 Thickness t_d : 0.5 μm
Bottom copper conductor plane (electroplating)	Thickness t_c : 5 μm

Fig. 12 Photograph of the fabricated devices.

5. デバイスの試作と評価

本節では、前述した種々の損失低減手法をもとに、実際にデバイスを試作し、評価した結果を述べる。

5.1 デバイス仕様と主要な作製プロセス

前述した PA 出力側のインピーダンス Z_1 (数 Ω 程度) とアンテナ側のインピーダンス Z_2 (50~数百 Ω 程度) を整合させるため、1/4 波長線路の特性インピーダンス Z_c は、無損失と仮定した場合、

$$Z_c = \sqrt{Z_1 Z_2} \quad (1)$$

となる。したがって、線路の特性インピーダンス Z_c は、 Z_1 および Z_2 の仕様により数十 Ω 程度となるので、ここではデバイスの特性インピーダンス Z_c を約 30 Ω に設計した。

Table 1 に、試作したデバイスの仕様と主要な作製プロセスを示す。デバイス構造は、Fig. 1 で示した 5 層コプレーナ線路である。試作にあたっては、前述した損失低減の手法を全て織り込み、導体ラインとしては 5 μm 厚、22 μm 幅の Cu 膜を採用し、磁性膜としては 0.3 μm 厚 CoFeB $\times$ 2 層、0.05 μm 厚 SiO₂ $\times$ 3 層からなる膜幅 20 μm の積層膜を用いた。ポリイミド誘電体膜は厚さ 0.5 μm とした。なお、RF プローブとの電氣的接触を改善することを目的に、1

μm 厚 Au / $1\mu\text{m}$ 厚 Ni めっき膜をパッド部に形成した。

Fig. 12 に試作デバイスのパッド付近の拡大写真を示す。デバイス中央の直線ラインが幅 $22\mu\text{m}$ の Cu 導体ラインであり、 $100\mu\text{m}$ のスペーシングを介して両側に Cu グラウンドプレーンを配置している。なお、金属磁性膜の膜幅は $20\mu\text{m}$ であり、上部 Cu 導体ラインの幅と近いために、この図ではそれを判別することはできない。

5.2 試作デバイスの特性評価方法

試作デバイスの伝送特性の測定には、ネットワークアナライザ (HP8720D), RF プローブ (GGB, 40A-GSG-300-P) を使用し、 50Ω 系での反射係数 S_{11} および透過係数 S_{21} を測定した。得られた S パラメータを用いて、以下の各式により各種伝送特性を導出した⁶⁾。

デバイスの伝搬定数 $\gamma (= \alpha + j\beta)$ は次式で求められる。

$$\alpha = \frac{\ln(A^2 + B^2)}{4l} \quad (2)$$

$$\beta = \frac{\tan^{-1}(B/A)}{2l} \quad (3)$$

ここで、 l はデバイスの線路長であり、 A および B は式 (4) より求められる。

$$A + jB = \frac{Z_0(1 - S_{11}^2 + S_{21}^2) + Z_c(1 - 2S_{11} + S_{11}^2 - S_{21}^2)}{Z_0(1 - S_{11}^2 + S_{21}^2) - Z_c(1 - 2S_{11} + S_{11}^2 - S_{21}^2)} \quad (4)$$

ここで、 Z_0 は測定系のインピーダンスであり $Z_0 = 50\Omega$ である。 Z_c はデバイスの特性インピーダンスであり、式 (5) で求められる。

$$Z_c = Z_0 \sqrt{\frac{1 + 2S_{11} + S_{11}^2 - S_{21}^2}{1 - 2S_{11} + S_{11}^2 - S_{21}^2}} \quad (5)$$

以上により、伝送線路デバイスの基本特性となる伝搬定数 γ と特性インピーダンス Z_c が算出される。更に、デバイスの単位長さあたりの損失 L_{mm} および信号波長 λ は、次の式 (6) および式 (7) で求められる。

$$L_{\text{mm}} = 8.686 \alpha \quad (6)$$

$$\lambda = 2\pi / \beta \quad (7)$$

以上から、 $1/4$ 波長伝送線路デバイスの挿入損失 $L_{\lambda/4}$ は、 L_{mm} と $\lambda/4$ の積により見積もることができる⁶⁾。

5.3 各種伝送特性の周波数特性

Fig. 13 に 50Ω 系で測定された試作デバイスの S パラメータの周波数特性を示す。測定された S パラメータの値を用いてデバイスの各種伝送特性を算出した結果を以下に述べる。

Fig. 14 および Fig. 15 に S パラメータより見積もられる $1/4$ 波長線路の線路長 $\lambda/4$ および挿入損失 $L_{\lambda/4}$ の周波数特性を示す。各図中の実線は今回の試作デバイスの特性であり、破線は以前に文献 5) で報告した試作デバイス (導体材料が Al, 導体ライン幅 w_c が $3\mu\text{m}$, 導体ライン膜厚 t_c が $3\mu\text{m}$, 磁性膜幅 w_m が $1000\mu\text{m}$, および磁性膜厚 t_m が $0.5\mu\text{m}$ の単層膜のデバイス) の特性である。

Fig. 14 より、波長 λ は周波数にほぼ反比例していることがわかる。文献 5) のデバイスに比べて、 $1/4$ 波長がわずかに長くなったのは、磁性膜幅を狭くしたことによる分布

Fig. 13 Reflection and transmission coefficient of the fabricated devices.

Fig. 14 Quarter wavelength of the fabricated devices.

Fig. 15 Insertion loss of the fabricated devices.

インダクタンスの減少の影響と考えられる。

Fig. 15 より、 $1/4$ 波長線路の挿入損失は周波数に対して最小値を持つ特性を示している。これは以前に報告した通り⁵⁾、導体ライン損失と金属磁性膜損失とが等しくなる周波数で挿入損失が最小になることによる。文献 5) の試作デバイスと比較すると、測定周波数の全範囲で損失が減少し、特に 2 GHz より低周波での損失が大幅に低減されている。低周波での損失低減は厚膜 Cu 導体の採用によるところが大きく、このために挿入損失が最小となる周波数が低周波側にシフトして 1.2 GHz 程度となったと考えられる。加えて、最小挿入損失の値そのものも大幅に減少しており、GHz 帯以上の高周波で急増する磁性膜損失の低減も効いているものと考えられる。

Fig. 15 中に示される棒グラフは、各デバイスの損失最小周波数における導体ライン損失と金属磁性膜損失（うず電流損失、磁気共鳴損失）の大きさを模式的に示したものである。これらは、損失最小周波数では導体ライン損失と金属磁性膜損失がほぼ等しいということに基づいて見積もった値である。文献 5) の試作デバイスでは挿入損失は 2.2 GHz 付近で約 2.8 dB であり、そのうち導体ライン損失が約 1.4 dB、金属磁性膜損失が約 1.4 dB であると見積もられる。今回の試作デバイスでは挿入損失が 1.2 GHz 付近で約 0.3 dB であり、導体ライン損失が約 0.15 dB、金属磁性膜損失が約 0.15 dB であると見積もられる。以上から、損失最小周波数で比較すると、低抵抗率厚膜 Cu 導体ラインの採用と金属磁性膜幅の縮小の効果により、各損失が $1/8$ 程度になったといえる。

今回試作したデバイスを用いて $1/4$ 波長線路インピーダンス整合器を構成した場合、目標挿入損失 0.5 dB 以下に対して、携帯電話で利用されている周波数 0.8~2 GHz の全帯域では満足していないが、1~1.5 GHz の周波数で目標値を満足する結果が得られた。この場合の線路長は 10~17 mm 程度と比較的長い、つづら折れ導体ラインの採用により実際のデバイスサイズは数 mm 角以下にできると考えられる。つづら折れ構造の採用に対しては、線路の曲がり部分のインピーダンス不整合や隣接ライン間の結合などの問題が生じる。しかしながら、 $1/4$ 波長伝送線路デバイスをつづら折れにする場合、 n 回つづら折れ線路では 1 つの直線線路の長さが $\lambda/4(n+1)$ となるため、線路の曲がり部の局所的なインピーダンス不整合による反射の影響はほとんど現れないと考えられる。また、導体ライン近くのみ配置された磁性膜の効果によって、隣接ライン間の結合も比較的小さいと考えられる。以上のことから、本デバイスは複数の LC 素子を用いたインピーダンス整合回路に対してサイズの優位になり得ると考えている。

6. まとめ

携帯電話 PA 用インピーダンス整合回路への適用を目的として、CoFeB 金属磁性膜/ポリイミド誘電体膜コプレー

ナ伝送線路の低損失化について種々の検討を行った。以下に得られた結果を要約して述べる。

- (1) デバイスプロセスで最も高い温度が加わるポリイミドベークに相当する 280 °C の熱履歴を CoFeB 膜に加えた場合、異方性磁界の減少のために強磁性共鳴周波数は as-dep. 状態の 6 GHz から 4.2 GHz に低下するが、静的比透磁率は 50 から 150 に上昇し、携帯電話の使用周波数である 0.8~2 GHz 帯では高透磁率と低損失を両立できることが明らかになった。
- (2) 導体材料を従来の Al から Cu に変更することと厚膜化した導体ラインを採用することで導体ライン損失が抑制された。更に、磁性膜幅を縮小することで面内うず電流による損失が抑制され、一方、線路長は増大するため、 $1/4$ 波長線路の挿入損失が最小となる最適膜幅が存在することが明らかになった。
- (3) 上記の知見に基づいて、CoFeB 金属磁性膜/ポリイミド誘電体膜コプレーナ伝送線路を実際に試作し、特性評価を行った結果、携帯電話の使用周波数である 0.8~2 GHz の全帯域ではないが、1~1.5 GHz 帯ではインピーダンス整合器用 $1/4$ 波長線路の挿入損失を目標とする 0.5 dB 以内にできることを明らかにした。

今回試作したデバイスは特性インピーダンスを便宜的に約 30 Ω としたので、これをそのまま携帯電話 PA 用インピーダンス整合器に使用することはできない。携帯電話の仕様に応じて所望の特性インピーダンスになるように種々のデバイスパラメータを変更する必要がある。また、PA 用インピーダンス整合器では数 W 程度の高周波電力を伝送する必要があるため、磁気飽和などの影響を考慮する必要がある。なお、前述の高周波電磁界解析による特性シミュレーションでは 3W 程度の電力伝送においても CoFeB 磁性膜が磁気飽和しないことが明らかになっている。

今後は、携帯電話 RF 回路の具体的な仕様を考慮して、デバイス設計と試作を行い、高周波電力伝送を含むフィールド試験を実施していく予定である。

References

- 1) T. Sato, S. Ikeda, and K. Yamasawa: *J. Magn. Soc. Jpn.*, **22**, pp.133-138 (1998).
- 2) S. Ikeda, T. Sato, A. Ohshiro, K. Yamasawa, and T. Sakuma: *IEEE Trans. Magn.*, **37**, 2903 (2001).
- 3) M. Munakata, M. Namikawa, M. Motoyama, M. Yagi, Y. Shimada, M. Yamaguchi, and K. Arai: *Trans. Magn. Soc. Jpn.*, **2**, pp.388-393 (2002).
- 4) M. Namikawa, M. Munakata, M. Yagi, M. Motoyama, Y. Shimada, S. Yabukami, M. Yamaguchi, and K. Arai: *J. Magn. Soc. Jpn.*, **27**, pp.371-374 (2003).
- 5) H. Nakayama, T. Yamamoto, T. Sato, K. Yamasawa, Y. Miura, M. Munakata, and M. Yagi: *J. Magn. Soc. Jpn.*, **28**, pp.157-163 (2004).
- 6) T. Sato, S. Ikeda, H. Nakayama, K. Takizawa, and K. Yamasawa: *Trans. Magn. Soc. Jpn.*, **2**, pp.377-383 (2002)

2004 年 10 月 22 日受理, 2005 年 4 月 15 日採録