3201 SPCによる基板実装工程のばらつき要因見える化

An SPC Approach to Quality Visualization for Factor Analysis in PCB Mounting Process

○梶谷 和人(オムロン) 尾高 啓司(オムロン)
Kazuto Kojitani, Keiji Otaka
OMRON Corporation, Kyoto-City, Kyoto

In printed circuit board (PCB) mounting process using surface mount technology (SMT), automated optical inspection systems (AOI) are widely employed in order to guarantee the process quality such as volume of printed solder paste and size of soldered solder joint. However, a quality control method using the quality characteristics measured by AOI has not been established. We developed a statistical quality control (SPC) system which displays the variation of quality characteristics in a two dimensional color graph. It enables the analyzer to instantly narrow down the factors by recognizing the condition in which the quality anomaly occurs. We implemented the system to a PCB mounting factory and succeeded in reducing the cycle time of the process improvement and preventing soldering defect as a result.

Key Words: visualization, factor analysis, SPC, SMT, AOI

1. はじめに

近年の電子機器の小型化に伴い、基板実装 (SMT: Surface Mount Technology) 工程では微小部品を高密度に実装することが求められている。高密度基板の品質を確保するには、工程内の品質を常に監視し、異常があった場合には迅速にばらつきを改善するという工程管理が必須である。

本稿では、基板外観検査装置(AOI: Automated Optical Inspection system)で計測した測定値を活用した統計的工程管理(SPC: Statistical Quality Control)手法を提案する。はじめに、SMT 工程の品質課題を概観する。つぎに、品質特性のばらつきを見える化する「ばらつき要因見える化カラーマップ」について説明する。最後に、このシステムを導入した工場で、不良の再発防止に成功した事例を紹介する。

2. SMT 工程における品質管理の課題

2.1 SMT 工程の概要

SMT 工程は「印刷」「マウント」「リフロー」の3つのサブ工程から構成される。図 1(a)に示すように、各工程にそれぞれ「はんだ印刷機」「マウンタ」「リフロー炉」が設置される。さらに各工程の品質を確認するために「印刷後検査機」「マウント後検査機」「リフロー後検査機」が設置される。

各検査機では、印刷はんだ体積、部品位置ずれ、フィレット面積等が測定される。基板上で1点でもこれらの測定値が品質基準を満たさない場合、その基板は不良品と判定され、廃棄または修正が行われる。

Fig. 1 PCB mounting process using SMT

2.2 SMT 工程の品質管理

このような不良品が発生しないようにするには、工程に存在する潜在的なばらつき要因を特定し、改善しておく必要がある。しかし、現在の SMT 工程の改善は不良解析が主体である。近年では、不良品の現物観察だけでなく、データベースに蓄積された AOI の検査画像ではんだ印刷状態や部品の装着状態を確認する解析も行われている [1]が、良品のデータが積極的に活用されるには至っていない。

一方で、一般的な工程では、管理図に代表されるように、良品も含めて品質特性を監視して工程を安定状態に保つ SPC が活用されている[2]。

SMT 工程においても、AOI で計測した品質特性を良否の判定にだけに使うのではなく、SPC に活用できれば、工程改善を効率化できる可能性がある。

SMT 工程で SPC を行う課題は、a) 品質ばらつきの発生パターンが多様であること、b) ばらつき要因と品質特性の因果関係が複雑であることである。

2.3 SMT 工程における品質ばらつき

SMT 工程は4M変動が多く工程も複雑であるため、品質のばらつき方も様々である。基板全体でばらつくこともあれば、基板内の特定の場所でもばらつくこともある。同様に、生産中のすべての基板でもばらつくこともあれば、特定のロットでのみばらつくこともある。そこで、SMT 工程における品質ばらつきを、設計条件の違いによる「基板内ばらつき」と、生産条件の変化による「基板間ばらつき」の2つの観点で整理する。

Fig. 2 structure of design condition of PCB

「設計条件」とは、基板レイアウト設計によって決められる条件のことである。たとえば、図 2(a)に示す電子基板は4つの個片で構成されている。個片は工程完了後分割して1つの製品に組み込まれる単位である。各個片には2つの部品が実装される。ひとつの部品は3本のピンを持っている。これらの「個片」「部品」「ピン」のような属性を「設計条件」と呼ぶことにする。図 2(b)は24の電極の設計条件を階層的に示したものである。

また、「生産条件」とは、1枚の基板を生産するときの属性のことである。たとえば、ある基板が「どの製造ロットで生産されたのか」「ロットの何枚目で生産されたか」等が生産条件となる。

この「設計条件」と「生産条件」の組み合わせで、品質ばらつきが発生している範囲を表現することができる。

2.4 SMT 工程のばらつき要因と品質特性への影響範囲

たとえば、下型設置ミスと基板クランプ不具合はいずれも個片間のはんだ体積ばらつきを増大させる。しかし、下型設置ミスはミスをしたロットの基板のみに影響があるのに対し、基板クランプの不具合は装置の改善が行われない限り全てのロットの基板に影響を与える。また、磨耗したスキージを新しいスキージに交換すると、交換前後のロットで体積が変化する。

ばらつき要因によって異常が発生する範囲が異なるという性質は、現場での現象把握や要因分析を困難にしている。しかし逆に、SPCの観点から見ると、この性質は要因を特定するのに有用な情報を提供する。つまり、品質特性データの分布が把握できれば、要因の絞り込みが可能になる。

3. ばらつき要因見える化カラーマップ

本節では、品質の基板内ばらつきと基板間ばらつきを一覧できる「ばらつき要因見える化カラーマップ」について説明する。

3.1 ばらつき要因見える化カラーマップ

「ばらつき要因見える化カラーマップ」は一種の色グラフである。色は品質特性の異常度合いを、縦軸は設計条件を、横軸は生産条件を表す。

Fig. 3 factor visualization color map

色は品質特性の値が目標値に近ければ白で表示し、目標値から乖離するほど濃い色で表示する。これによって、品質特性が異常か正常かを容易に判別することができる。

左端(図 3(a))には設計条件が部品種→個片→部品→ピンの順に構造化されて表示されている。設計条件間で品質特性に差がある場合、該当する設計条件の境に色の差ができるので、横帯または縦縞のパターンとして表示される。

上端(図 3(c))には基板の生産されたロット番号とロット内の生産順序が表示されている。生産条件間の品質特性に差がある場合、該当する生産条件の境に色の差ができるので、縦帯または縦縞のパターンとして表示される。

これらの特徴により、「ばらつき要因見える化カラーマップ」の色のパターンを確認するだけで、どの条件ばらつきが発生しているかが瞬時に把握できる。

3.2 ばらつき要因見える化カラーマップによる要因分析

「ばらつき要因見える化カラーマップ」で異常が発生している条件が特定できれば、あとは通常の層別分析と同じ要領で、その条件に影響を与える要因を絞り込む。

たとえば図 3 では、偶数ロットで個片 BA・BB の品質が異常であることが一目瞭然である。表 1 を参照すれば、たとえば、偶数ロットを担当する作業員が、段取り替え時に基板クランプの不具合を発生させるような作業を行っているのではないかとこの要因が推定される。

「ばらつき要因見える化カラーマップ」を用いれば、すべての設計条件・生産条件の組合せで品質ばらつきを確認することができるので、要因分析の効率は飛躍的に向上する。これより、SMT 工程での SPC が現実的なものとなる。

4. 改善事例

本節では、「ばらつき要因見える化カラーマップ」を活用し、CSPブリッジ不良の再発防止に成功した事例を紹介する。

ある実装工場から始めて CSP(chip size package)を搭載した商品の工程を上げた際、ブリッジ不良の要因が特定できず、歩留まりが向上しない時期があった。「ばらつき要因見える化カラーマップ」ではんだ体積の分析を行ったところ、図 4(a)左側のように上側と下側で赤い横帯が入っていた。(はんだ体積過多発生)。この帯が発生していた設計条件を確認したところ、基板の両端の個片であることが判った。特定個片のはんだ体積に影響を与える要因に仮説を絞り込み、印刷機を調査した結果、基板両端の個片でメタルマスクとの間にギャップが発生し、転写されたはんだがにじみ出していることが確認された。これは、他の工程改善時に調整した基板クランプ条件が上手く機能していないことが原因であった。

これを受けて、クランプ条件を再調整することで、この問題を解決し図 4(a)右側の状態になった。これ以降、同じ要因での不良再発は確認されていない。

Fig. 4 an example of solder paste volume improvement

5. おわりに

本稿では、AOIで測定される品質特性を活用したSPCを提案した。効率的な要因分析を可能にするため、品質特性のばらつきを一覧できる「ばらつき要因見える化カラーマップ」を開発した。実際に工場のラインに導入し、不良の再発防止の事例を紹介した。

今後も SMT 工程での SPC 活用範囲を広げ、工程での品質つくりこみのレベルアップに貢献していきたい。

参考文献

- 谷上昌伸, 他:「基板外観検査機をもちいた実装改善システムの開発とその改善事例」, OMRON TECHNICS Vol.43 No.4 (2003)
- 日本規格協会:「JIS ハンドブック 57 品質管理」, (2004)