石英系光導波路スイッチとハイブリッド素子[†]

森 脇 和 幸* 日比野 善 典**

Optical Waveguide Switches and Hybrid Devices by Silica-Based Material

by

Kazuyuki MORIWAKI* and Yoshinori HIBINO**

Silica-based planar lightwave circuits have been fabricated practically for optical communication networks. An optical switching device using the thermo-optic effect is fabricated, and its phase-trimming technique after their fabrication processes is developed. An approach to active waveguiding devices using silica-based material is showed by utilizing hybrid technology with semiconductor devices. A practical ONU (Optical Network Unit) device is fabricated using the hybrid PLC technology.

Key words : Optical waveguide, Silica, Optical communication, Planar lightwave circuits

1 緒 言

光集積回路の概念が出現したのはかなり古い¹⁾が、最近になり市販され実際にシステムに組み込まれる光導波路部品が増えてきている。それに伴い当初の回路自体の研究から、実装や信頼性といった実用に関連した研究開発も近年急に多くなってきている。これは勿論日本列島縦断等の長距離基幹光通信網から、各家庭へ光ファイバを引き込む FTTH (Fiber To The Home) といった光アクセス網等へと通信の光化が進展している事にも依っている。特に近年波長多重 (WDM: Wavelength Division Multiplexing) 通信が進展し、アレー導波路格子 (AWG: Arrayed Waveguide Grating) 等の波長合分波素子が重要性を増し、市場への急速な導入が見られる。ここでは光導波路部品の中でも特に着実な進展を見せている石英系光導波回路を製作した。特に石英系光導波路の中でも、熱光学効果を利用した光スイッチデバイスとその位相制御技術の開発、また石英系光導波路の能動化のアプローチとして、半導体素子とのハイブリッド集積素子の製作を行った。

2 光導波路材料と構造

光導波回路材料としては LiNbO₃ などの誘電体、半導体、ポリマー等もあるが、ここで用いているガラス材料は、主に石英系と多成分系に分けられる。中でも材料として非常に安定で、光ファイバとの整合性が良く、かつ LSI 製造プロセス技術の転用により再現性のよい量産加工技術構築可能な石英系導波路は、プレーナ光波回路^{2)~9)} (PLC: Planar Lightwave Circuits) として、各種素子が製作・販売されている。この量産加工技術の構築により低コスト化が可能な点は、光部品の実用に際し特に重要である。光部品の実用化に際しては、電気回路システム等との競争等や、通信サービス自体の低コスト化

競争により厳しい経済性が要求されるためである。ここでは上記実用化の観点を重視し、石英系材料を用いた。

Table I には、PLC 素子として各種回路を製作した中で、光導波路の重要なパラメーターであるコア部とクラッド部の比屈折率差 Δ による分類を示した。表中では便宜上 Δ の大小で L (低), M (中), H (高), SH (超高) といった分類をしている。LA では光伝搬損失が小さく、光ファイバーとの接続損失も小さいが、最小曲がり半径が大きいために大規模回路に向かないといった特徴がある。従って、製作する回路素子にあわせて適度な Δ を選ぶ必要がある。開発の初期の単純な素子には、光ファイバーと同等の屈折率を持つ LA 導波路が主に用いられていたが、²⁾ 開発の進展に伴い複雑な回路が製作されてくると小さな曲がり半径を持つ Δ の高い導波路が製作されている。⁴⁾ 製作技術の進歩により、 Δ が高くてもそれほど伝搬損失が高くない導波路が製作されてきたこともその原因である。ここでは主に MA 以上の Δ を用いて PLC を製作した。

Table I. Comparison of Waveguides with various Δ .

Type	Δ (%)	Core (μ m)	min. R (mm)	Loss (dB/m)	C. Loss (dB/p)
LA	0.25	8x8	25	<0.01	<0.1
MA	0.45	7x7	12	0.02	~0.1
HA	0.75	6x6	5	0.03	0.5
SH	1.5	4.5x4.5	2	0.05	2.0

(Min. R: Minimum Bending Radius)

(Loss: Propagation Loss)

(C. Loss: Coupling Loss)

† 原稿受理 平成 13 年 12 月 17 日 Received Dec. 17, 2001

* 正 会 員 神戸大学大学院自然科学研究科 〒657-8501 神戸市灘区六甲台町, Grad. School of Sci. and Tech., Kobe Univ., Nada-ku, Kobe, 657-8501

** NTT フォトニクス研究所 〒243-0198 厚木市森の里宮宮, Photonics Laboratories, NTT, Morinosato, Atsugi, 243-0198

3 石英系光導波路製作方法

石英系ガラス膜は一般に Si または石英基板上に、火炎堆積法 (FHD : Flame Hydrolysis Deposition) や CVD 法 (Chemical Vapor Deposition) または電子ビーム蒸着法で製作可能である。Fig. 1 に示すように、ここでは各種製作方法の中でも実用的に生産性に優れた FHD 法²⁾を用いて石英系膜を製作した。下部クラッド膜とコア膜 (GeO_2 添加により屈折率を増加させている) を形成後、コア膜を反応性イオンエッチング (RIE : Reactive Ion Etching) により加工し、上部クラッド層でコアパターンを埋め込んで埋め込み導波路が完成する。²⁾

FHD 法は SiCl_4 原料ガスを酸水素炎中で熱加水分解する事により SiO_2 粒 (スート) を基板上に堆積させる方法で、比較的簡便に厚膜が作製でき、量産性に優れた方法である。堆積後に熱処理によりスートを透明化する。またガラス膜加工やガラス膜上のヒータ等金属膜パターン形成等の加工プロセスに関しては、LSI 製造プロセス用の装置や技術を利用した。熱光学効果を利用した光スイッチはヒータを用いるために、この金属パターンの形成が必要となる。従来この熱光学効果用ヒータとして、主に Cr が用いられてきた。しかしここでは 4 項で説明する位相トリミング技術のため、高パワー用途に適用可能なヒータ膜として、サーマルプリンタヘッド等に用いられていた Ta_2N 膜を新たに用いた。 Ta_2N 膜の成膜にはスパッタ法、その加工には RIE 法を用いた。⁵⁾

一方 PLC 上への半導体混載素子であるハイブリッド PLC については、通常の PLC と比べてかなり複雑な工程となる。⁹⁾ 基本的には半導体素子の光軸と、PLC 素子の光軸をサブミクロン精度でアライメントする事が難しい点となる。Fig. 2 に工程を示すが、基板の Si の凸構造作

Fig. 2. Fabrication process for hybrid PLCs.

製と、導波路膜成膜後の研磨による基板平坦化 (Fig. 2 の一番上の図参照) がポイントとなる。この Si 面と SiO_2 面が平面上に分布する基板上に、さらにコア膜とクラッド膜を堆積し、また堆積後に Si 凸部分上のみコア・クラッド膜をすべて RIE により除去する (Fig. 2 の真ん中の図参照)。研磨により露出した Si 凸面が、半導体素子の光軸を高さ方向に合わせる基準として、また LD など発熱素子のヒートシンクとしてはたらく (Fig. 2 の一番下の図参照)。この例のように、光導波路加工技術の特徴として、エッチングパターン幅や深さが数ミクロンから数十ミクロンと大きいことがある。ただし加工のサイズは比較的大きいが、エッチング端面の滑らかさ (凹凸数 10nm 以下) も必要である。⁶⁾ 尚、生産を考慮すると光導波路用に特化した最適な製造装置を新たに開発することが望ましい場合もあるが、現状では、既存の LSI 製造装置をほぼそのまま用いている。

4 熱光学スイッチ素子とその位相誤差トリミング

熱光学スイッチ (TOSW : Thermo-Optic Switch) は Fig. 3 に示すように、上部クラッド上にパターン化した

Fig. 1. Fabrication process for PLCs.

Fig. 3. Top and Cross-sectional view of TO switch.

薄膜ヒータに通電してコア部の温度を 10°C 程度上昇させ、屈折率の増加 (変化量 1×10^{-4} 以下) を利用して導波路出力ポートのスイッチを行う素子である。^{2), 7), 8)} 基本素子部は Mach-Zehnder 干渉回路構成となっており、Fig. 3 (a) のように 2 個の方向性結合器 (DC) が組み合わされている。DC 間の導波路にヒータによる光路長差を与え、出力ポートの切り替えを実現している。干渉効果を利用しているため、わずかな屈折率差でスイッチング効果を得ることができる。Fig. 3 のような単純な 2 入力 2 出力素子を組み合わせることにより、 8×8 や 16×16 といった大規模スイッチが製作可能である。^{7), 8)} 尚これらの大規模スイッチは、 8×8 が 4 インチ、 16×16 が 6 インチ基板上に製作される大規模素子である。

スイッチの大規模化に伴い問題となってくるのが実効屈折率の基板面内分布である。対策をしない場合は、 8×8 熱光学スイッチの消光比 (on と off の光出力強度比) に大きなばらつきがあって使用不可能となる。このためウエーハ内スイッチ全ての消光比を最大にするように (つまり位相誤差によるばらつきを補償するために)、通常は各 64 個の位相調整用ヒータ全てに常に通電 (バイアスパワー印加) して位相誤差をキャンセルしなければならなかった。発熱のためこの方法は 16×16 等の大規模素子では非現実的となる。尚この位相誤差は石英膜中のわずかな屈折率ゆらぎや、加工パターン幅変動等に依っていると考えられる。例えば現状でもコアパターン幅の加工誤差で $2 \times 10^{-3} \mu\text{m}$ 、屈折率の誤差で 9×10^{-6} といった非常に微小な誤差が位相誤差として検知されている。⁷⁾ 技術の進歩により位相誤差は小さくしていく努力も必要であるが、完全になくすことは困難である。従って何らかの位相誤差調整方法が必要である。しかし、消費電力低減の観点のみならず、部品の小型化や簡素化・低コスト化からも、従来のバイアスパワー通電方式には問題がある。

ここで新たな方法として、通常の熱光学効果 (可逆的でヒータオフ時には元の屈折率に戻る) と異なり、恒久的 (非可逆的) な屈折率変化を起こす高パワーのヒータ加熱を行い、恒久的な屈折率調整 (位相トリミング) が行える事を実証した。実際には Fig. 3 (a) のトリミング用ヒータ (熱光学効果用とは別のヒータ) に 4 ~ 7W (熱光学効果用の 8 倍以上のヒータパワー) を印加し、その後のスイッチング特性の変化を測定した。バイアスパワー印加なしで消光比が最大となるまで、トリミングヒータへの通電と測定を繰り返した。屈折率変化は増加するのみであるため、過剰なトリミングを元に戻すことはできないが、初期通電パワーを制限することにより調整可能であった。実際にはこれらのトリミング工程は自動化できた。その結果として全ての位相誤差が補償でき、位相調整ヒータに通電することなく (バイアスパワーゼロで) 全ての 8×8 スイッチエレメントで 20dB 以上の消光比が得られた (Fig. 4 参照)。⁵⁾ Fig. 4 の横軸の正・負は、それぞれ Fig. 3 (a) 中の phase shifter 側か trimming 側かのヒータへ通電するバイアスパワーに対応している。

Fig. 4. Bias power distribution before and after the phase trimming. Almost no bias power needed after the phase trimming.

その意味で図中 $\pm 10\text{mW}$ のバイアスパワー以内では、消光比 20dB 以上の特性が得られる条件となっている。すなわちトリミング後には、バイアスパワーゼロでも 20dB 以上の消光比が得られる範囲に、屈折率がトリミングできたことを示している。

16×16 TOSW では更に干渉計回路の二重化構成と上記位相トリミング技術を用い、バイアスパワーゼロで消光比 55dB と高く、平均挿入損失も 6.6dB と小さい素子が実現できた。⁷⁾ この位相トリミング技術は、予測不可能な製造誤差を製造後に調整できる点が重要である。このように 8×8 および 16×16 スイッチ素子により、位相トリミング技術は、製造技術を補完して石英系光導波路性能を一層向上させる実用的に非常に有用な技術であることが実証できた。

5 ハイブリッド PLC

通常石英系 PLC は受動素子で、発光や増幅機能を持たない。しかし、PLC を能動素子とする試みとして大きく 2 通りの方向がある。すなわち、ガラス膜中への Er 等の希土類元素ドーピングにより発光・増幅機能を持たせる方法と、PLC 上に半導体素子等能動素子をハイブリッド集積する方法である。ここでは後者のアプローチによるハイブリッド PLC として、ONU (Optical Network Unit) 素子を製作した。

ハイブリッド PLC は、PLC 上に半導体 LD や PD を実装し、一体の部品としたものである。基本断面構造を Fig. 5 に示す。Fig. 5 で Si テラスと呼ばれる部分が重要で、この部分に半導体 LD (laser Diode) や LiNbO_3 等が実装される。この場合 Si テラスは LD 等のヒートシンクであり、また実装時に LD 出射光高さと導波路入射光高さを合わせる基準面の働きをしている。光部品は電子部品と異なり、各光部品間の接続の際に精密 (サブミクロン単位) な位置調整が必要な点に注意が必要である。この高さ調整面は LD 等を単に置くだけで高さ方向のアラ

Fig. 5. Cross-sectional view of a hybrid PLC.

インメントを完了させ、製作行程を簡素化できた。

例えば個別部品の半導体レーザやレンズ、WDM フィルタ等を組み合わせた光学系と同じ機能を、ハイブリッド PLC では 1cm 程度とコンパクトな基板上に集積化し、信頼性の高い素子として実現できる。しかも工程簡素化による低コスト化も期待できる。この技術を用いて、FTTH の基幹部品である ONU 素子 (WDM 送受信モジュール) を製作した。このモジュールは各家庭で光ファイバからの信号を受信したり、双方向で信号を受発信したりする機能を持つ部品である⁹⁾ (Fig. 6 参照)。Fig. 6 で、 $1.55\mu\text{m}$ の信号光は WDM フィルタで反射し、別ポートに出射する。 $1.3\mu\text{m}$ 光は PD (Photo Diode) で受信されると共に、LD から発信される。FTTH が実現後はこのモジュールは各家庭に 1 個ずつ使用する物なので、特に死活的に低コスト化が求められる部品である。従って個別光部品を 1 個ずつ位置合わせしながら組み上げるようなやり方は将来性がない。このためハイブリッド PLC が期待され、実際にその特長を生かした数々の技術を取り入れて、低コスト化モジュールを製作した。

具体的には、特にコンパクトな構成で部品点数の削減と行程の削減につながる技術を可能な限り用いている。まず回路構成として Mach-Zehnder 回路でなく Y 分岐回路を用い、また反射型 WDM フィルタ構成により回路を小型化した。このポリイミド基板の WDM フィルタは PLC 上にダイシングソーで刻んだ溝に挿入して接着剤固定するという簡便な実装方法をとった。¹⁰⁾ 半導体 LD や PD については、簡単にチップのまま 3 次元アライメント・実装できた。すなわち、高さ方向については先に

Fig. 6. Top view of an ONU device using hybrid PLC technique.

述べたように Si テラスによっている。横方向 (基板面に平行方向) については、半導体チップと PLC 表面に配した金属のアラインメントマーカパターンにより、赤外透過光を観測しながらアラインメントした。尚 LD は PLC との結合損失を下げるため、スポットサイズ変換型を用いており、位置合わせ許容差 $2\mu\text{m}$ 以内で結合損失 2dB 以内を実現した。同じく PD については導波路型を採用し、LD と同様な実装形態で PLC と結合させている。同様に LD の後ろにモニタ用 PD を実装しているので、全体として 3 個の半導体チップを実装した。また WDM 反射フィルタ等回路構成の工夫によりファイバ入出力が Fig. 6 のように片側のみとなっているが、これは実装の簡素化による低コスト化に寄与している。これらの工夫により、製作した ONU 素子は、将来十分実用的な小型・低コスト素子となると期待できる。

6 結 言

石英系光導波路 PLC を 2 種類製作した。TO スイッチの製作では、製造誤差に起因する位相誤差をヒータ通電によらずに調整可能な位相トリミング技術を開発した。これにより、素子製作後に各素子毎に位相を調整して、使用時に位相調整用に通電することなく最適動作させることが可能になった。

ハイブリッド PLC として ONU 素子を製作した。各種のチップ小型化技術や低コスト化技術により、将来各家庭に導入可能な経済的な素子が製作できた。

実験には NTT フォトニクス研究所の方々の協力があつたことを記して、謝意を表する。

参 考 文 献

- 1) S. E. Miller, Bell Syst. Tech. J., **48**, 2059 (1969).
- 2) 河内正夫, 電子情報通信学会誌, **J81-C-II**, 513 (1998).
- 3) Y. Hibino, Electron., **E83-B**, 2178 (2000).
- 4) Y. Hibino, Tech. Digest OFC '01, Anaheim, USA, WB1 (2001).
- 5) K. Moriwaki, M. Abe, Y. Inoue, M. Okuno and Y. Ohmori, Tech. Digest OFC '95 San Diego, USA, 211 (1995).
- 6) T. Goh, S. Suzuki and A. Sugita, J. Lightwave Technol., **15**, 2107 (1997).
- 7) T. Goh, A. Himeno, M. Okuno, H. Takahashi and K. Hattori, IEEE Photon. Technol. Lett., **10**, 810 (1998).
- 8) T. Shibata, M. Okuno, T. Goh, M. Yasu, M. Ishii, Y. Hibino, A. Sugita and A. Himeno, Tech. Digest OFC '01, Anaheim, USA, WS1 (2001).
- 9) N. Uchida, Y. Hibino, Y. Suzuki, T. Kurosaki, N. Ishihara, M. Nakamura, T. Hashimoto, Y. Akahori, Y. Inoue, K. Moriwaki, Y. Yamada, K. Kato, Y. Tohmori, M. Wada and T. Sugie, Electron. Lett., **32**, 1664 (1996).
- 10) Y. Inoue, K. Kato, K. Okamoto and Y. Ohmori, IEICE Trans. Electron., **E80-C**, 609 (1997).