CoSi₂/Si(001) エピタキシャル成長[†]

原田 整・成沢 忠・石田宏一*

広瀬和之**・三浦喜直***

高知工科大学 ☎ 782-8502 高知県土佐山田町

*帝京科学大学 ☎ 409-0193 山梨県北都留郡上野原町ハツ沢 2525

**宇宙科学研究所 ☎ 229-8510 神奈川県相模原市由野台 3-1-1

***NEC シリコンシステム研究所 ☎ 229-1198 神奈川県相模原市下九沢 1120

(2003 年 1 月 27 日受付; 2003 年 4 月 19 日掲載決定)

Epitaxial Growth of CoSi₂ on Si(001) Surface

Sei HARADA, Tadashi NARUSAWA, Koichi ISHIDA*,
Kazuyuki HIROSE** and Yoshinao MIURA***

Kochi University of Technology, Tosa-Yamada, Kochi 782-8502

*Teikyo University of Science and Technology, 2525 Yatsusawa, Uenohara-machi, Kitaturu-gun, Yamanashi 409-0193

**Institute of Space and Astronautical Science, 3-1-1 Yoshinodai, Sagami-hara, Kanagawa 229-8510

***Silicon Systems Research Laboratories, NEC Corporation, 1120 Shimokuzawa, Sagami-hara, Kanagawa 229-1198

(Received January 27, 2003 ; Accepted April 19, 2003)

We demonstrate that CoSi₂ directly grows epitaxially on H-terminated Si(001) and the interface is atomically flat. The hydrogen present on the Si surface seems to suppress the direct reaction of Co with Si up to ~400 °C. Thus, the hydrogen at the Co/Si interface hinders the formation of low temperature (metal-rich) phases such as Co₂Si and CoSi. Upon thermal desorption of hydrogen at around ~460 °C, the direct epitaxial growth of CoSi₂ on Si(001) occurs. However, with the increase of initial Co film thickness, cracks are formed partially due to a strong tensile stress. More detailed study is needed concerning the effects of such defects for the practical applications to VLSI.

1. は じ め に

シリコン集積回路 (Si-LSI) は高密度化の一途をたどっており, LSI 中での素子間を結合, または, LSI チップを外部回路と接続するために多数の電極 (コンタクト電極) が必要となり, 現在の LSI では ~1 cm 四方の Si チップあたり一千万個以上存在するといわれている。このような膨大な数のコンタクト電極を信頼性よく作り, 機能させるためにシリサイド技術が貢献している。

LSI への適用が検討されているのは, Ta, Mo, W, Ti などの高融点金属 (refractory metal) や Co, Ni などの準貴金属 (near-noble metal) のシリサイドである。今回我々

が選択したコバルト (Co) シリサイドには, Co₂Si, CoSi, CoSi₂ の 3 つの相が存在する。このうち, Co₂Si は結晶構造が斜方晶であり, CoSi は立方晶であるが Si との格子不整合が大きい (~17%) ため Si 基板上にエピタキシャル成長しない。一方, CoSi₂ は CaF₂ 型の結晶構造をしており, Si との格子不整合が ~1.2% と小さいため Si 基板上にエピタキシャル成長するとされている。その上, 低抵抗 (18~20 μΩcm) で高温でも安定であるため CoSi₂ はシリサイドプロセスにおいて最も有望な材料とされている。しかしながら, Si(111) 基板上に比べて Si(001) 基板上では CoSi₂ 膜と基板との界面に {111} ファセットが生じやすく¹⁾, 良好なエピタキシャル成長膜が得られ難いとされている。また通常の Co シリサイドの形成では, 熱処理温度の上昇とともに準安定相がまがずできて, 最終的に安定相が形成されるため, 安定相が

[†] 第 22 回表面科学講演大会 (2002 年 11 月 26 日 ~ 11 月 28 日) にて発表

E-mail: 055094w@gs.kochi-tech.ac.jp

Si 基板と格子整合していても準安定相形成の段階で界面が結晶構造的に荒れてしまい平坦な CoSi_2/Si 界面が得られない。したがって、Si(001) 上に CoSi_2 をエピタキシャル成長させ平坦な CoSi_2/Si 界面を得るためには、準安定相を飛び越えて安定相を形成させる必要がある。

Si(001) 上へのエピタキシャル CoSi_2 膜の形成は、Co と Si の界面に Ti を挟む TIME (Ti Interlayer Mediated Epitaxy) 法³⁾と薄い酸化膜 (SiO_x) を挟む OME (Oxide Mediated Epitaxy) 法³⁾, pure Co のかわりに Co-C (carbonic cobalt)⁴⁾を用いる方法が報告されている。しかしこれらの方法では、中間層の厚さ、 SiO_x の組成、熱処理条件などを厳密に制御する必要があるため、確実に平坦な界面を得るのは容易でない。また、表面に TiN 膜、 SiO_x 膜が残存するなどの問題点がある。

Si 基板表面の H 原子はダングリングボンドを終端し、化学的に安定であることが知られている⁵⁾。そしてこの H 原子は、金属原子の堆積後も埋もれた界面に残っており⁶⁻⁸⁾、 $\sim 460^\circ\text{C}$ で熱脱離するので⁹⁾、 CoSi_2 膜の形成後表面には何も残らないと思われる。また、Co は Si 基板と室温でも反応しシリサイドを形成するが¹⁰⁾、Si 基板表面を水素終端することで Co シリサイド相の形成を抑制するといわれている^{11, 12)}。したがって、 CoSi_2 のエピタキシャル成長の条件を満たし、TIME 法などにおける問題点も改善することができると考えられる。

本研究では、水素終端によるシリサイド化反応への影響を調査し、Si(001) 上に CoSi_2 を直接エピタキシャル成長させ、平坦な界面を得ることを試みた。

2. 実験手法

実験には $p\text{-Si}(001)$ 基板を用いて、(a) 表面処理をしていないもの (自然酸化膜つき $\text{SiO}_2/\text{Si}(001)$)、(b) 10% HF 溶液に浸して水素終端を行ったもの (H-Si(001))、(c) 水素終端後 H 原子を熱脱離させたもの (clean-Si(001)) の 3 種類を準備した。Co は E-gun または MBE (Molecular Beam Epitaxy) を用いて堆積し、真空中 (in-situ) または熱処理炉 (ex-situ) で熱処理を行い CoSi_2 を成長した。Co-Si 界面反応、 CoSi_2 の結晶性を RHEED (Reflection High Energy Electron Diffraction)、TEM (Transmission Electron Microscope)、RBS (Rutherford Backscattering Spectrometry)/channeling、XPS (X-ray Photoelectron Spectroscopy) により評価した。

3. 結果と考察

3.1 シリサイド化反応過程における水素の影響

熱処理温度の違いによる Co-Si シリサイド化反応を、基板が $\text{SiO}_2/\text{Si}(001)$ と H-Si(001) の場合について RBS

と XPS で測定し比較した。また、 400°C での Co-Si シリサイド化反応を clean-Si(001) と H-Si(001) の場合について断面 TEM を用いて観察した。

3.1.1 $\text{SiO}_2/\text{Si}(001)$ と H-Si(001) の比較

$\text{SiO}_2/\text{Si}(001)$ と H-Si(001) の基板の上に E-gun で Co を $\sim 20\text{ nm}$ 堆積し、 300°C 、 500°C で 30 分熱処理 (ex-situ) したときの RBS スペクトルを Fig. 1 に示す。 $\text{SiO}_2/\text{Si}(001)$ の試料では、 300°C でシリサイド化反応が起こっていることがわかる。一方、H-Si(001) の試料を 300°C で熱処理したときのスペクトルは熱処理前のスペクトルと似ており、 500°C でわずかではあるがシリサイド化反応が Co ピークおよび Si エッジのダレとして見られる。これらの結果から、薄い自然酸化膜は熱処理における Co の拡散を妨げるのに十分な厚さがなく Co-Si 反応が起こるが、Si 基板表面を水素終端するとシリサイド化反応が遅れることがわかる。

次に、それぞれの基板の上に MBE で Co を $\sim 2\text{ nm}$ 堆積し、 580°C で 30 分熱処理 (in-situ) を行い XPS ($\text{AlK}\alpha$) で測定した。MBE チャンバーから XPS チャンバーへの搬送の際に試料が大気にさらされたため、表面不純物層

Fig. 1 RBS spectra of Co/H-Si(001)(broken curves) and Co/Si(001) covered with thin native oxide (solid curves). The effects of annealing at 300°C and 500°C for 30 min are compared. The scattering geometry is also shown.

を 2 keV-Ar⁺ イオンスパッタリングにより SiO₂ 膜換算で 1.5 nm 相当を除去した。Fig. 2 に Si 2p, Co 2p core-level スペクトルを示す。Si 2p ピークは、SiO₂/Si(001) と H-Si(001) の場合とで 0.2 eV の違いがみられるが、これは、形成された CoSi₂ 膜と Si 結晶での Si の化学結合状態の違いを反映しているものと考えられる。また、778.5 eV にみられる Co 2p_{3/2} ピークの値は、過去の Co シリサイドに関する報告と一致する¹³⁾。

SiO₂/Si(001) の試料では、H-Si(001) の場合に比べて Co 2p ピーク強度が減少しており、Co 2p_{3/2} と Si 2p のピーク比 (Co 2p_{3/2}/Si 2p) はそれぞれ 2.5 (SiO₂/Si(001)), 4.6 (H-Si(001)) となった。このピーク強度の減少は、“拡散の結果、光電子の脱出深さ範囲内に存在する Co 原子の数が減少している”ことを示す。すなわ

Fig. 2 The Si 2p and Co 2p core-level XPS spectra from Co/H-Si(001) and Co/Si(001) covered with thin native oxide after annealing at 580°C for 30 min.

ち、水素終端した場合、界面の H が低温での界面反応をブロックしているが、界面に薄い自然酸化膜が存在する場合には Co と Si の相互拡散が低温でも生じる。そのため Co 原子が光電子の脱出深さより深くに存在すると推察される。

3.1.2 clean-Si(001) と H-Si(001) の比較

clean-Si(001) と H-Si(001) の基板上に MBE で Co を ~1.3 nm 堆積し、400°C で 10 分熱処理 (in-situ) したときのシリサイド化反応を断面 TEM で観察した。Fig. 3 の断面 TEM 像では、clean-Si(001) 上と H-Si(001) 上における Co-Si 反応の違いが示されている。Fig. 3 (a) の clean-Si(001) の断面 TEM 像では、Co 膜中にアモルファスの部分も見られるが、 $\langle 111 \rangle$ 方向の原子列が Si 基板から Co 膜中に伸びている部分も見られることから、熱処理によって Co-Si 反応が起こり、部分的にシリサイドが形成されていると考えられる。一方、Fig. 3 (b) の H-Si(001) の断面 TEM 像では、Co 膜全体がアモルファスになっていることから、400°C では Co と Si の反応が起きていないことを示している。

以上 RBS, XPS, 断面 TEM の結果から、H-Si(001) 上では低温での Co シリサイド相の形成が抑止されるため、Si 基板と格子整合しない Co₂Si, CoSi を形成せず、高温での熱処理によって Si(001) 上に直接 CoSi₂ 膜のエピタキシャル成長が起これと考えられる。

3.2 H-Si(001) 上への CoSi₂ のエピタキシャル成長

前節で得られた結果をもとに、CoSi₂ のエピタキシャル成長を試みた。Co は H-Si(001) 上に MBE を用いて室温で堆積 (~1.2 nm) し、MBE チャンバー内で熱処理 (650°C, 10 分) を行った。RHEED では、堆積後の多結晶回折パターンが低温での熱処理の間続いていたが、~500°C 以上でストリークの延びた RHEED 図形が観察された。これは、シリサイド化反応が起こり、エピタキシャル CoSi₂ 膜が形成されたことを示唆する。Si(001) 上に CoSi₂ エピタキシャル膜が形成されたときの断面 TEM 像と回折パターンを Fig. 4 に示す。断面 TEM 像では CoSi₂ の膜厚は均一で、CoSi₂/Si 界面が原子的に平坦である。また、 $\langle 111 \rangle$ 方向の原子列が Si 基板から CoSi₂ 膜まで貫通していることから、CoSi₂ は Si 基板上にエピタキシャル成長していることがわかる。また、回折パターンにおいて CoSi₂ 構造から期待される {200} スポットが Si 結晶の回折パターンに重なって現われており、その他には何も見えていないことから、CoSi₂ のエピタキシャル成長が確認される。このように Co/H-Si(001) において、Si 基板と格子整合しない準安定相の形成をスキップするメカニズムは、高温 (H 原子が熱脱離する温度) で熱処理をするだけでよく、TIME 法²⁾のように 2

Fig. 3 Cross-sectional TEM images after annealing at 400°C for 10 min: (a) Co/clean-Si(001), (b) Co/H-Si(001).

Fig. 4 Cross-sectional TEM image and the diffraction pattern from Co/H-Si(001) after annealing at 650°C for 10 min.

Fig. 5 Cross-sectional TEM image showing a crack. The crack-void is filled with Si crystal.

段階の熱処理を必要としないため、Co/H-Si(001) では簡単に CoSi₂ のエピタキシャル成長が得られる。

一方で、CoSi₂ 膜中のある部分ではクラックが観察された (Fig. 5)。CoSi₂ と Si は熱膨張係数の違いにより温度が高い (~1100℃) ときには完全に格子整合するが、この温度以下では、CoSi₂ は Si の格子定数より小さく、Si 基板上に形成された CoSi₂ 膜はいつも横方向への引っ張り応力 (テンサイルストレス) を受けるためクラックが形成されると考えられる。このクラックがどの程度の密度で形成されるかは今後の検討課題と考えているが、これまでのところ、初期の Co 膜厚が厚くなるとともに増加する傾向を見出している。

3.3 CoSi₂ の結晶性の初期 Co 膜厚依存性

Fig. 6 に H-Si(001) 上に MBE で Co を ~5 nm (nominal), ~1.7 nm (nominal) 堆積し、580℃ で 30 分熱処理 (in-situ) した時の RBS/channeling スペクトルを示す。Co の <001> アライン・ランダム比 ($\chi_{\min}$) はそれぞれ 92% (5 nm-Co), 51% (1.7 nm-Co) となった。また、Si の界面ピークが小さいことから 1.7 nm の場合には界面の乱れが小さいことがわかる。したがって、初期の Co 膜厚が薄いと熱処理による silicide-Si 界面の乱れが小さく、直径: ~1 mm (RBS 測定時のイオンビーム径) の円内で平均した結晶性が改善される、すなわち、クラック等の欠陥密度が小さいと考えられる。

$\chi_{\min}$ には表面酸化やその他の表面汚染の影響が含まれている (RBS/channeling 測定は ex-situ で行った) ので 51% という $\chi_{\min}$ はそれほど悪くなく、初期 Co 膜厚が薄いときには結晶性の良い界面が得られていると考えられる。また、RBS スペクトルからの計算による Co 膜厚はそれぞれ 5 nm → 9.5 nm, 1.7 nm → 3.2 nm となった。

以上の結果から、初期 Co 膜厚が ~3 nm より薄い場合に界面の結晶性が改善され、良好なエピタキシャル CoSi₂ 膜が得られると思われる。そして、初期 Co 膜厚が厚いとチャンネリング特性が悪く、クラックが入るなどして界面構造が凹凸になる。

Fig. 6 Random <R> and <001> aligned spectra with scattering angle of 100° after annealing at 580℃ for 30 min: (a) 5 nmCo/H-Si(001), (b) 1.7 nmCo/H-Si(001).

4. ま と め

Si 基板表面を水素終端することで、CoSi₂ 膜が Si(001) 上に直接エピタキシャル成長し、CoSi₂/Si 界面が原子的に平坦であることを示した。

Si 基板表面の水素は、低温での Co シリサイド相 (metal-rich) の形成を抑制し、高温での熱処理によって表面から熱脱離し、Si(001) 上に直接 CoSi₂ 膜のエピタ

キシャル成長をもたらす。そして、 CoSi_2 膜のエピタキシャル成長は初期の Co 膜厚が約 1~3 nm の範囲の場合に得られるが、格子定数のわずかな違いにより CoSi_2 膜は強いテンサイルストレスを受け、 CoSi_2 膜の一部にクラックが形成される。

水素終端によりエピタキシャル CoSi_2 膜を得る方法は、TIME 法や OME 法のように中間層の制御が必要無く、その上、高温 (H 原子が熱脱離する温度) で熱処理をするだけでいい。そして、H 原子の熱脱離により表面には何も残らないため、LSI プロセスにおいて有効であると結論される。

文 献

- 1) H. Foll, P.S. Ho and K.N. Tu: *Philos. Mag. A* **45**, 31 (1982).
- 2) M. Lawrence, A. Dass, D.B. Fraser and Chih-Shih Wei: *Appl. Phys. Lett.* **58**, 1308 (1991).
- 3) R.T. Tung: *Appl. Phys. Lett.* **68**, 3461 (1996).
- 4) H.S. Rhee, T.W. Jang and B.T. Ahn: *Appl. Phys. Lett.* **74**, 1003 (1999).
- 5) G.S. Higashi, Y.J. Chabal, G.W. Trucks and K. Raghavachari: *Appl. Phys. Lett.* **56**, 656 (1990).
- 6) K. Hirose, T. Saitoh, A. Hanta and M. Uda: *Surf. Sci.* **433-435**, 581 (1999).
- 7) K. Fukutani, H. Iwai, Y. Murata and H. Yamashita: *Phys. Rev. B* **59**, 13020 (1999).
- 8) K. Hirose, A. Hanta and M. Uda: *Appl. Surf. Sci.* **162/163**, 25 (2000).
- 9) G. Palasantzas, B. Ilge, J. De Nijs and L.J. Geerligs: *J. Appl. Phys.* **85**, 1907 (1999).
- 10) B. Voigtlander, V. Scheuch and H.P. Bonzel: *Surf. Sci.* **372**, 71 (1997).
- 11) M. Copel and R.M. Tromp: *Appl. Phys. Lett.* **65**, 3102 (1994).
- 12) G. Palasantzas, B. Ilge, J. De Nijs and L.J. Geerligs: *Surf. Sci.* **412/413**, 509 (1998).
- 13) K. Prabhakaran, K. Sumitomo and T. Ogino: *Appl. Phys. Lett.* **68**, 1241 (1996).