MOVPE 選択成長法を用いた III-V 族 化合物半導体ナノワイヤの形成

富岡克広¹・佐藤拓也¹・原真二郎²・本久順一¹・福井孝志^{1,2}

¹北海道大学大学院情報科学研究科 ☎ 060-0814 北海道札幌市北区北十四条西 9 丁目

²北海道大学量子集積エレクトロニクス研究センター ☎ 060-8628 北海道札幌市北区北十三条西 8 丁目

(2008 年 9 月 1 日受理)

Formation of III-V Compound Semiconductor Nanowires by using Selective-area MOVPE

Katsuhiro TOMIOKA¹, Takuya SATO¹, Shinjiro HARA², Junichi MOTOHISA¹ and Takashi FUKUI^{1,2}

¹Graduate School of Information Science and Technology, Hokkaido University,
North 14, West 9, Sapporo, Hokkaido 060-0814

²Research Center for Integrated Quantum Electronics (RCIQE), Hokkaido University,
North 13, West 8, Sapporo, Hokkaido 060-8628

(Received September 1, 2008)

We report on the growth of III-V compound semiconductor nanowires by selective-area MOVPE. Position-controlled growth of GaAs nanowire, and InP/InAs/InP core-multi shell nanowires are reviewed. The nanowires are oriented to $\langle 111 \rangle_B$ or $\langle 111 \rangle_A$ directions and they have hexagonal cross-section surrounded with $\{1\bar{1}0\}$ vertical side facets and $(111)_B$ or A top surface. Also, we can control the growth direction to axial or radial by changing the growth parameters. InP/InAs/InP core-multi shell nanowires whose well thickness is of several monolayers are fabricated by using this method. We also review on the growth of vertical GaAs nanowires on Si substrate and fabrication of InGaAs nanowire-FETs.

KEYWORDS : III-V compound semiconductors, nanowires, MOVPE, core-shell structure, FETs

1. は じ め に

近年の結晶成長技術の発展により、半導体ナノ構造を大量、安価に作製できるようになった。III-V 族化合物半導体分野では、半導体レーザーに例をあげると、これらの結晶成長技術の進展にともない、光閉じ込め構造の低次元化により発光素子の利得が向上し、応用面では光通信技術や光照明デバイスなど、我々の生活の幅広い分野で発展を遂げている。このように、半導体ナノ構造のうち量子井戸と量子ドットは、その作製方法の簡便さから既に研究開発・実用化が開始されている。一方、一次元ナノ構造である細線またはワイヤ構造については、そ

の作製手法も含めて、研究自体が依然として黎明期にある。

針状・細線結晶構造の歴史は古く、最初の観察例は 16 世紀までさかのぼる。当時、硫化鉍物から「毛のようなもの」が観察されたのが最初と言われている¹⁾。1940 年代に入り、コンデンサ内に形成された金属ウィスカーが電信装置の短絡故障の原因とされた後、50 年代で Sn のウィスカーの弾性強度が理論値に近い値を持つことが示され注目されるようになった²⁾。半導体ナノワイヤについては、60 年代に Wagner と Ellis が Si 針状結晶成長について気相-液相-固相 (Vapor-Liquid-Solid, VLS) 機構を報告し³⁾、90 年代に入り、比留間らによる III-V 族化合物半導体ウィスカーの研究⁴⁾を起点として、2000 年初頭からの欧米の研究機関による研究が始ま

り⁵⁾、現在に至っている。半導体ナノワイヤの研究人口が爆発的に増加した背景には、VLS 機構を利用した成長法の普及がある。これは、半導体基板上に触媒用に金属ナノ粒子や金属薄膜を堆積し過熱することで、合金液滴をつくり、その液滴直下の液相に原料を供給することでナノワイヤを作製する手法である。この化学合成手法により、半導体ナノワイヤを大量かつ安価に作製できることから研究人口が増加し、2005 年頃から年間 300 件近い研究論文が報告されているが、このうち大半がこの VLS 成長法で作製したナノワイヤの研究論文となっている。ナノワイヤ、ナノカラム、ナノロッド、ナノピラーと様々な呼称があるが、本論では、以降これらを総称してナノワイヤと呼ぶことにする。

半導体ナノワイヤの研究報告例が増加した他の理由には、半導体集積回路 (Integrated Circuits, IC) の微細化到達限界がある。Si-MOS 型電界効果トランジスタ (Field Effect Transistors, FETs) の微細化傾向は、今後も継続して進展すると予想されているものの、III-V 族化合物半導体材料の高速チャネル応用やサラウンディングゲート型トランジスタに代表される新たな FET 構造の検討など、微細化に頼らない FET の高性能化が模索されている。2007 年度版の半導体国際技術ロードマップ (International Technology Roadmap for Semiconductors ; ITRS) によれば⁶⁾、Si-MOSFET の微細化の技術指標となる回路線幅が 32 nm 以下において、一次元的な構造を有した基本素子が代替技術としてあげられている。この一次元構造の中にカーボンナノチューブ (Carbon nanotubes, CNTs) とともに、半導体ナノワイヤが含まれている。こうした背景において、近年では CNTs, InAs ナノワイヤ, Si ナノワイヤなどを用いた FET が、1 次元構造の研究対象として欧米を中心に研究報告されている。

筆者らの検討している半導体ナノワイヤの作製手法は、有機金属気相成長 (metal-organic vapor phase epitaxy, MOVPE) に絶縁マスクパターンを用いた選択成長法である。これまでに、GaAs, InAs, InP ナノワイヤを主とする結晶成長の特徴、光学的特性について報告してきた^{7~11)}。以下に、GaAs 系ナノワイヤの成長およびコアシェル構造や Si 基板への集積技術など、選択成長実験から得られた成長特性から FET 応用までを述べる。

2. MOVPE 選択成長法による半導体ナノワイヤ成長

選択成長法によるナノワイヤ作製プロセスを模式的に Fig. 1 に示す。まず半導体基板を有機溶液で超音波脱脂洗浄したのち [Fig. 1 (a)], 厚さ 20~50 nm の SiO₂ 膜をスパッタリング法や熱酸化法にて成膜する [Fig. 1

Fig. 1. (color online). Schematic illustrations for selective-area MOVPE : (a) degreasing of wafers, (b) deposition of SiO₂ film, (c) fabrication of mask openings by using electron beam (EB) lithography and wet chemical etching, (d) nanowire growth by MOVPE.

(b)]. 次に、電子ビーム (electron beam, EB) リソグラフィとウェットケミカルエッチングにより、SiO₂ 膜に開口パターンを形成する [Fig. 1 (c)]. 最後に、このマスク開口部に MOVPE 法にて、成長原料を供給することで開口部にのみ任意の材料を選択的に形成する。

ナノワイヤの成長に用いた結晶基板は主として、GaAs(111)B, InP(111)A, InAs(111)B および Si(111)面である。III-V 族化合物半導体は、III 族原子が最表面にある面を A 面、V 族原子が最表面にある面を B 面とする。これまで確認した六角柱状の様々なナノワイヤ成長は、このどちらかの面に垂直方向に成長することがわかっている。

ナノワイヤ成長は、キャリアガスとして水素ガスを用い、III 族原料として、Ga については有機金属 (CH₃)₃Ga (trimethylgallium, TMGa), In については有機金属 (CH₃)₃In (trimethylindium, TMIIn) を用いた。また、V 族原料に As 原料として AsH₃ ガス, P 原料として、*t*-(C₄H₉)PH₂ (tertiarybutyl-phosphine, TBP) を使用した。GaAs, InAs 基板を用いるナノワイヤ成長プロセスでは、400℃ 以上で常時 AsH₃ を供給し、基板やナノワイヤ表面からの As の脱離蒸発を防止する措置をとった。InP 基板の場合は、300℃ 以上で TBP を供給することで、成長基板からの P の脱離蒸発を防止した。ナノワイヤの成長温度は、GaAs ナノワイヤ成長で 700~800℃, InP ナノワイヤ成長で 600~650℃, InAs ナノワイヤ成長で 480~560℃ の範囲である。成長時の V 族供給原料と III 族供給原料の分圧 V/III 比は、GaAs で 100~300, InP で 10~200, InAs で 30~260 の範囲であ

る。

これらの成長の一例として、Fig. 2 に GaAs ナノワイヤ選択成長結果を示す。GaAs 基板に垂直の $\langle 111 \rangle$ B 方向にナノワイヤが集積配列されていることがわかる。ナノワイヤの形状は、 $\{1\bar{1}0\}$ 垂直ファセット面と (111) B 面で囲まれた六角柱構造になる。結晶の平衡形は、表面エネルギーの低い稠密面、すなわち成長速度の遅い表面で囲まれた多面体をとる。したがって、選択成長における結晶形は、選択成長固有のいくつかのファセット面（結晶成長速度の極めて遅い小面で、主に低指数面）が結晶成長の律速過程として複雑に関連しあった結果決定される。GaAs (111) B 面の場合には、成長温度を高くすると、As 原子の脱離により $\{1\bar{1}0\}$ 面の成長が起こらなくなり、As 供給分圧を高くすることで、 (111) B 面上で As 三量体が形成され安定構造になり成長速度が遅くなる。これらの作用により、6 回対称の垂直 $\{1\bar{1}0\}$ 面を生じながら、Fig. 2 (b) に示すように $\langle 111 \rangle$ B 方向に成長が進む。先に示した成長条件は、ナノワイヤの縦方向成長モードを生じる最適条件であり、たとえば、これよりも成長温度を低くした場合には、 $\{1\bar{1}0\}$ 面上の As 原子の脱離がなくなり、Ga の吸着が増加するため、横方向成長が優先的となる。したがって、ナノワイヤ直径は、マスクに形成した開口直径よりも大きくなる。また、V 族原料分圧比を低くした場合、 (111) B 面の成長速度は早くなり、逆に (110) 面の成長速度は遅くなる。したがって、形状は基板表面から 35.2° 傾いた三つの $\{1\bar{1}0\}$ ファセット面で囲まれたピラミッド状の GaAs ナノ構造が形成さ

れることがわかっている。

InAs, InP など他のナノワイヤについても同様に SiO_2 膜の開口部パターンを形成した基板を用いてナノワイヤを選択成長できることが確認できた^{9,10}。開口部は、円形、正方形、三角形、六角形などの形状と、直径（多角形の場合は一辺のサイズ） d_0 として数十～数百 nm、開口部の間隔（ピッチ） a として数百 nm～数 μm を検討した。このようにマスクパターンの制御で、ナノワイヤの高さ、直径の関係を系統的に調べることができる。その結果、選択成長におけるナノワイヤの高さは、直径の逆数もしくは、 -2 乗に比例することがわかった^{9,11}。これは同一条件で基板表面に成長する膜の体積と、ナノワイヤの体積が比例するためであり、供給原料がマスク上を表面拡散し開口部に到達していることを示している。このことから、選択成長におけるナノワイヤの成長速度は、III 族原料の表面拡散過程に律速されていると考えられる¹¹。

3. 半導体ナノワイヤヘテロエピタキシャル成長

選択成長法を用いたナノワイヤ形成の特徴は、二種類以上の半導体材料を組み合わせたヘテロ接合構造を作製できることにある。ここでは、コア・シェルナノワイヤ構造と Si 基板上への III-V 族化合物半導体ナノワイヤ成長技術について述べる。

前節において、成長温度を調整することで、ナノワイヤの横方向成長を優先的にできることを述べた。この特

Fig. 2. 45°-tilted view of SEM images of GaAs nanowire array: (a) low magnification image, (b) high magnification image. Inset shows plan-view of a GaAs nanowire.

Fig. 3. (color online). (a) 45°-perspective SEM image of InAs nanotubes, and (b) plan-view of an InAs nanotube structure. (c) SEM image of InP/InAs/InP core-multi shell nanowires, and (d) cross-section view of $(111)A$ plane of a InP/InAs/InP core-multi shell nanowire and its illustration.

微を応用すると、ナノワイヤ成長において、縦方向の成長モードと、側壁に沿った横方向成長モードを独立に制御することができる。たとえば、六角柱ナノワイヤを成長した直後に、成長温度を変えて、側壁に他の半導体を成長することで、いわゆるコア・シェル構造を作製することができる。この方法により、InP/InAs コア・シェル構造の作製に成功した [Fig. 3 (a), (b)]¹²⁾。更にコア部の InP を選択エッチングすることで、InAs ナノチューブ構造も得られている。InAs は、フェルミ準位が伝導帯中にあるため、10 nm 程度の薄いチューブ構造においても電気伝導が観察されている。横方向成長を更に応用することで、InAs チューブを埋め込んだ InP/InAs/InP コア・マルチシェル構造を作製することができる。

Fig. 4. (color online). (a) Growth sequence for GaAs nanowire array on Si(111) substrate. LT means low-temperature. T.C. means thermal cleaning. (b) 30°-tilted view of SEM of GaAs nanowires on Si(111).

Fig. 3 (c), (d) にその走査電子顕微鏡 (Scanning electron microscopy, SEM) 像と断面の観察像を示す。この構造において、InAs 層が量子閉じ込め構造になっていることを、発光特性から明らかにした¹³⁾。このようなシェル構造は、バルクと比較して表面積の広い半導体ナノワイヤに対して、保護膜としても重要な構造になる。この他にも多様な組み合わせが可能となる点が、この作製手法の特徴といえる。

異種材料間のナノワイヤ成長は、横方向成長によるコア・シェル構造だけでなく、ナノワイヤ-基板間においても応用できる。その一例として、Si 基板上の GaAs ナノワイヤ成長について紹介する。GaAs ナノワイヤは、先に述べたように、条件を最適化することで $\langle 111 \rangle$ B 方向に成長する。したがって、(111)B 表面を用いることで、垂直方向に配向したナノワイヤが得られる。一方、Si (111) 面は無極性であるため、化合物半導体のような極性の区別がない。そのため、Si (111) 面上では、化合物半導体の極性に対して、四つの等価な $[111]$ B 方向が存在する。これにより、GaAs ナノワイヤは、Si (111) 面に垂直な $\langle 111 \rangle$ 方向と、基板表面から 19.6° 傾いた三つの等価な $\langle 111 \rangle$ 方向に成長する。この傾向は、選択成長法だけでなく VLS 成長法によるナノワイヤ成長でも見られる。この問題に対して、筆者らは、GaAs ナノワイヤ成長前の Si (111) 表面原子配列を Fig. 4 (a) のような成長シーケンスを用いて、無極性 Si 表面を As 原子で終端し、(111)B 面と等価な表面原子配列にすることで、Si 上の GaAs 垂直ナノワイヤの配列に成功した。Fig. 4 (b) はその作製結果である。図から、Si 基板上において、垂直配列された GaAs ナノワイヤが均一に成長していることがわかる。このように、選択成長法を応用すると、通常のエピタキシャル成長では均一な成膜が困難である異種材料系および格子不整合系のナノワイヤ成長が可能となる。

Fig. 5. (color online). I-V characteristics of InGaAs nanowire FET: (a) SEM image of the FET, (b) I_{DS} - V_{GS} properties of nanowire FET.

4. InGaAs ナノワイヤの FET 応用

半導体ナノワイヤのデバイス応用は、大きく分けてナノワイヤレーザーなどの光デバイス、ナノワイヤトランジスタなどの電子デバイスやセンサーデバイス応用が主である。現在、筆者らは、垂直方向に成長したナノワイヤによる縦型 FET の研究を進めている。縦型 FET の作製には、まず単一ナノワイヤの性能・知見を得ておかなければならない。そのため、単一のナノワイヤを用いたバックゲート型、フロントゲート型 FET の作製を試みた。作製プロセスは、In 組成 76% の InGaAs ナノワイヤを成長後、SiO₂/Si 基板上に散布し、EB リソグラフィによりナノワイヤ両端にソース電極、ドレイン電極を付け、更にナノワイヤの中央部にショットキーゲートを形成した。バックゲート、およびワイヤ上部からのフロントゲートの二つの構造を検討したところ、フロントゲート型 FET のトランスコンダクタンスが高く、最高で 33 mS/mm の値が得られている [Fig. 5 (a), (b)]¹⁴⁾。

5. ま と め

MOVPE 選択成長法による III-V 族化合物半導体ナノワイヤの形成について、GaAs ナノワイヤ成長を中心に、その作製方法から、コア・シェル構造や Si 基板への成長技術、FET 応用までを紹介した。半導体ナノワイヤの研究は、2000 年代から本格的に開始され黎明期にある。この中で、実用化へ向けた斬新なアイデアや、デバイス応用への技術進展がなされている。とりわけ欧米の研究機関の研究人口の増加とその技術進展には著しいものがある中、国内における半導体ナノワイヤの技術

進展が期待される。

文 献

- 1) 藤木良規, 三友 護: “ウイスキー” (産業図書, 1993).
- 2) C. Herring and J.K. Galt: Phys. Rev. **85**, 1060 (1952).
- 3) R.S. Wagner and W.C. Ellis: Appl. Phys. Lett. **4**, 89 (1964).
- 4) K. Hiruma, M. Yazawa, T. Katsuyama, K. Ogawa, K. Haraguchi, M. Koguchi and H. Kakibayashi: J. Appl. Phys. **77**, 447 (1995).
- 5) J. Wang, M.S. Gudiksen, X. Duan, Y. Cui and C.M. Lieber: Science **293**, 1455 (2001).
- 6) <http://public.itrs.net>: International Technology Roadmap for Semiconductors 2007 Ed., Emergin Research Materials, Semiconductor Industry Association, Austin, Texas, 2007.
- 7) M. Akabori, J. Takeda, J. Motohisa and T. Fukui: Nanotechnology **14**, 1071 (2003).
- 8) J. Motohisa, J. Noborisaka, J. Takeda, M. Inari and T. Fukui: J. Cryst. Growth **272**, 180 (2004).
- 9) J. Noborisaka, J. Motohisa and T. Fukui: Appl. Phys. Lett. **86**, 213102 (2005).
- 10) P. Mohan, J. Motohisa and T. Fukui: Nanotechnology **16**, 2903 (2005).
- 11) K. Tomioka, P. Mohan, J. Noborisaka, S. Hara, J. Motohisa and T. Fukui: J. Cryst. Growth **298**, 644 (2007).
- 12) P. Mohan, J. Motohisa and T. Fukui: Appl. Phys. Lett. **88**, 013110 (2006).
- 13) P. Mohan, J. Motohisa and T. Fukui: Appl. Phys. Lett. **88**, 133105 (2006).
- 14) J. Noborisaka, T. Sato, J. Motohisa, S. Hara, K. Tomioka and T. Fukui: Jpn. J. Appl. Phys. **46**, 7562 (2007).