反応性スパッターによる MOS 構造の界面現象*

竹本豊樹**・石原 健**・照井康明**・秋山健二**

(昭和42年7月22日受理)

Interface Properties of MOS Structures Prepared by Reactive Sputtering

Toyoki TAKEMOTO, Takashi ISHIHARA, Yasuaki TERUI, and Kenji AKIYAMA

(Central Research Laboratory Matsushita Electric Industrial Co., Ltd. Kadoma, Osaka)

(Received July. 22, 1967)

It is the purpose of this investigation to develop the techniques of depositing SiO_2 , Ta_2O_5 films on silicon by reactive sputtering. The infrared absorption, the refractive indexes, the dielectric constants, the dielectric breakdown strengths and ultraviolet absorptions of these films indicate that the oxides may be considered as stoichiometric SiO_2 , Ta_2O_5 . The interface properties of these systems are evaluated mostly by the C-V curves of MOS diodes. The surface state charge density of $1\sim 20\times 10^{11}/\text{cm}^2$ is measured, they can be decreased by selecting the discharge conditions to minimize the bombardment effects of ions and electrons. C-V curves of MOS diodes with large surface states show frequency dependence. Frequency dependences of these elements are examined experimentally and theoretically. The qualitative agreement between the theoretical and experimental C-V curve is obtained. But these surface states produced by sputtering can be decreased by heat treatments above 700°C .

1. 緒 言

半導体素子上に安定な被膜を比較的低温で生成させることは、現在半導体工業において強く要望されていることの一つである。安定な酸化被膜として従来知られているものとしては、シリコン、タンタル、ニオブ、ベリリウム、アルミニウム、ジルコニウム等の酸化物がある。低温でシリコン酸化膜を生産する方法としては

- (1) 気相生成法 (2) 有機シランの熱分解 (3) ステイン法
- (4) 反応性スパッタリング (5) プラズマスパッタリング (6) 鉛加速酸化 (7) 陽極酸化 さらに最近開発されつつある
- (8) 電子ビーム励起酸化等がある。

ここでは反応性スパッタリング法によって得られた、主にシリコン酸化膜とタンタル酸化膜について述べ、さらにこれらの酸化被膜と半導体界面との関連についても調べて見ることとする。

2. SiO_2 , Ta_2O_5 膜の生成法

反応性スパッタリングは低真空における活性ガス雰囲気

気中でのグロー放電を利用するもので、本実験で使用した装置は Fig. 1 に示す如きもので、陰極、陽極を対向させた二極スパッタリング装置である。

まずベルジャ内を $10^{-5}\sim 10^{-6}$ torr の真空度とする。つぎにアセトン・ドライアイス・コールドトラップ、ファインフィルター等で十分清浄化された活性ガス（ここでは酸素ガス）または活性ガスとアルゴンガスとの混合ガスを、ニードルバルブで器内に導入し、 $1\sim 40\times 10^{-2}$ torr の気圧として、陽陰極間に $0.5\sim 3$ kV の直流電圧を印加、グロー放電を起させる。その際放電電圧で加速されたガスイオンはカソード側においてある Ta または Si のターゲットを衝撃しターゲット物質を放出する。この時雰囲気ガスとして酸素ガスが含まれているため、放出物質は酸素ガスと反応を起し、 Ta_2O_5 または SiO_2 の酸化物となり、陽極側においてある基板の上に蓄積する。

基板表面は放電中にガスイオンまたは電子の衝撃をかなり受ける。この効果を少なくするために、二つの方法を試みた¹⁾。Fig. 1 (a) の装置では半導体基板は陽極、陰極の両極から絶縁されたアルミニウム台の上にのせられ、陽極との間にバイアス電圧が加えられている。(b) の装置では基板は厚さ $0.2\sim 0.3$ mm の石英板を介して陽極上

* 昭和41年10月応用物理学会講演会において講演

** 松下電器中央研究所薄膜研究室（大阪府門真市大門真 1006）

Fig. 1 Sputtering equipment.

Fig. 2 The effect of vacuum condition on the voltage-current density characteristics of sputtering. Gas: 40% O₂ 60% Ar mixed gas. Target: Ta

に置かれ、試料の周囲に陽極に対してバイアス電圧を加え得るアルミニウムのガードリングが置かれている。両装置とも各電極は水冷されている。

反応性スパッタリングにおいては、その成長速度は放電中の供給電圧、放電電流、陽陰極間距離、雰囲気ガス、真空度、ターゲット材料により著るしく変化し、また各々の因子もそれぞれ相互作用をもつ。Fig. 2 に Ta をターゲットとし、ガスとして 40% O₂ 60% Ar を使用し、真空度をパラメータとした時の電圧電流特性を示す。

電流はほぼ供給電圧の³/₂乗に比例し、空間電荷制限電流となっていることがわかる。Fig. 3 に Ta をターゲット

Fig. 3 The effect of vacuum condition on the deposition rate-current density characteristics of sputtering. Target: Ta.

Fig. 4 The effect of mixture ratio on the deposition rate-current density characteristics of sputtering. Target: Si.

トとし、ガスとして 40% O₂ 60% Ar の混合ガスを使用し、真空度をパラメータとした時の電流密度と膜の成長速度の関係を示す。

電流密度を一定としたとき、被膜の成長速度は真空度の上昇につれて早くなることがわかる。この原因の1つとして考えられることは、真空度の上昇につれて、陰極降下部の厚さが減少し、かつターゲットに当る正イオンの陰極降下部内における衝突回数が増える。そのためターゲットに当る正イオンのエネルギーは増加し、スパッタリング率が増加するためと思われる。ここにスパッタリング率(s)と供給電圧(V)との関係は我々の実験の範囲内では $s \propto V^{\frac{1}{2}}$ と考えられる²⁾。Fig. 4 に Si をターゲットとし、真空度を 8×10^{-2} torr とし、酸素、アルゴン混合比をパラメータとしたときの電流密度と被膜の成長速度の関係を示す。放電中の基板温度は若干上昇するがその温度は高々 200°C で、基板の周囲温度を水等で冷やせば 100°C 程度に保つことは可能である。

3. 生成された酸化被膜の性質

得られた酸化被膜は比抵抗、赤外吸収、誘電率、誘電耐圧、紫外吸収の性質から評価した。

3.1 SiO₂ 膜³⁾

比抵抗の温度変化を Fig. 5 に示す。赤外吸収は 9.3μ にそのピークを示し、SiO₂、Si₂O₃ の化学組成をもつ分子

Fig. 5 Relative resistance of SiO₂ film as a function of temperature.

Fig. 6 Visible and ultraviolet adsorption of Ta₂O₅ film.

Table 1 Dielectric breakdown strength of double layer of SiO₂ and Ta₂O₅, SiO₂, +Ta₂O₅ film.

$\times 10^6$ V/cm	0~1.5	1.5~4	4~5	5~
Ta ₂ O ₅	8	17	0	0
SiO ₂	4	14	2	5
Ta ₂ O ₅ +SiO ₂	0	2	2	21

の Si-O 振動に帰属する 10.2μ , $9.4\mu \sim 9.7\mu$ および 11.5μ のピーク⁴⁾は見られない。比誘電率は 3.7, 誘電耐圧は $1 \sim 7 \times 10^6$ V/cm である。また紫外吸収は熔融石英と同様に 0.24μ に吸収がある。

3.2 Ta₂O₅ 膜⁵⁾

赤外吸収は 15.0μ , 31.4μ にそのピークを示し、Ta₂O₅ バルクの赤外吸収ピークとほぼ一致している。誘電率は 25~29, 誘電耐圧は $1 \sim 4 \times 10^6$ V/cm であり、SiO₂ 膜より若干小さい。Fig. 6 に光学吸収の図を示す。これからわかるように、吸収端は約 0.28μ にあり、この吸収端は膜を 900°C、窒素雰囲気中で熱処理をしてもほぼ変わらない。バンドギャップは約 4.47eV と算出される。SiO₂ 酸化膜と Ta₂O₅ 酸化膜 および積層膜の誘電率を Table 1 に示す。数字は 25 ビット中の個数である。この表から明らかなように積層膜の誘電耐圧は著るしく向上していることがわかる。これは Ta₂O₅ 又は Ta が SiO₂ 膜中に存在するピンホールないしマイクロクラック的な種々の欠陥をうめているためと思われる。さらに Ta₂O₅ 膜は撥水性であるために湿気にも強く、半導体素子の保護用としても、この二重膜は有用であろう⁶⁾。

4.1 生成された酸化物被膜と半導体との界面の性質

生成された酸化被膜により半導体表面がどのように変化するかを見る、もっとも簡便な方法の1つは酸化被膜上および半導体基板上に Al, Au, Ni等の金属を真空蒸着法などにより付け、両金属間の容量を電圧をかけて測定することにより得られる。いわゆる MOS型ダイオードの C-V特性である。まず始めに MOS型ダイオードの C-V 特性の理論について検討し、実験との比較をこころみる。理論計算には、半導体表面の空間電荷についての Garrett-Brattain⁷⁾の理論を MOS型素子に適用した Lindner⁸⁾, Grove⁹⁾などの計算がある。筆者らはつぎの仮定をおいて、計算してみた。

- 表面電荷及び酸化膜中にイオンはないものとする。
- 試料は n型 Si とする。
- 金属、半導体間の仕事函数差は無視する。
- 半導体中のドナー、アクセプターは完全にイオン化しているものとする。

MOSダイオードのバンド構造を Fig. 7 に示す。

まず半導体中の電荷密度を ρ_s , 電荷を Q_s とすれば

$$\rho_s = q(p - n + N_D - N_A) \quad (1)$$

$$Q_s = \int_0^\infty \rho_s dx \quad (2)$$

となる。

p, n はそれぞれ自由な正孔と電子の密度, N_D, N_A はそれぞれドナー, アクセプターの密度を示す。 $x=0$ の点は酸化被膜, シリコン境界面の位置を表はす。もし半導体が縮退していなく、かつ熱平衡状態にあれば

$$n = n_i \exp U, \quad p = n_i \exp(-u) \quad (3)$$

と表はせる。

ここに n_i は真性電子濃度, $U = q\phi/kT$ 半導体の十分内部では $\rho_s = 0$ となり

$$N_D - N_A = 2 n_i \sinh(U_B) \quad (4)$$

である。

ポアソンの方程式は

$$\frac{\alpha^2 U}{\alpha x^2} = -q\rho_s / K\epsilon_0 kT \quad (5)$$

で表はされるから、 K は比誘電率, ϵ_0 は真空の誘電率, k はボルツマン定数を示す。

(5)式に、(3), (4)式を代入し $(K\epsilon_0 kT / 2q^2 n_i)^{1/2} = L_D$ とおくと、 L_D はデバイ長、表面電界 E_s は

$$E_s = (kT/q) \left(\frac{\alpha U}{\alpha x} \right)_{U=U_s} = (2 q n_i L_D / K\epsilon_0) F(U_s, U_B) \quad (6)$$

となる。ここで

Fig. 7 Band structure of MOS diode.

Fig. 8 Theoretical C-V curve of SiO_2 -Si system.

$$F(U_s, U_B) = \pm \sqrt{2} [(U_B - U_s)(\sinh U_B) - (\cosh U_B - \cosh U_s)]^{1/2}$$

を示す。符号は $U_s > U_B$ で+を取り、 $U_s < U_B$ で-をとるガウスの定理から表面電荷 Q_s は

$$Q_s = K\epsilon_0 E_s = 2 q n_i L_D F(U_s, U_B) \quad (7)$$

となる。したがって半導体内の空間電荷層による容量 C_s は

$$C_s = -\frac{q}{kT} \frac{\alpha Q_N}{\alpha U_s} = \frac{q}{kT} n_i L_D e^{U_B - e^{U_s}} / F(U_s, U_B) \quad (8)$$

一方酸化膜の容量 C_{OX} は酸化膜の厚さ W_{OX} と誘電率 $K_{OX} \epsilon_0$ により

$$C_{OX} = K_{OX} \epsilon_0 / W_{OX} \quad \dots\dots\dots (9)$$

で与えられるから、全容量 C は

$$C = (1/C_S + 1/C_{OX})^{-1} \quad \dots\dots\dots (10)$$

となる。

つぎに酸化膜にかかる電圧 V_{OX} は、界面での電束密度の連続性から

$$V_{OX} = Q_{SC} / C_{OX} = 2q n_i L_D F(U_S, U_B) / C_{OX} \quad \dots\dots\dots (11)$$

であり、半導体の空間電荷層にかかる電圧 V_S は

$$V_S = -\frac{1}{\beta} (U_S - U_B) \quad \beta = \frac{q}{kT} \quad \dots\dots\dots (12)$$

で与えられる。全印加電圧 V_G は

$$\begin{aligned} V_G &= V_{OX} + V_S \\ &= 2q n_i L_D F(U_S, U_B) / C_{OX} - \frac{1}{\beta} (U_S - U_B) \quad \dots\dots\dots (13) \end{aligned}$$

となる。 $V_G > 0$ で半導体側が正に印加された状態となる。つぎに $U_S < 0$ の領域すなわち反転層について考える。この領域では少数担体である正孔が表面に蓄積され、空乏層の幅は一定値に近づく。空乏層の幅 x_d は、

$$x_d = (Q_S - Q_p) / q (N_D - N_A) \quad \dots\dots\dots (14)$$

となる

$$Q_p = q n_i L_D \int_{U_S}^{U_B} \frac{e^{-u} - e^{-u_B}}{F(u, u_B)} du \quad \dots\dots\dots (15)$$

この領域での C_S は

Fig. 9 Comparison of the experimental with the theoretical C-V curve.

$C_S = K \epsilon_0 / x_d \quad \dots\dots\dots (16)$
で計算できる。

以上の式により、ある U_B の値に対して U_S を変化させていくことによって C-V理論曲線を計算することができる。Fig.8に計算例を示す。

4.2 Fig. 8 に示したものは C-V 特性の理論計算であるが、実際の素子においては印加電圧 $V_G = 0$ の時でも、 $V_S + V_{OX}$ は 0 ではない。これは表面準位があるた

fig.10 Effect of bias-temperature treatment. Substrate : p type silicon

Fig.11 Effect of bias-temperature treatment Substrate : n type silicon

めと、半導体と電極金属の仕事函数が異なるためである。表面準位の電荷を Q_{ss} 、仕事函数差を ϕ'_{ms} とすれば(13)式は

$$V_G = V_{ox} + V_s - \phi'_{ms} - Q_{ss}(U_s)/C_{ox} \quad \dots\dots\dots (14)$$

と表はされる。 ϕ'_{ms} は金属によりある定まった値をとる。(17)式から表面準位の位置と密度が(その測定できるバンド内の位置はかなり制限をうけるが)理論曲線との比較により算出できる。Fig. 9にSiO₂膜をスパッターで得たMOS型素子の熱処理後のC-V曲線をその理論曲線と比較したものをのせる。これからわかるように実験値は理論値とかなり良く一致していることがわかる。

4.3 B-T処理の効果

B-T処理とは、MOS型素子の酸化被膜中にイオンがあるかどうかを検べる方法の一つで⁽¹⁰⁾⁽¹¹⁾、素子を適当な温度にし(通常100~400°C)素子の金属側、半導体側間に適当なバイアス電圧(通常数V~数10V)を印加する。もし熱酸化法によって作られたMOS素子に存在すると云はれる、Naのようなプラスイオンがあり、かつその温度で十分動きうるならば、金属側が⊕になるように電界を印加すれば、膜中に存在するイオンは、半導体側に引きつけられ、半導体表面のポテンシャルは、価電子帯の方へ曲るであろう。このようなポテンシャルの変化は、そのままC-V曲線のB-T処理前と処理後の変化を比較すれば明らかとなる。金属側の電圧を⊕にしたB-T処理

Table 2 Equivalent circuit of MOS diode.

Fig. 12 Experimental frequency dependence. Substrate : p type silicon.

Fig. 13 Experimental frequency dependence of $\tan \delta$ C-V characteristics.

を、⊕B-T処理、金属側の電圧を⊖にしたB-T処理を、⊖B-T処理といい、⊕、⊖両B-T処理から酸化膜中の不純物イオンに対する種々の情報が得られる。

Fig. 10はP型Si基板に対して150°C、5V(金属側)で1時間B-T処理を行なった結果である。

Fig. 11はn型Si基板に対して250°C、4V(金属側)での結果である。いずれも0.5V程度バンドが伝導帯の方へ曲る方向にずれているが、その値は非常に小さく、酸化膜中のイオンはかなり少いと予想される。

5. C-V特性の周波数依存性

スパッタリングでSiO₂被膜を生成し、熱処理を行わないMOSダイオードのC-V特性は、測定する交流の周波数により変化する¹⁾。実験の一例をFig. 12, 13に

Fig. 14 Theoretical frequency dependence of $\tan \delta$, C-V characteristics.
Substrate: n type silicon.

Table 3 Effective mobility.

AS GROWN (etching only)	80~120	$\text{cm}^2/\text{V}\cdot\text{sec.}$
AS GROWN (nitrogen heat treatment before sputtering)	100~300	$\text{cm}^2/\text{V}\cdot\text{sec.}$
HEAT TREATMENT 350 °C 1 HR. 700 °C 30 MIN. IN N_2+H_2	700~900	$\text{cm}^2/\text{V}\cdot\text{sec.}$

SUBSTRATE F.Z. p-TYPE Si (111)
ACCEPATOR DENSITY
 $5 \times 10^{14} / \text{cm}^2$

示す。Fig. 12 は p 型 $26\Omega \cdot \text{cm}$ のものに対してであり、Fig. 13 は n 型 $15\Omega \cdot \text{cm}$ のものに対してである。Fig. 13 には $\tan \delta$ のデータも合わせてのせた。このような周波数依存性は熱処理を行う前の Ta_2O_5 -Si 系でも同様に起る。

この図でわかるように、これらの周波数依存性の特徴は

- 1) 低周波では C-V 曲線の移動は平行移動に近く、移動の方向は p 型, n 型 いずれもアキュムレーションの方向である。
- 2) 高周波では曲線の勾配が若干ゆるやかである。
- 3) C-V 曲線の移動につれて $\tan \delta$ のピークの位置も移動する。

この現象を解析するために、MOS 型ダイオードの酸化膜の容量、基板の容量、表面準位の容量および抵抗を、等価回路に表し計算を行った¹²⁾¹³⁾。Table 2 に計算の概略をのせる。

Table 2 の C_P は等価回路的に置きかえた表面準位の容量であり¹⁴⁾、 G_P は等価回路的に置きかえた表面準位

のコンダクタンスである。この計算においてはつぎのような仮定をおいている。

1) 表面準位の電子と正孔に対する捕獲断面積およびその分布が一定である。

2) 表面準位をドナー型とし、アクセプター型の表面準位はないものとする。Fig. 14 に計算した結果を示す。

Fig. 12 Fig. 13 と比較して、定性的にこの計算は良くあうようである¹⁾。

以上のように反応性スパッタリングで生成したばかりの、MOS 型素子はかなり量の表面準位が存在する。しかしこれらの表面準位はスパッタリングをした後 700°C 以上の熱処理を行なえばほとんど消えてしまう。これは MOS 型トランジスターを造り、電界効果による有効移動度を測定してもわかる。その結果の一例を Table 3 に示す。

6. 結 言

反応性スパッタリングで得た SiO_2 , Ta_2O_5 被膜は、ほぼ正しい配合比となっており、膜中のイオンも少ないことがわかるが、半導体との界面状態は放電中にうける、イオンまたは電子による損傷により表面にかなりの表面準位 ($1 \sim 20 \times 10^{11} / \text{cm}^2$) を形成する。これを少なくするためには、放電中に基板の廻りまたは基板自体に電界を印加することが必要である。しかしながら、このようなことをしても完全には表面準位は消滅しない。この表面準位をへらすには 700°C 以上に、熱処理をすれば良いことが、C-V 特性の周波数依存性および有効移動度の測定

から確められた。反応性スパッタリング法は任意の基板上に、任意の (SiO_2 , Ta_2O_5 , TiO_2 , ZrO_2 等) 絶縁物を付けることができるため、その応用範囲も広く、MOS型素子に限らず、プラナー、メサ型等のダイオード、トランジスター、集積回路素子等の安定化保護被膜に利用できる利点がある。

〔文 献〕

- (1) 石原, 竹本, 照井, 秋山: 学振 第131委員会関西西部会資料 No.129 昭41.12.
- (2) F. R. Glesons, J. H. Greiner and L. R. Yetter: *6th Vac. Tech. Trans.*, 222 (1959).
- (3) 石原, 竹本, 照井, 秋山: 学振第131委員会関西西部資料 No.97 昭41.5.
- (4) E. Ritter: *Optica Acta.* 9 (1962) 197.
- (5) T. Takemoto, T. Ishihara and K. Akiyama: *Japan J. Appl. Phys.* 5 (1966) 844.
- (6) K. Akiyama, T. T. Ishihara, T. Takemoto and Y. Terui: *IEEE Solid State Device Research Conference Northwestern July 1966.*
- (7) C. G. B. Garrett and W. H. Brattain: *Phys Rev.* 99 (1955) 376.
- (8) R. Lindner: *Bell System Tech. J.* 41 (1962) 803.
- (9) A. S. Grove, B. E. Deal, E. H. Snow and C. T. Sah: *Solid State Electronics* 8(1965) 145.
- (10) 大野: トランジスター研究会資料 昭38.6.
- (11) 小宮, 垂井他: 電気試験所彙報 第31巻第4号 昭42.4.
- (12) K. Lehovec and A. Slobodskoy: *Solid State Electronics* 7 (1964) 59.
- (13) S. R. Hofstein and G. Warfield: *Solid State Electronics* 8 (1965) 321.
- (14) K. Lehovec: *Appl. Phys. Letters* 8 (1966) 48.

図 書 紹 介

A. W. Czanderna 編

Vacuum Microbalance Techniques Vol. 6

Plenum Press 社 (New York), 1967年 178頁, 約500円

1966年10月23~25日にカルフォルニア州ニューポートビーチで開催された第6回コンファレンスの論文集である。今回の特長は地味なことで、昨年約半数を占めた水晶振動子のマイクロバランスは姿をひそめて報告は一つもなく、中心は従来のガルブランセン形のクランクなものにもどった感が強い。そのせいか、出席者も西欧からの3人を加えて38人と前回よりだいぶ減った。

序で Czanderna が述べているように、1960年以後マイクロバランスを作ること、よりも、これを使う研究者が非常に増えてきている。この論文集には13の論文が集録されており、マイクロバランスそのものの設計、改良、測定法に関する6件のほかは、マイクロバランスを

使った仕事の興味ある結果が報告されている。前者のなかでは R. A. Pierotri による "Gas-Solid Interactions and Buoyancy" と題した統計力学的議論が圧巻である。後者では P. Schatzberg "Diffusion of Water Through Liquids as Measured with a Microbalance", W. C. Tripp, R. W. Vest, H. C. Graham "Use of a Microthermobalance in Determining the Defect Structure of Metal Oxides" や A. W. Czanderna "Thermodesorption Studies with a Vacuum Microbalance" などが面白い。基礎的な実験技術として、真空技術の研究にも次第に用いられてゆくのではないと思われる。(中山勝矢)