超 L S I

垂井 康夫*, 小宮 祥男*, 鳳 紘一郎*

(昭和52年8月19日受理)

VLSI (Very Large Scale Integration)

Yasuo TARUI, Yoshio KOMIYA and Koitiro HOH

(Cooperative Laboratories, VLSI Technology Research Association, Kawasaki-shi, Kanagawa)

(Received August 19, 1977)

1. はじめに

集積回路工業は真空蒸着はじめ真空あるいはその周辺の技術に依存している部分が多い。さらに超 LSI 向うの微細加工処理においては電子ビーム、イオンビームにおける真空系さらにはドライプロセスにおける減圧下での処理などがより重要性をもってくると思われる。ここでは世界的に進展しているこの超 LSI への研究の概要を紹介して御参考にお供したい。

超 LSI は技術的な思想としては完全に半導体集積回路すなわち IC の発展過程の延長上にある。したがって、超 LSI を考えるには半導体集積回路の意義と可能性を十分に考える必要がある。

半導体集積回路の本質は、電子装置の単位を C, R, トランジスタなどの単位機能とせず、回路を単位とすることによって、信頼性、価格、性能の向上をはかることにある。すなわち、集積回路においてはその設計、製造、試験のすべてを通じて回路の機能が単位となる。回路機能を目標として設計され、製造においては回路をさらに多数個集めた形で作られ、評価においても各回路素子の特性の正しさより回路機能としての動作が試験の重点となるのである。

信頼性、価格、性能の向上に大きい影響を与えたのはこの内でも製造の基本単位が回路となったことである。このために従来、部品の取付けおよびその配線がいかに自動化された場合であっても、1 部品ごとに自動機械をもって正しい位置にもってこなければならぬために、その製作時間の短縮には限界があったが、集積回路は、

一度の写真技術によって数十万個の部品の位置決めと配線が同時に行なわれるという多量生産に関する新しい一つの形式を提供しているのである。

この集積回路の思想は更に普遍化される。すなわち集積回路自身が部品を一つのシリコン内に集めて結線を減らし生産性をあげ、価格を安くし、性能をあげるものであるから、集積回路の歩留りが上ってもっと集積しても相応の歩留りが得られるようになれば、当然どこまでも多数の部品を集積しようとすることになる。言いかえらば、これは集積回路をさらに集積しようということであり、IC (Integrated Circuits) から LSI (Large Scale Integration) への発展はこのような過程によって進んできたのである。

2. LSI の発展と超 LSI

このようにして IC から LSI への発展は20年近い年月続いてきた。その発展の数量的な表現のひとつは1つのシリコンチップ内に組込まれる素子数、すなわち集積度の年次変化である。その一例を図 1¹⁾ に示す。これから判るように経験的にほぼ年率2倍の増加を示している。この15年間にわたる年率2倍の増加は驚くべき数字であり、他の産業においてはこのような増加率の継続は見られなかったと思われる。

この経験的な年率倍の集積度の増加を成分別に分けた結果が図 2²⁾ に示される。すなわち、第一の成分はチップ面積が大きくなってきたことであり、1959年から1975年までに20倍の増加を示している。いっぽう微細加工による密度の増加は同じ期間で32倍となっている。図 2 に示されるようにこれら2つの成分の効果の積と現実の年率2倍の増加率の間には1975年までで約100倍の差が残

* 超 L S I 技術研究組合共同研究所 (神奈川県川崎市高津区宮崎4-1-1)

図1 集積度の年次変化

図2 集積度増加の原因成分への分解

っている。

この差は分離方式や配線方式あるいはデバイス自身の改良、さらにはトランジスタの数を減らす回路の改良などにより生じたものである。たとえばメモリセルとして最初は6個のトランジスタを使ったスタティック形の回路であったものが改良されて、現在トランジスタの数が最小のものとしてはダイナミック形における1セル1トランジスタへと進歩している。注意すべきはこの100倍の改善率は他の2つの成分に比べて、そのいづれよりも大きいことで、従来の進歩の相当部分がこのデバイスと回路の改良によっていたということになる。

さて、この傾向の将来予想であるが、上に述べた回路などによる改良は1トランジスタメモリセル、あるいはCCDメモリなどの開発ですでに簡単化の限界に近づ

いたものも多く、今後回路による改良はあまり期待できない。したがって今後は微細寸法化とシリコンチップを大きくする効果が主なる要因となり、デバイスについてはマスク合せの必要性を減じるなどの方法によって面積を減らす、といった製作技術の改良がこれに加えられるであろう。このような観点から、1980年あたりを大体の転換点として、2年に倍程度のテンポに変化してゆくと予想される。

現在生産されているLSIの平面寸法のもっとも小さいものは3～5 μ m程度である。この数値はその製作過程で用いられるフォトリソグラフィでの紫外線の波長の約10倍であり、これ以下に寸法を小さくすると光の干渉などによってマスク自身を精密に作ることが困難になり、さらにこれをSiウェファに転写することが困難となるのである。したがって大幅の微細寸法化のためには、現在使用している紫外線とは桁違いに短い波長をもつ電子ビームあるいはX線などを用いることが必要であると考えられている。

超LSI (Very Large Scale Integration) はこのような電子ビームあるいはX線を微細パターンを形成するのに用いたLSIとみなすのが適当と考える。もちろんこれと共に結晶、プロセス、デバイス、試験技術の全面にわたって改善が行われるが、定性的に明確に変るのはこの点であるからである。したがって超LSIはでき上ったデバイスとしてはICの考え方の発展の延長上にある。すなわち、信頼性、価格、性能に大幅な改善を約束するものである。これが超LSIの必要性である。表1³⁾は将来予想される超LSIの一例を示している。超LSIはその製作技術においては集積回路の利点の根元であった写真技術を大幅に改良しあるいは置き換えようというものであって、製作技術に関しては多くの新しい発想によって大きい転換を必要としているのである。

表1 現在のLSIと予想される超LSIの性能³⁾

	現 状	超LSI
大容量化		
メモリ……………	4,000ビット	数百万ビット
論理回路……………	100回路	数万回路
高速化……………	千万分の8秒	千万分の2秒
小型・軽量化………	ロッカーの大きさ	卓上計算機程度
低価格化……………	1円/ビット	5銭/ビット
高信頼化……………		故障率百分の一

3. 主要な技術

3.1 微細加工技術

微細加工技術は前節に述べた通り超 LSI 技術の中心となるものである。この中には電子ビームあるいは X 線を用いてレジストに微細パターンを形成する微細リソグラフィ技術と、そのレジストパターンにしたがって基板表面にパターンを形成するエッチング等のプロセス技術とが含まれる。

3.1.1 微細リソグラフィ技術

図 3 に微細リソグラフィ技術として現在検討されている諸方式の相互関係を示す。

1) 電子ビーム描画

集束させた電子ビームでレジスト上に走査し微細パターンを作成する方法である。電子ビームは直径 $1\text{ }\mu\text{m}$ 程度以下に集束させることができるが、その場合ビーム強度は図 4 (a) に示すように半径方向にガウス分布をしている。したがって描画の方法には、この細いビームで一本

図 3 微細加工方式の分類

図 4 描画のための電子ビームの形状

線を何度か描く方法と、図 4 (b) のようにビーム径は太いが 4 角形に集束され、縁の部分でビーム強度が急峻に減少するように整形されたビームを使う方法^{4), 6)} の 2 種類がある。いっぽう、パターン形成の基板で区別すると、図 3 のようにマスク作成に用いる場合と Si ウェハ表面のレジストを直接露光する場合とに分けられる。描画すべき LSI パターンをコンピュータに記憶させ、走査型電子顕微鏡を改造した電子ビーム走査装置をこれによって制御する方法が主力である⁶⁾。走査の方式としては走査範囲の全域をラスタしながらビームの ON, OFF (ブランキング) を行なう方式^{7, 8)} と、パターンに応じて露光すべき部分にビームを導き、露光する部分のみにビーム走査を行なう方式^{6, 9, 10, 12)} (代表的にはベクトル走査と呼ばれている) とに大別される (図 5)。いずれの場合も電子ビームの偏向による走査範囲は約 5 mm 程度に限られるので、ウェハまたはマスクの全面に描画するためには、試料台を機械的に平行移動させる必要がある。試料台の移動にはレーザー干渉計でフィードバック制御されたサーボモーター機構が用いられる。

図 6 に示すようなベクトル走査形の装置における描画時間の例としては図 4 (a) の形状で $0.25\text{ }\mu\text{m}$ 直径のビームを用いた場合 4 インチのウェハで描画時間は 150 分 ^{10, 49)} である。

図 4 (b) の整形ビームを用いた方式としては、IBM の EL-1 がある。これは 2.5 mm の正方形ビームで 5 mm のフィールド内を図 5 (c) のようにラスタ走査しながら露光する方法で、1976 年 12 月に 2 年間の使用実績に基づいた報告が行われ、直径 $2\frac{1}{4}$ インチのウェハを 1 時間に 22 枚露光できると報告された⁶⁾。もっとも、当然の事ながらこのままでは $2.5\text{ }\mu\text{m}$ より細かいパターンを描画することはできない。

整形ビームによる露光法のもう一つ興味ある方式としては、可変矩形ビーム方式がある。これは 2 個のアパーチャとその中間に設けられた偏向板を用いて、第 1 のアパーチャの像を第 2 のアパーチャのいろいろな部分に投影し、両者の重なり合った部分で作られる寸法可変な様々の矩形を単位として描画を行なう方式である。この方式の概念は我が国の後藤ほかによって初めて発表され¹¹⁾ 最近実験的検討の結果が我が国¹²⁾ と米国^{13), 14)} において相次いで発表された。

一方ラスタ走査方式は図 5 (a) に示すように Y 方向にラスタ走査を行ないながら試料台を X 方向に連続的に移動させる方式であるが^{7), 8)}、最近の報告例では電子ビームは Y 方向に $260\text{ }\mu\text{m}$ の線分を走査し (この間 $25\text{ }\mu\text{s}$)、試料台は 2 cm/s の速度で動いているので一回の走査の間に X 方向に $0.5\text{ }\mu\text{m}$ 移動する。この例はパターン最小線

図5 電子ビームによる描画方式

a) スポットビーム・ラスタ走査 b) スポットビーム・ベクトル走査 c) 整形ビーム方式

図6 ベクトル走査形電子ビーム描画装置

幅 $2\ \mu\text{m}$ 程度を目標とする実用機であって、4インチ平方のウエファを約51分で露光できる¹⁵⁾。ただしこの方式はX方向にはウエファの全長を連続的に露光できるがY方向の走査幅が狭いので1チップの中でもパターンをつなぎを行わなければならない。

2) 電子ビーム転写

電子ビームのみを用いてマスクパターンをウエファ上に転写する電子ビーム投影装置の一例を図7に示す¹⁶⁾。

3段の電磁レンズで電子ビームをコリメートし、金属箔に穴開けした30 mm平方のマスクを一様に照射し、そのパターンを投影レンズ系によって1/10に縮小してウエファ上に投影するものである¹⁶⁾。投影面積は3 mm 平方のチップに限られるので、ウエファ全面を露光するには試料台を動かしてステップ・アンド・リピートを行なわ

なければならない。位置合わせの際は装置を走査形電子顕微鏡として働かせて合わせマークを読み取る。この方法で最小線幅 $0.25\ \mu\text{m}$ が得られ、1チップの露光時間は0.1 sであった。

電子ビーム投影法の問題点はマスクにある。穴の開いた中で金属箔を保持しなければならないので、細かいこみ込んだパターンや、露光部分で取り囲まれたパターンを作ることができない。この問題の解決策として、穴あきマスクとアパチュア・レンズの組合せを用いる方法¹⁷⁾、正方形の穴の開いたマスクを通った電子ビームを4通りの異なる方向に偏向させて4回の露光で閉じたループのパターンを構成する方法¹⁸⁾、ニッケルの網目(線幅 $1\ \mu\text{m}$ 、間隔 $4\ \mu\text{m}$ 、厚さ $1\ \mu\text{m}$)でマスクパターンを保持する方法¹⁹⁾(ウエファ表面ではレジスト露光のぼけのため網

図7 投影型電子ビーム転写装置

目像は転写されない) などが試みられている。

電子ビームと紫外線を組合せた転写方式としてフォトカソード法がある。光学的マスクを透過した紫外線でフォトカソードを照射し、放出された光電子ビームを電磁レンズやアパーチャ・レンズで縮小投影する方法^{20,21)}、石英を基板とし TiO_2 や Cr を吸収材とする紫外線マスクの片面に $\text{Pd}^{23)}$ や $\text{CsI}^{23)}$ をフォトエミッタとして付け、等倍の電子ビーム像でウェファを一括露光する方法などが報告されている(図8)。露光時間は前者が1s以下、後者が10~20sである。

3) X線転写

X線転写では、Si、マイラ、ポリイミド等の基板上に

図8 フォトカソード型電子ビーム転写の例

Auなどを吸収材として電子ビーム描画によってマスクパターンを作成し、 $\text{AlK}\alpha$ (波長 $8.3\text{\AA}$), $\text{RhL}\alpha$ ($\sim 4.6\text{\AA}$)などの軟X線を用いて一括転写する^{24,26)}(図9)。露光時間はX線源強度、線源とウェファとの距離、レジストの種類等の条件によって異なるが、たとえば $\text{AlK}\alpha$ 線、1kW、間隔10cmのときPMMAレジストを用いて20分を要している²⁷⁾。X線は電子ビームに比べるとほこり等の帯電の影響を受けることがなく、またレジスト内部で散乱されることが少ないため厚いレジストを露光できるという利点を有するが、平行ビームにできないのでマスク・ウェファ間に隙間があると半影のためにパターンのぼけを生じる(図9のδ)。これを防ぐために上記のX線用マスクはいずれも薄くてウェファに密着しやすいconformable mask (ならいマスク) になっており、Siの場合のエッチングによって $3\text{ }\mu\text{m}$ の薄膜として用いている。

X線転写のマスク・コントラストを上げるために、よ

図9 X線転写装置の例

り長波長の線源を使う試みがある。大出力レーザーで Fe を照射して得られる制動放射線 ($\sim 12\text{\AA}$)²⁸⁾ を使う提案やシンクロトン軌道放射 (SOR) ($10\sim 50\text{\AA}$) を用いた露光²⁹⁾³⁰⁾が報告されている。後者は強力な平行性のあるビームが得られる利点があるが、装置が大がかりになる。なお X 線転写においては、重ね露光を行う際のマスク合わせをいかにするかが大きな問題である。

4) 極端紫外光による転写その他

微細リソグラフィにおいては、従来のフォトリソグラフィの延長上にある極端紫外光による露光を一部採用する方式も検討されている³¹⁾。電子ビーム描画で作成したマスクを用い、重水素ランプ ($\sim 1600\text{\AA}$) を光源として最小線幅 $0.2\text{ }\mu\text{m}$ のパターンを露光した報告がある (重ね露光はまだ試みていない)³²⁾、ランプの出力が現在のところ 200W 程度で、通常のフォトレジストの感度はこの波長領域では大きくないので、露光には 3 分程度かかる。この領域の紫外光は空気中の酸素に吸収されるので、光の通路は窒素で置換しておかなければならない。

電子ビーム直接描画方式とマスク描画→転写方式との優劣についてはコスト比較のモデル化の試みはあるが³³⁾、現段階ではさまざまな議論があって確定してはおらず、上記の諸方式が平行して検討されている現状である。

3.1.2 レジストおよびプロセス技術

1) 電子ビームおよび X 線レジスト

電子ビーム露光用レジストとしては、ポジ型の場合は電子ビーム照射によって高分子重合体の架橋が切断され、現像液に可溶になるものが用いられる。

レジストの感度 S はレジスト膜が可溶化あるいは不溶化するに必要な電子ビーム照射量 (C/cm^2) で定義される。照射、現像条件等によって多少の違いはあるが、PMM A の場合 $S = 1 \times 10^{-5} \text{C}/\text{cm}^2$ 程度であり、その後次々と感度の高い (S 値の小さい) レジストが発表されて、 S は $10^{-8} \text{C}/\text{cm}^2$ のオーダーにまで下っている³⁴⁾。ただしレジストとしての評価は S 値だけでなく、コントラスト、解像度、基板への密着性、エッチングに対する耐性などさまざまな要素を総合して判断されなければならない。

2) ドライ・エッチング技術

ドライ・エッチングは減圧された容器の中でガス、又はイオンによってエッチングを行うものである。この方法によれば、従来の溶液エッチング (ウェット・エッチング) に比して、アンダカットが極めて少く、微細加工に適している。又溶液によるエッチングでは、レジストと基板との密着度が問題となり、パターンのエッジに浸蝕作用で不規則な Pattern transfer difference を生じることとなる。これに対して、ドライ・エッチングの場合

は、密着度はそれほど問題にしくなくてもよいことが多い。これは 1 つにはガス分子がレジスト-基板界面にそれほどしみこまないためであり、同時に溶液中の搅拌のような力学的な振動を与えないでよいからである。

ドライ・エッチング技術はウェット・エッチング技術に比べて (1)加工精度の向上、(2)デバイス製作工程の簡略化、(3)廃液処理等より廃ガス処理は少量で無公害化が簡単、(4)より量産的であり、安全作業化も容易等の利点をもっている。

これに対して、本質的に解決困難と考えられる欠点はそれほど多くないので、今後ますますドライプロセス化は進行すると考えられる。

ドライエッチングを機構の相違によって分類すると次のようになる³⁵⁾。

- (1) プラズマエッチング
- (2) スパッタエッチング
 - (a) 反応性スパッタエッチング
 - (b) 不活性スパッタエッチング
- (3) イオンエッチング

プラズマエッチングは基本的には RF (たとえば 13.56 MHz) 中の放電によるプラズマ中に存在する反応を起こしやすいラジカルを利用している。例えば Si の場合は、 CF_4 ガスを使用し、フッ素ラジカル F^* を発生させ、次の反応

によってガス状の SiF_4 にして真空系により排気する。

プラズマエッチングは一番実用化に近く、酸素ガスプラズマによるレジストの灰化は、既に量産技術になっている。又多結晶 Si ゲート、選択酸化 (LOCOS) 工程の Si_3N_4 等にも使用されている。図 10 に単結晶 Si、多結晶 Si、 Si_3N_4 、 SiO_2 膜のエッチング特性³⁶⁾を示した。

この図からわかるように多結晶 Si-SiO₂、多結晶 Si-Si₃N₄-SiO₂ の選択エッチングを行うときには SiO₂ 層のエッチング速度が小であるので、SiO₂ 膜がストッパーとして利用されることがわかる。

不活性スパッタ・エッチングは主に今までは薄膜製造用に使用されていた。アルゴンのイオンによる基板への損傷等の問題やエッチング中のマスク材料の問題があり今のところシリコンプロセスに導入されていない。

一方反応性スパッタエッチングはプラズマ中のラジカルの化学反応と基板に入射するイオンのエネルギーを利用している。これは平行電極型の RF 放電によるプラズマ中の基板付近で起っていることと類似な現象と考えられる。円筒型電極のプラズマ放電装置ではエッチングが困難な SiO₂ 膜や Al 膜のエッチングに平行電極型を利用しているのは、反応が一定の電界の方向で起るのと、

図10 CF_4 ガスプラズマによるエッチング特性

短寿命の活性ラジカルを基板近くに供給できるためであると考えられている。たとえばエッチングがむずかしいとされている Al は平行電極型のプラズマ RF 放電装置に BCl_3 を供給してドライ・エッチングを行っている例がある³⁷⁾。反応機構としては BCl_2^* は表面の酸化膜層を、 Cl^* は Al をエッチングする。

イオン・エッチングはスパッタ・エッチングと異なりプラズマとイオンを分離して加速イオンだけで試料をエッチングする。この方法は 10^{-5} Torr 程度の比較的高真空中でも可能であり、イオン発生室とイオン走行空間が分離されているので、イオン・ビームのエネルギー制御や基板への入射角の制御等が可能である等の特徴をもっている。マスク材料への選択性についてよい方法がみつければ新しいエッチングプロセスとして有用であると考えられる。

3.2 Si 結晶の問題³⁸⁾

LSI 技術に使用される Si ウェハは歩留り向上のために年々直径が大きくなりつつある。現在は直径 4 インチの実用化が進められる一方微細デバイスが作られるのに伴って、これまでにかなり調べつくされてきたかに見えた Si 結晶にも加工・プロセス段階や不純物、欠陥の制御に関して、さらに精密な検討が要求されるようになった。

大口径 Si ウェハに微細加工を行う場合に最大の問題となるのはウェハの反りである。反りは結晶の切断、研磨などの初期工程だけでなく熱酸化、不純物拡散などの高温工程の間にも起る。4 インチウェハで反りが $30\ \mu\text{m}$ 程度もあると露光に大きい影響を与える。そのため電子ビーム露光では自動的に電子ビームの焦点補正を行うなどの方法が考えられており、また X 線などの密着露光では前述のならないマスクの採用がその対策の一つであるが、他方反りの少ないプロセスを開発することも重要である。

Si 中の不純物と欠陥は、長年の研究の蓄積によってかなりの程度まで制御されたと思われていたが、デバイスの微細化に伴ない、より微量 ($10^{10} \sim 10^{15}\ \text{cm}^{-3}$) の炭素、酸素、重金属などの不純物がスワール (swirl) などの微小欠陥を生じさせ、これが微細化デバイスの特性に悪影響を与えるらしいことが判明しつつある。これらに対して従来よりさらに精密な分析手段による解明と、その除去の方策の研究が必要になっている。

なお、電子ビームや X 線による露光の採用に伴なってそれらが Si 表面、特に MOS 系に与える放射損傷も問題となる。これまでの簡単なテストでは、それらは熱処理によってかなり減少させることができるようであるが、露光だけでなくその後のプラズマ・エッチング、イオン注入などのドライプロセスも含めて、プロセス誘起損傷には従来以上の注意が払われなければならないであろう。

3.3 デバイス

電子ビームあるいは X 線露光はその波長が短かいから細い線を描くことは可能であるが、位置合せに関しては困難な点が多く、線幅に比例して精度をあげることができない。したがってセルフアラインの技術がより重要になってくる。今後、微細加工で一度作ったパターンを多くの工程に何度も利用してゆく方法が検討されてゆくであろう。

その他にも、超 LSI 技術に関連したデバイスの研究には多くの重要かつ興味あるテーマがあるが、紙数の関係から既報^{39,40)}を参照して頂くこととして、ここでは微細リソグラフィを実際に採用して作られたデバイスの例⁴¹⁾を簡単に紹介する。

図11は電子ビーム直接描画によって作られた 8 K ビット・メモリに使われている n チャネル MOS トランジスタの構造である⁴¹⁾。recessed oxide (くぼみに作った酸化膜) 構造がとられており、チャネル部分の閾値制御のためには B のイオン注入、ソースとドレインには As のイオン注入が使われている。パターン最小線幅はコンタクト孔の部分で $1.2\ \mu\text{m}$ (最近の報告⁴²⁾では $0.6\ \mu\text{m}$)、絶

縁膜エッチングは反応性イオンエッチングと化学エッチングが用いられ、Alのパターン形成はリフトオフ法によっている。マスクは位置合わせマークを含めて5枚使われ、マスク合わせ精度は $0.1 \sim 0.2 \mu\text{m}$ であった。メモリ・チップの外形寸法は接続パッド部分を含めて $1.1 \text{ mm} \times 1.6 \text{ mm}$ であるが、最近の報告では各部寸法が $\frac{1}{2}$ になっている。

以上、駆け足ながら超 LSI 技術に関連して進められている研究の現況を紹介した。この簡単な記述からも、超 LSI 技術が単に半導体技術だけでなく電子光学、高分子化学、イオンおよびプラズマ化学、ソフトウェアと制御技術など広い分野にわたる専門知識を集約した総合技術であることがわかりいただけたことと思う。

4. 他の分野におよぼす波及効果

4.1 他のデバイスへの波及

1. において述べた集積回路の考え方や技術はトランジスタによる集積回路以外のデバイスに波及できるものである。逆に言うならばすべての電子装置は集積化することによって性能、価格の大幅な進歩が可能となるのである。

Si 集積回路以外で微細加工技術がすでに用いられている例としては磁気バブルがある⁴³⁾。磁気バブルの場合はマスクの重ね露光の必要が少ないためにむしろシリコン集積回路よりも早くから用いられつつあり、波及効果と言うよりも同時に進行している例である。

CCD は少数キャリアが半導体表面を伝搬することによって動作することから集積回路としての必然性をもつものであるが、同様に固体表面の伝搬を利用するものとして音波（表面弾性波）がある。これまた表面波デバイスとして実用化が進められているが、高い周波数（GHz）領域まで用いられるためには微細寸法の加工が必要になってきている⁴⁴⁾。

超 LSI 自身も電子計算機における情報処理量を飛躍的に増加させることを目的として開発が行われている

図11 電子ビーム直接描画で作られた MOS トランジスタ

が、多くの情報を処理するために信号処理の周波数はより高い方へ向っている。その前途として考えられている分野がマイクロ波と光の領域である。この場合はもちろん現在のシリコン集積回路とは別の機能で別の分野に使われると思われるが、マイクロ波も光も集積回路のように小さい固体内でその伝送と処理が行われる時に、その利点は大きいと見られている。

この光による集積回路は Integrated Optics の名で研究が集められ、すでに基板上に薄膜を形成し、薄膜材料の屈折率が基板より大きい場合に光が薄膜中にとじ込められることを利用して薄膜光導波路、方向性結合器、共振器などの受動素子の基礎研究が多く行われている。能動素子についてもレーザーを劈開によらずにエッチングによって製作することが可能となってきている⁴⁵⁾。今後これら能動、受動の両素子をモノリシックに組合せることが行われてゆくと考えられるが、光の波長と同程度の寸法の微細加工が可能となることによって多くの新しい機能が生まれてゆくものと期待される。

4.2 情報システムその他の分野への波及

電子工業を離れた分野にも超 LSI 技術は影響を与えるであろう。たとえば現在でもフォトエッチングは薄い機械部品の製作に用いられており、超 LSI における精密加工技術は当然この分野においても用いられてゆくであろう。一方超 LSI の応用分野はきわめて広く、影響も大きいと考えられるが、ここでは超 LSI の性質から考えられるいくつかの予想をのべよう。まず電子計算機分野においては集積度を増加させるのに設計上の問題の少ないメモリ回路の集積度が着実に増加するであろう。また、いずれにせよパターン発生は電氣的制御可能な電子ビームによって行なわれるようになるであろうし、パターンをウェファ上に移すまでの工程は省略されて少なくなる方向であるから、論理回路の場合も設計から製作までの時間が短縮され特許品が作りやすくなるであろう。一番大きい影響は価格の低下にともなう普及度の増大でいろいろの機器が広い意味の計算機によって制御されて使われるようになるであろう。

通信の分野においては LSI 中の単位ゲートの価格が 1 セントを切るようになると⁴⁶⁾、従来の線路を複数本使うよりもゲート回路を使って時分割による多重化を行った方が有利になってくる。また I/O 処理の低レベル・プロセッサが大量に使われるようになって見られている。

デジタル回路が大規模で安価となることから一般的にアナログをデジタルに変換してデジタルでの伝送や処理が多く行われるようになる。たとえば音声をデジタル処理し、その特徴パラメータを実時間的に抽出、伝送することにより伝送路の容量を増大させる方法など

も考えられている⁴⁰⁾。

上にも述べたように、超 LSIは、出来上ったデバイスとしては IC の考え方の発展の延長上にある。超 LSIの技術は、IC、LSI の技術に波及し、全面的な進歩によって新しい世代へ入ってゆくと考えられる。

5. 共同研究システム

現在国内においてプロジェクトとして進めている研究の一つは日本電信電話公社を中心としたものである。これは公社における通信用を目的としたもので、記憶および論理 LSIについて研究をすすめており、当面の目標は、記憶 LSIについて昭和52年度までに、これまでの1チップ当り4Kビット程度のものを64Kビットの大容量にすることである⁴¹⁾。共同研究の方法については公表されていないのでここでは省略する。

今一つのプロジェクトは超 LSI技術研究組合におけるものである。この組合はコンピュータ業界の7社すなわちコンピュータ総合研究所、富士通、日立製作所、三菱電機、日電東芝情報システム、日本電気、東京芝浦電気が、将来のコンピュータシステム開発の要となる超 LSI技術を開発する目的で設立したものである。開発は工業技術院電子技術総合研究所および日本電信電話公社の協力を得て行われ、昭和51年を初年度として4カ年計画で進められるものである。

研究テーマは以下のような項目にまとめられている。

1. 微細加工技術
2. 結晶技術
3. 設計技術
4. プロセス技術
5. 試験評価技術
6. デバイス技術

研究組織は図12のようになっており、試験研究は共同研究所のほか、Aグループ（富士通、日立、三菱グループ、実施機関はコンピュータ総合研究所）およびBグループ（日電、東芝グループ、実施機関は日電東芝情報システム）の各研究所において行われる。研究費用は通産省の補助金を含め総額700億円を予定している。

共同研究所においては基礎的共通的な研究を担当する。したがって上に述べた研究テーマのうち微細加工および結晶技術とその他の基礎技術に重点がおかれている。一方、グループ研においてはこれ以外のテーマに重点がおかれている。共同研とグループ研の間では当然無駄なく、全体としてもっとも効率のよい開発を行なえるように、これらの間には技術委員会、運営委員会などいくつかの委員会が設けられていると共に、随時いろいろな連絡が行なわれている。

図12 超 LSI 技術研究組合の研究組織

従来あまり例がない点は、特に共同研究所においては各社および電総研などから出向した研究者が同じ建物、同じ研究室に実際に集まって研究を進める点である。

最近の技術開発は大規模となって各社の力を合わせるが必要となることが多いし、ナショナルプロジェクトのあり方の今後の形として共同研究所の将来は影響を与える点が多いと思われる。この新しい試みを育てるために暖かい御協力をお願いしたい。おわりに、常に御指導いただいている超 LSI技術研究組合根橋専務理事および本稿をまとめるに当たって御協力をいただいた共同研究所の各位に厚く感謝する次第である。

〔文 献〕

- 1) S. Triebwasser: Proc. 5th Conf. Solid State Devices (Tokyo 1973) p. 3.
- 2) G. E. Moore: IEDM (1975) Technical Digest, p. 11.
- 3) 通産省公報: 1976年12月20日, p. 11.
- 4) H. C. Pfeiffer: J. Vac. Sci. Technol. **12** (1975).
- 5) H. S. Yourke and E. V. Weber: IEDM (1976) Technical Digest p. 431.
- 6) 垂井康夫, 伝田精一, 馬場玄式, 宮内 栄, 田中一光, 信学論文誌 **51-C** (1968) 74.
- 7) D. R. Herriott, R. J. Collier, D. S. Alles and J. W. Stafford: IEEE Trans. Electron Devices. **ED-22** (1975) 385.
- 8) J. Trotel: Proc. 7th Int. Conf. Electron and Ion Beam Science and Technology (1976) p. 325.
- 9) A. J. Speth, A. D. Wilson, A. Kern and T. H. P. Chang: J. Vac. Sci. Technol. **12** (1975) 1235.
- 10) T. H. P. Chang: Proc. 7th Int. Conf. Electron and Ion Beam Science and Technology (1976) p. 392.
- 11) 後藤英一, 相馬嵩, 出沢正徳: 学振第132委研究会 (1976年11月). 理研シンポジウム「イオン注入とサブミクロン加工」(1977年2月). 14th Symp. on Electron, Ion and Photon Beam Technology, May 25, 1977.
- 12) 例えば, 日本経済新聞, 1977年5月25日.
- 13) H. C. Pfeiffer: 14th Symp. on Electron, Ion and Photon Beam Technology, May 25, 1977.
- 14) M. G. R. Thomson, R. T. Collier and D. R. Herriott: 同上.

- 15) D. S. Alles, F. R. Ashley, R. J. Collier, E. A. Gere, D. R. Herriott, A. M. Johnson and M. G. R. Thomson: IEDM (1975) 2.6.
- 16) M. B. Heritage: J. Vac. Sci. Technol. **12** (1975) 1135.
- 17) L. N. Heynick, E. R. Westerberg, C. C. Hartelius, Jr. and R. E. Lee: IEEE Trans. Electron Devices, **ED-22** (1975) 399.
- 18) M. B. Heritage, P. E. Stuckert and V. DiMilia: Proc. 7th Int. Conf. Electron and Ion Beam Science and Technology (1976) p. 348.
- 19) A. Meyer, A. Politycki and E. Fucks: Proc. 7th Int. Conf. Electron and Ion Beam Science and Technology (1976) p. 332, A. Politycki: VLSI Workshop (Aachen, Nov. 1976).
- 20) Yu. B. Norikov: Radio Engng. Electron Phys. **16** (1971) 1079.
- 21) A. Speidel: VLSI Workshop (Aachen, Nov. 1976).
- 22) W. R. Liversay: Solid State Technol. **17** (July 1974) 21.
- 23) J. P. Scott: IEEE Trans. Electron Devices, **ED-22** (1975) 409.
- 24) D. L. Spears and H. I. Smith: Solid State Technol. **15** (July 1972) 21.
- 25) H. I. Smith, D. L. Spears and S. E. Bernacki: J. Vac. Sci. Technol. **10** (1973) 913.
- 26) D. Maydan, G. A. Coquin, J. R. Maldonado, S. Somekh, D. Y. Lou and G. N. Taylor: IEEE Trans. Electron Devices, **ED-22** (1975) 429.
- 27) J. S. Greeneich: IEEE Trans. Electron Devices, **ED-22** (1975) 434.
- 28) P. J. Mallizi, H. M. Epstein, R. G. Jung, D. C. Applebaum, B. P. Fairand and W. J. Gallager: Proc. Esfahan Symp. (Aug. 1971) p. 165.
- 29) B. Fay, J. Trotel, Y. Petroff, R. Pinchaux and P. Thiry: Appl. Phys. Letters, **29** (1976) 370.
- 30) E. Spiller, R. Feder, J. Topalian, W. Gudat and D. Eastman: Proc. 7th Int. Conf. Electron and Ion Beam Science and Technology, (1976) p. 233.
- 31) B. J. Lin: J. Vac. Sci. Technol. **12** (1975) 1317.
- 32) 中根靖章, 三船忠良, 第11回半導体・集積回路技術シンポジウム (1976年11月) 予稿集 p. 54.
- 33) R. C. Henderson: Proc. 7th Int. Conf. Electron and Ion Beam Science and Technology (1976) p. 204.
- 34) 最近の総合報告として, 野々垣三郎: 第8回境界領域における電気化学セミナー (1976年11月) テキスト p. 22.
- 35) 杉渕 清, 山之内文雄, 黒木幸令, 花沢国雄, 麻蔭立男: 日経エレクトロニクス, 1976年8月23日号, p. 92.
- 36) H. Abe, Y. Sonobe and T. Enomoto: Japan J. appl. Phys., **12** (1973) 154.
- 37) P. G. Poulsen, H. Nentwich and S. Ingrey: IEDM (1976) Technical Digest p. 205.
- 38) 最近の総合報告として, 飯塚隆: 第8回境界領域における電気化学セミナー (1976年11月) テキスト p. 33.
- 39) 垂井康夫: 情報処理, **17** (1976) 174.
- 40) 菅野卓雄: 固体物理, **11** (1976) 459.
- 41) H. N. Yu, R. H. Dennard, T. H. P. Chang, C. M. Osburn, V. Dilonard and H. E. Luhn: J. Vac. Sci. Technol. **12** (1975) 1297.
- 42) T. H. P. Chang: Proc. 1976 Int. Conf. Solid State Devices (Tokyo, Sept. 1976) p. 5.
- 43) T. H. P. Chang, M. Hatzakis, A. D. Wilson, A. J. Speth, A. Kern and H. Luhn: IBM J. Res. Develop. **20** (1976) 376.
- 44) H. I. Smith: Proc. IEEE, **62** (1974) 1361.
- 45) Y. Tarui, Y. Komiya, T. Sakamoto, H. Iida and A. Shoji: Proc. 7th Conf. Solid State Devices (Tokyo 1975) p. 293.
- 46) 都丸喜成, 吉田庄司: ビジネス・コミュニケーション, **13** (1976) 39.
- 47) 電信電話, 1976年8月号, p. 9.
- 48)* 垂井康夫, 鳳紘一郎: 応用物理, **46**(1977)381.