DC および RF 二重陰極スパッタリング装置による Ge 薄膜*

宇佐美興一**・山中惣之助**

(昭和55年10月20日受理)

Ge Films Deposited by DC and RF
Double Cathode Sputtering System

Kōich USAMI and Sōnosuke YAMANAKA

(Department of Communication Engineering,
The University of Electro-Communications, Chyofu-shi, Tokyo)

(Received October 20, 1980)

The effects of negative DC substrate bias voltage on target current, condensation rate and electrical characteristics of deposited Ge films prepared by DC and RF double cathode sputtering system were investigated.

The target current and the condensation rate increased with the substrate bias voltage but the electrical characteristics of the deposited Ge films deteriorated due to the bombardment of Ar ions accelerated by this voltage.

By introducing another axiliary electrode and keeping the substrate potential equal to anode potential during deposition, the electrical characteristics of these films did not deteriorate.

1. ま え が き

移動度の大きな欠陥の少ない多結晶やアモルファス半導体薄膜を絶縁物や金属基板上に形成させることは、各種デバイスへの応用として重要であり、CVD 法、蒸着法、スパッタリング法などが精力的に検討されている。この中でスパッタリング法は融点が高い物質でも容易に成膜できること、大面積の付着が可能であること、リアクティブスパッタ法により水素化半導体ができることなどの利点がある。しかし、この方法は他の方法と比較して成膜速度が遅いこと、グロー放電を用いるため膜へのガス吸蔵が多いこと、加速されたイオン、電子、ターゲットからの反射中性ガス原子などの高速粒子の影響を成膜時に受け易いこと等が欠点となっている。

後藤らは通常用いられている DC 二極スパッタ装置の基板電極を第二陰極とし 0 ~ -200V の DC 電圧を印加することにより成膜速度の増加と、バイアスパッタによる不純物ガスボンバード効果を併せ持たせることに

より、極めて良質の Ta, Nb 等のスパッタ膜が成膜できることを報告している¹⁾。我々はこの装置を用いて、半導体バリア超電導ジョゼフソン・ジャンクションへの応用を目的として半導体薄膜の作製の検討を行ってきたが²⁾、ここでは RF スパッタ装置においても基板電極に負の電圧を与えることにより成膜速度が上昇すること、またこの基板印加電圧による、得られた半導体薄膜の電

Fig. 1 Schematic diagram of RF double cathode sputtering system.

* 昭和55年4月3日 第27回応用物理関係連合講演会にて講演

** 電気通信大学(東京都調布市調布ヶ丘 1-5-1)

Fig. 2 Relative DC target current vs. substrate voltage.

氣的性質の変化について報告する。

2. 実験装置および実験方法

実験に用いた RF 二重陰極スパッタ装置の構成を Fig. 1 に示す。この装置は従来用いていた DC 二重陰極スパッタ装置^{1,2)}のターゲット用 DC 電源を周波数 13.56 MHz の高周波電源と、通過形電力計、マッチングボックスに置きかえたものである。RF 入力には配線のインダクタンスや分布容量の影響を受けるので、できるだけ最短距離でターゲットへ導くようマッチングボックスはベルジャーの RF 導入端子に近接して設置した。ターゲット RF 電圧は 1.5 kV rms、投入パワーは最高 40W である。RF 電源は送信真空管 5T40 の陽極同調形発振器より供給した。ターゲット RF 電圧はオシロスコープで読取り、RF 電流はマッチングボックスの出力と高圧導入端子間に高周波電流プローブを挿入し読取った。

ターゲットは膜の電気的特性の測定が容易であるところから Ge を用いた。ここで使用したものは純度 5N、直径 50 mm、厚さ 6 mm のノンドープ多結晶ホットプレス円板である。熱起電力法による測定では格子欠陥によると思われる P 型を示した。

基板はスライドガラスを用い、加熱は Ta 線の抵抗加熱により行い、基板温度はアルメルクロメルを成膜面の

Fig. 3 Relative RF target current vs. substrate voltage.

裏側に直接コンタクトさせて測定した。

スパッタ槽は直径 80 mm、高さ 50 mm の水冷ステンレス槽で、基板-ターゲット距離は 30 mm とした。放電ガスは純度 5N の Ar ガスで 0.08 Torr (10.6 Pa) ~ 0.15 Torr (19.9 Pa) に調整した。

排気系は直径 30 cm のベルジャーと排気速度 500 l/s の油拡散ポンプからなり 5×10^{-7} Torr (6.65×10^{-5} Pa) 以上まで排気可能である。

膜厚の測定は繰り返し反射型膜厚計により、電気的特性については所定の形状にエッチングした試料の抵抗、Hall 起電圧を測定し、比抵抗、Hall 移動度、キャリア濃度を計算から求めた。

成膜の手順は十分脱脂洗浄したスライドガラス基板を同時にスパッタ槽のガス出しを兼ねて、400°C 程度で数時間加熱する。その後プレスパッタを 30 分程度行い、スパッタ槽に冷却水を流し排気する。真空度が 1×10^{-6} Torr (1.33×10^{-4} Pa) 以下になったとき、所定の圧力に Ar ガスを導入し、本スパッタに移る。スパッタ膜の厚さは 2500 Å 一定とした。

なおこのスライドガラス基板には膜にバイアスが印加されるようにあらかじめ Al のリード端子が蒸着しており、基板ホルダを介して基板電圧が印加されるようにしてある。

スパッタリングの条件をまとめて Table 1 に示す。

3. 結果および検討

実験はターゲットに印加する電圧を DC か RF かにすることにより、DC スパッタと RF スパッタとの比較を行った。Fig. 2 に DC スパッタで、ターゲット電圧 V_t が -2 kV のとき Ar 圧を 0.08 Torr (10.6 Pa), 0.1 Torr (13.3 Pa), 0.15 Torr (19.9 Pa) に選んだときの基板電極電圧 V_s とターゲット電流 I_t との関係を示す。 $V_s = 0$ のときの I_t を基準とし、ある V_s の値における電流値

Table 1 Sputtering conditions

Target material	5N-Ge disk
Target voltage DC: -2 kV	
RF: 1.5 kV rms	13.56 MHz
Substrate voltage	0 ~ -200 V
Target-substrate distance	30 mm
Substrate temperature	450°C
Argon gas pressure	0.08 ~ 0.15 Torr
Residual gas pressure	$\sim 5 \times 10^{-7}$ Torr

Table 2 Input power to target and substrate electrode for DC double cathode sputtering as a function of target voltage at $V_s = -100$ V, $P_{Ar} = 0.08$ Torr.

V_t (V)	I_t (mA)	I_s (mA)	P_t (W)	P_s (W)
- 600	- 1	- 1	0.6	0.1
- 800	- 4	- 4	3.2	0.4
-1000	- 8	- 7	8.0	0.7
-1200	-13	-12	15.6	1.2
-1400	-18	-16	25.2	1.6
-1600	-22	-19	35.2	1.9

との比を求めて示した。電流 I_t は V_s の増加に従って増加し、 $V_s = -150$ V において 0.08 Torr で $V_s = 0$ のときの値の約 2 倍、0.1 Torr で約 1.5 倍、0.15 Torr で 1.1 倍となり、Ar 圧が低いほど V_s に対する I_t の増加の割合が大きいがわかる。

Fig. 3 は RF スパッタの場合で、ターゲット電圧を 1.5 kV rms に保ちながら V_s を変化させ、通過形高周波電力計によりターゲットへの実効投入電力を求め、この値をターゲット電圧で割った値を RF ターゲット電流 I_t とし、DC の場合と同様に $V_s = 0$ の I_t を基準とし V_s による I_t の増加の割合を示したもので、DC の場合とよく似た傾向を示す。

次にこのとき基板電極から投入される電力について検討してみよう。**Table 2** は一例として、DC スパッタの場合について $V_s = -100$ V, Ar 圧 0.08 Torr において V_t を変化させた場合の I_t , 基板電流 I_s の変化を示したものである。この程度の圧力では V_s のみでは放電は開始せず、 V_t による主放電が開始して始めて I_s が流れ、

Fig. 4 Relative condensation rate vs. substrate voltage for DC sputtering. The condensation rate at $V_s = 0$ is 1.8 Å/s.

Fig. 5 Relative condensation rate vs. substrate voltage for RF sputtering. The condensation rate at $V_s = 0$ is 0.4 Å/s.

その後は主放電の状態に強く依存する。 V_t が -1.5 kV 以上の通常のスパッタ条件では主放電による投入電力に対して、基板電極からの投入電力は 5% 以下にすぎない。

このように基板電極に負の DC 電圧を加えると、ターゲット電流が増加することは J. J. Cuomo⁹⁾ らも報告しており、これは次のように考えられる。ターゲットと陽極間の主放電により、スパッタ槽内にはイオン化した Ar が多く存在する。この Ar イオンは電圧 V_s により加速され基板電極に衝突し、二次電子を放出する。この二次電子は同じく V_s によりイオンとは逆向きに加速され、主放電のプラズマ中へ注入されることになり、プラズマ濃度の増加が起こり、結果として放電インピーダンスが低下して、ターゲット電流が増加するものと思われる。この現象が二次電子放出によると思われるのは、スパッタ槽の構造やターゲットの寸法等のスパッタ条件が同じでもターゲットの材料により V_s の変化に対する I_t の変化の割合 ($\partial I_t / \partial V_s$) V_t = 一定が異なることで、例えばターゲット電圧 -1.5 kV, Ar 圧 0.08 Torr において V_s の 100 V の変化に対して、この値が Nb では Ge の約 2.5 倍大きな値が得られた。

ここで我々が行ったターゲットへの投入電力密度が 2 W/cm² 以下の DC スパッタでは他の条件が一定なら成膜速度は投入電力密度に比例する。また篠木らは RF スパッタの場合も、0.5 W/cm² ~ 3 W/cm² の範囲で成膜速度と電力密度が比例関係にあると報告している。したがって Fig. 2, Fig. 3 の結果からターゲット電圧, Ar 圧が一定であるとき、 V_s が高いほどターゲットへの投入電力密度が大きくなるため、成膜速度が上昇することが予測される。**Fig. 4** は $V_t = -2$ kV, Ar 圧 0.08 Torr にお

Fig. 6 Substrate voltage effect on Hall mobility and carrier concentration of deposited films for DC and RF sputtering.

いてターゲット電流の場合と同様に、 $V_s = 0$ のときの値で規格化した成膜速度の増加の割合と V_s との関係を示したものである。 V_s が低い間は電流すなわち電力の増加の割合とほぼ等しく増加するが -50 V 以上の電圧になると、成膜速度の増加の割合の方が大きくなる。これはスパッタ中の放電状態の観察から、 V_s が大きくなると、プラズマ濃度の高い明るい部分がターゲットの中央部に集中するため、基板付近の成膜速度が全体の電流の増加の割合より大きくなるのであろう。同様に RF スパッタの場合も Fig. 5 に示すように、 V_s の増加により成膜速度が上昇していることがわかる。

通常の DC 二極スパッタ装置では電極の構造寸法が決まると、投入電力はターゲット電圧と放電ガスの圧力で決まり、いずれを大きくしても投入電力は増加する。

しかし本実験のようにターゲット、基板間距離に較べて平均自由行程が短い $10^{-1} \sim 10^{-2}$ Torr 台の Ar 圧でのスパッタでは、Ar 圧が高くなるほどスパッタ原子が散乱され、基板への到達確率が小さくなる。したがってガス圧を高くすることによって投入電力を増しても成膜速度は上昇しない。一方ターゲットからのスパッタ原子、反射中性 Ar 原子、二次電子等の高エネルギー粒子による半導体膜への影響を考慮すると、ターゲット電圧はできるだけ低く、Ar 圧は高い方が良く^{2,3)}、このような条件では成膜速度はかなり減少してしまう。したがって Fig. 2, Fig. 3 に示すように 0.1 Torr 程度の比較的高い Ar 圧でも V_s の増加によりターゲットへの投入電力が増し、その結果成膜速度が向上することから、同じ成膜速度に対しては V_s を加えないときに較べて Ar 圧はそのまま、ターゲット電圧を低くできる利点が生じる。

次に本装置による半導体膜の電気的性質について述べ

Fig. 7 Schematic diagram of the sputtering system with a ring electrode.

よう。得られた Ge スパッタ膜はいずれの条件でも Hall 起電圧の極性から、空格子点のアクセプタ準位に起因すると思われる P 型伝導を示した。Fig. 6 は DC および RF スパッタで、基板温度を 450°C 一定とし V_s を変化させた場合の Hall 移動度 μ_H とキャリア濃度 N_p の変化を示したものである。DC の場合も RF の場合もその傾向はよく一致し、 $V_s = -150$ V では $V_s = 0$ の場合に較べて移動度は約 $1/2$ に減少し、キャリア濃度が約 2 倍に増加した。すでに報告したように、X 線ディフラクトメータによるピーク高と、半値幅の測定から Ge スパッタ膜の平均結晶粒径を求めた結果、 V_s により著しい結晶配向性の変化はないこと、そして成膜中に基板温度を上昇させた場合と同じく結晶粒径を増大させる効果が観察された²⁾。しかし、このような結晶性の向上にもかかわらず電気的特性が悪化するのは、 V_s が百数十 V の低い電圧でも、加速した Ar イオンのボンバードにより半導体膜の成膜中に格子欠陥を生じ、キャリア濃度の増加、移動度の減少を招いたものと思われる。

そこで Fig. 7 に示すように、基板電極と V_s を印加する電極とを分離し、基板電極を接地 ($V_s = 0$)、基板より 1 cm 下に中央に直径 2 cm の穴をあけた直径 7 cm のリング状電極を設け、これに V_s に相当するリング電圧 V_r を印加した。このときの DC スパッタにおける

Fig. 8 Relative target current and condensation rate vs. ring voltage. The target current is 7 mA and condensation rate is 0.45 Å/s at $V_s = 0$.

Fig. 9 Ring voltage effect on Hall mobility and carrier concentration of deposited Ge films for DC sputtering.

V_r に対する I_r 、成膜速度の関係を Fig. 8 に示した。もちろんスパッタされた原子はターゲットから直径 2 cm の穴を通して基板へ拡散して来るから、成膜速度は約 1/5 に減少している。しかし V_r の増加による I_r 、成膜速度の増加の割合は、これまでの基板電極、ターゲット距離が 30 mm であったのに比べ、リング電極、ターゲット距離が 20 mm と近くなったためか Fig. 2 に比べて大きくなっている。また移動度とキャリア濃度の変化を Fig. 9 に示すが、 V_r の高い値においてもほとんど移動度の変化、キャリア濃度の変化が無いことがわかる。-50 V 付近の移動度のディップは原因は不明であるが放電状態の不安定性によるものと思われる。このように基板電極とリング電極とに分離することにより放電インピーダンスを低下させると同時に移動度の低下を防ぐことができた。また、この構造での成膜速度の低下はリング電極と基板電極とをできるだけ接近させるか、基板のみを接地（陽極電位）すれば少なくすることができる。

4. 結 論

以上の結果をまとめると

- 1) DC スパッタと同様に RF スパッタでも基板電極に

負の DC 電圧を印加することにより放電インピーダンスが低下し、同じターゲット電圧、ガス圧の条件ではターゲットへの投入電力密度が増加し、成膜速度が増大する。

- 2) Ta, Nb 等は基板電極電圧によりバイアスパッタ効果で膜の電気的性質が改善されたが、Ge, Si 等の半導体膜ではこの電圧で加速されたイオンによる衝撃のための格子欠陥により電気的特性が悪化する。そこで半導体膜には電圧が印加されないような電極構造にすることにより、成膜速度が改善されると同時に移動度の低下、キャリア濃度の増加が少なくなった。

スパッタリング法は金属から絶縁体まで多くの種類の物質を薄膜化することができ、極めて有用な成膜法である。しかし、他の方法と比較して放電ガスの存在、イオンや二次電子等の高エネルギー粒子が成膜時に与える影響などで得られた膜の電気的性質は複雑であり、再現性の良い成膜が困難である。本装置でも特にリング電極を用いた場合の RF 放電の安定性と電極寸法や位置の最適値、プラズマ形成の状態と、それらの膜の電気的特性への影響等、基礎的な検討が必要であろう。

なおこの研究は、文部省科学研究費〔超伝導量子エレクトロニクス〕の補助により行った。

最後に本研究を行うにあたり、適切な助言と協力を戴いた本学後藤俊成助教授、実験を担当して頂いた卒論生の唐沢渉君（現在東京エレクトロン K.K. 勤務）に深く感謝する。

〔文 献〕

- 1) 後藤俊成, 山中惣之助: 応用物理 **40** (1971) 269
- 2) 宇佐美興一, 山中惣之助: 応用物理 **48** (1979) 30
- 3) J. J. Cuomo, R. J. Gambino and R. Rosenberg: J. Vac. Sci. Technol. **11**, (1974) 34
- 4) 篠木藤敏, 伊藤昭夫: 応用物理 **42** (1973) 882
- 5) W. T. Pawlewicz: J. Appl. Phys. **49** (1978) 5595