Si 基板上の ZnS 蒸着膜の構造とモルフォロジー*

中西洋一郎**・山下博通***・鈴木佳子**・島岡五朗**

(昭和58年3月4日 受理)

Structure and Morphology of Evaporated ZnS Films on Si Substrates

Yoichiro NAKANISHI**, Hiromichi YAMASHITA***, Yoshiko SUZUKI**
and Goro SHIMAOKA**

**(Research Institute of Electronics, Shizuoka University,
Johoku 3-5-1, Hamamatsu-shi, Shizuoka)

*** (Suzuki Motor Co. Ltd., Takatsuka 300, Kami-mura, Hamana-gun, Shizuoka)

(Received March 4, 1983)

The structure and morphology of evaporated ZnS films on polished Si (111) and epitaxial Si (111) substrates have been studied by electron microscopy and reflection high energy electron diffraction (RHEED). Epitaxial ZnS films were obtained at a substrate temperature of 200°C. All ZnS epitaxial films evaporated at substrate temperatures ranging from 200 to 300°C contained {111} microtwins. These films had zincblende structure and showed preferential orientation: (111), [110] ZnS//[111], [110] Si. It was found that the crystallinity of ZnS films on the substrate was changed significantly when the substrates were irradiated with electrons immediately before the deposition.

1. はじめに

ZnS は立方晶閃亜鉛鉱型構造の場合、室温で約 3.6 eV、六方晶ウルツ鉱型構造の場合、約 3.7 eV という大きな禁制帯幅を持ち、かつ、直接遷移形であるため可視域での効率の良い蛍光体材料として古くから用いられてきた。EL 発光素子としても、粉末を用いた真性 EL 素子や、透明導電ガラス上の多結晶薄膜の形での薄膜 EL 素子として多くの研究・開発がなされてきた。また近年、青色発光を目的として、ZnS のバルク結晶を用いた注入形青色発光素子の研究・開発が活発に行われるようになった¹⁾。II-VI 族化合物、とりわけ、ZnS は IV 族や III-V 族化合物に比べてイオン結合性が強く、そのことによる自己補償効果のため、抵抗を低くすること、およ

び、p 形伝導を示す結晶を得ることが困難である。このため、ZnS バルク結晶を用いた注入形 EL 発光素子の広範な実用化は必ずしも容易ではないと思われる。そこで、低抵抗の IV 族や III-V 族化合物半導体結晶を基板として用い、その上に、II-VI 族化合物をエピタキシャル成長させてヘテロ接合を形成し、低電圧で発光する DC・EL 発光素子を作成するという方法が²⁾、最近 ZnSe を中心として用いられるようになった³⁾。とくに、分子線エピタキシャル法により、低電圧でかなりの発光強度を示す ZnSe ヘテロエピタキシャル DC・EL 発光素子が得られるようになった³⁾。

II-VI 族化合物のエピタキシャル薄膜を作成するに当っては、そのために必要な基板温度の範囲(エピタキシャル基板温度範囲)が存在するが⁴⁾、このエピタキシャル基板温度範囲は、薄膜の各種の成長条件に依存する値であって、蒸着物質と基板材料のみによっては決定されない。代表的な決定要因としては、蒸着の方法、蒸着物

* 昭和56年3月29日 第28回応用物理学関係連合講演会で講演

** 静岡大学電子工学研究所(浜松市城北3-5-1)

*** 鈴木自動車工業株式会社(静岡県浜名郡可美村高塚300)

質や基板材料の質、基板表面の作成方法、蒸着速度、蒸着時の真空度などがあげられる。一般に、成長条件が清浄であるほどエピタキシャル基板温度の下限が低い方へ広がる。たとえば、Woodcock および Holt⁹⁾によれば、NaCl(100)基板上的 ZnS 薄膜の作製において、真空度が高いほど、基板表面が清浄であるほど、閃亜鉛鉱型構造の ZnS のエピタキシャル温度が低くなること、また、電子ビームを用いた蒸着が、Ta ヒーターを用いた場合よりそのエピタキシャル温度範囲が広く、これは、Ta による基析や薄膜の汚染を防ぎうるということが述べられている。一般に、ZnS の真空蒸着によるエピタキシャル薄膜の作製に関する報告は少なく、用いられた基板は NaCl, Si, Ge, など、なかでも NaCl を基板とした場合の報告が多い。NaCl のようなイオン結晶では、真空中劈開が容易であるため、清浄な基板表面が得られ易いこと、蒸着膜を基板から分離できるので、透過電子顕微鏡による観察が可能で、また、透過電子回折像とも対応でき、蒸着膜の構造について詳しく評価することができる。一方、Si や Ge のような共有結合性の結晶を基板に用いた場合の報告はそれ程多くはない。これは、Si の場合、清浄表面を作成し、これを必要な時間維持するために超高真空が要求されることおよび Si 基板上的 ZnS ヘテロエピタキシャル薄膜のデバイスとしての必要性が従来それ程強くなかったこと等によるものと思われる。それでも Jones 等⁹⁾が Si 基板上的 ZnS の真空蒸着によるエピタキシャル成長について報告して以来、image converter への応用のための半導体ヘテロ接合の形成を目指した Si 基板上的 ZnS 薄膜の構造やエピタキシーの質についての研究^{7,8)}、電気的集積回路への光学的集積回路の結合のための低損失の光導波路として Si 基板上的 ZnS エピタキシャル薄膜を利用するための研究^{9,10)}等が報告されている。これらの研究に共通していることは、蒸着前の基板処理がいずれも超高真空中で Si 基板表面を thermal cleaning することである。これは基板の清浄表面の作成のためである。

ところで、Si に対する ZnS のミスフィットは約 0.4 % と非常に小さく、エピタキシャル成長の観点から Si と ZnS は非常に良い組み合わせであると考えられる。更に、青色の EL 発光を示すヘテロエピタキシャル薄膜発光素子の開発の観点からもこれらの組み合わせは非常に興味を持たれる。

さて、本実験において、 10^{-6} — 10^{-7} Torr の高真空中で且つ基板の表面処理は化学エッチングのみとして、Si 基板上に ZnS を蒸着したところ、200—300℃の基板温度で ZnS のエピタキシャル薄膜が得られた。

そこで、本研究は、Si 基板上的 ZnS エピタキシャル

薄膜 EL 発光素子作成のための基礎的研究として、表面状態の異なる二種類の Si(111)基板上に真空蒸着した ZnS 薄膜の構造、エピタキシーおよび表面状態を反射高速電子回折 (RHEED)、電子顕微鏡により観察した。また、蒸着の直前および初期段階において基板表面へ電子線照射を行い、薄膜のエピタキシーに及ぼす影響についても調べた。

2. 実験方法

用いた蒸着装置の概要を Fig. 1 に示す。蒸発源としては、99.999%の ZnS 粉末をペレット状にして石英ガラスで作ったクヌードセン・セルに充填し、タングステン・ヒータで加熱蒸発させた。基板には、二種類の Si(111)面 (日本シリコン㈱製)を用いた。Sb をドーブした n 形導電性のものを、一つは、鏡面研磨したもので (以下研磨基板と略す)、他の一つは、その上に Si をエピタキシャル成長させたもの (以下エピタキシャル基板と略す) である。エピタキシャル成長層は P をドーブした n 形導電性で、成長層の厚さは約 6 μm である。いずれの Si 基板も $4 \times 5 \text{ mm}^2$ に切断し、弱アルカリ性半導体洗浄液にて洗浄後、研磨基板は、硝酸 3・酢酸 1・弗化水素酸 1 のエッチング液で、エピタキシャル基板は、水 4・弗化水素酸 1 のエッチング液で、それぞれ 1

Fig. 1 Schematic illustration of the vacuum evaporation of ZnS on Si(111) substrates.

分間エッチし、蒸留水およびメタノール中で洗浄した後、ベルジャー内の基板ホルダーにセットし、直ちに排気した。基板の加熱は、タングステン・ヒータからの放射熱により行い、二重の熱遮蔽板を設けて温度分布の均一化をはかった。基板温度の測定には、基板に近接して置いた Pt-Pt・Rh 熱電対を用いた。蒸着速度の制御には、水晶式膜厚計を用い、蒸着速度が $100 \text{ \AA}/\text{min}$ となるように蒸発源の温度を制御し、蒸着時間は60分とした。また、Fig. 1 に示す電子銃を用いて、蒸着前または蒸着中に基板へ電子（加速電圧：500 V）を照射することによる蒸着膜の構造の変化も併せて調べた。排気は油拡散ポンプを使用し、蒸着中の真空度は約 3×10^{-6} Torr であった。

得られた ZnS 蒸着膜の構造は、反射高速電子回折 (RHEED) により調べた。使用装置は、日本電子 (株) 製 JE M-100U 電子顕微鏡および高分解能電子回折アタッチメントである。加速電圧は80 kV を用いた。Si 基板または ZnS 蒸着後の表面モルフォロジーは、アセチル・セルローズ二段レプリカ法により調べた。シャドウイングには Cr を用い、レプリカの解像度を高くするために Cr の蒸着に当っては、スリットを用い¹³⁾、かつシャドウ・アングルを 10° とした。Si 基板上に蒸着した後の ZnS の膜厚は、スローン社製表面あらさ計 DEKTAK を用いて測定した。

3. 実験結果及び考察

3.1 ZnS 蒸着膜の構造

Fig. 2 (a) および (b) にそれぞれ鏡面研磨 Si (111) 基板面およびエピタキシャル Si (111) 基板面の化学エッチング後の RHEED パターンを示す。この場合、電子線は Si の $[1\bar{1}0]$ 方向にほぼ平行である。鏡面研磨基板ではスポット状のパターンを示し、表面は比較的凹凸の多い状態であることがわかる。エピタキシャル基板では基板面に垂直な方向のストリーク状のパターンと鋭い菊地ライ

ンを示し、表面が平坦でかつ結晶の完全性の高いことがわかる。いずれのパターンからも Si 以外のものは認められない。

このような基板表面を 200°C に保ち蒸着した ZnS 薄膜の RHEED パターンを Fig. 3 に示す。鏡面研磨基板上の ZnS の膜厚は約 $6000 \text{ \AA}$ 、エピタキシャル基板上的ものは約 $2000 \text{ \AA}$ であった。これらのパターンはいずれも $\{111\}$ 微双晶を含む閃亜鉛鉱型構造の ZnS エピタキシャル薄膜であることを示すことがその理論図形 (Fig. 4 (a) および (b)) からわかった。また両者の方位関係は (111) , $[1\bar{1}0] \text{ ZnS} // (111)$, $[1\bar{1}0] \text{ Si}$ であった。

Si 基板への ZnS 蒸着膜のエピタキシャル成長に関して、Jones 等⁹⁾は基板温度 620°C でエピタキシャル薄膜を作成しており、Wilkes¹²⁾は 300°C から 600°C までの基板温度がエピタキシャル温度範囲であるとしている。一方、Rawlins⁷⁾は 250°C 以上の基板温度で双晶を含むエピタキシャル薄膜を得たが、 300°C では双晶の量は少なくなると報告している。また、Hill 等⁸⁾は基板温度と基板へ到達する蒸発粒子の数を変数として87種類の薄膜を作成し、約 275°C の基板温度で、到達粒子数が約 $4 \times 10^{19} \text{ mol}/\text{m}^2 \cdot \text{s}$ のとき良好なエピタキシーが認められたと報告しているが、エピタキシャル基板温度の範囲については述べられていない。ただ、この報告で興味深いのは、蒸発源として不純物を添加していない ZnS のみを用いた場合と不純物を添加した ZnS を用いた場合とでは、同じ蒸着条件の下では、添加した ZnS の場合の方が結晶性が劣ると述べている点で、著者等も経験している。Jones 等¹⁰⁾も Hill 等と同じ蒸着方法、同じ蒸発源 (BDH の Optran grade の ZnS) を用いた場合には同じ結果が得られるが、入手先を異にする蒸発源を用いると Hill 等と同じ蒸着方法では多結晶膜または繊維構造の薄膜しか得られなかったと報告している。しかし、Jones 等¹⁰⁾の場合、Hill 等の基板の thermal cleaning 後直ちに基板温度を蒸着時の温度まで下げるという方法ではなく、基

Fig. 2 RHEED patterns of (a) polished and (b) epitaxial Si (111) substrates after chemical etching.

Fig. 3 RHEED patterns of ZnS films evaporated onto (a) polished and (b) epitaxial Si (111) substrates at 200°C. The electron beam was parallel to the $[1\bar{1}0]$ direction of ZnS. Observed orientation was: (111), $[1\bar{1}0]$ ZnS// (111), $[1\bar{1}0]$ Si. Diffraction spots due to $\{111\}$ twins are also observed.

Fig. 4 Theoretical RHEED patterns from (111) oriented zincblende surfaces. Beam parallel to the $[1\bar{1}0]$, (a) without and (b) with $\{111\}$ twins.

板の thermal cleaning 後、基板を一旦625°Cにしてシャッターを開き、基板表面を ZnS 蒸発源に30分間さらし、その後所定の基板温度まで下げ、再びシャッターを開いて蒸着を行うという方法で蒸着すれば、蒸発源の種類（化学量論比の異なる数種類の ZnS を用いている）によらず、良質の双晶を含むエピタキシャル薄膜が得られ、エピタキシャル基板温度範囲は225—295°Cであることが報告されている。また、Jones 等⁹⁾は220—300°Cのエピタキシャル基板温度範囲を報告している。

本実験で得られたエピタキシャル基板温度範囲はほぼ200—300°Cであり、これは Jones 等^{9,10)}と概ね同じであることがわかる。また、エピタキシーの質に関しては、RHEED または THEED パターンや表面のモルフォロジーが二、三の報告^{6,7,12)}にしか示されていないので十分な比較を行うことはできないが、示された範囲内では著者等の結果はそれ程劣るものではないと思われる。もっとも、微視的に見れば、本実験の場合蒸着時基板表面

の残留ガスによる吸着やCによる汚染等問題があることは事実であろう。

なお、オージェ電子分光法 (AES) によって測定した ZnS 薄膜中の C および O の量の深さ方向の変化の一例を **Fig. 5** に示す。これはエピタキシャル Si(111) 基板上に基板温度200°Cで蒸着された ZnS 薄膜について得られた結果である。AES の入射電子のエネルギーおよびビーム電流はそれぞれ3 keV および42 μ A であった。図の(a)は ZnS 薄膜表面での AES スペクトル、(b)および(c)はそれぞれ0.5および1分間の Ar スパッタリング後の AES スペクトルを示す。Ar スパッタリングは500 V, 10 mA で行った。スパッタリング時間とスパッタされた ZnS 薄膜の深さとの関係は、既知の膜厚の ZnS 薄膜のスパッタリング開始から Si のオージェ信号が検出されるまでの時間から求めた平均値から約11 Å/min に対応する。

C および O の ZnS に対する割合は求めていないが、

Fig. 5 Auger electron spectra obtained from a ZnS film evaporated onto the epitaxial Si (111) substrate at 200°C (a) without and (b) with Ar sputtering for 0.5 min and (c) 1 min at 500 V, 10 mA. One minute Ar sputtering corresponds to about 11 Å in the depth of the ZnS film. These spectra were obtained using a 3 keV, 42 μ A primary beam. The modulation amplitude was 6 eV.

Fig. 5 から、表面での O の量は非常に少なく、また、C もそれ程多いとは言えない。これらの量は深さ方向で更に減少し、C も約 10 Å の深さのところまで殆んど認められなくなっていることがわかる。とは言え、ZnS 薄膜の表面層には少量ではあるが C が存在していることは事実であり、高真空中での薄膜作成における限界を示しているとも考えられる。

3.2 電子線照射の効果

前節で述べたように、得られた ZnS 蒸着膜はエピタキシャル薄膜ではあるが、{111}微双晶を含んでいた。他の研究者によってこれまでに研究された報告でも程度の多少はあるが、通常この種の双晶が存在している。したがって、双晶の割合を少なくし、膜の構造を改善することを目的としていくつかの処理が試みられたが、決定的な方法はこれまでのところ見出されていない。一つの方法はエピタキシャル成長が可能な範囲で基板温度を高くすることである。しかし、本実験では基板温度 300°C で

蒸着を行ったが、とくに明瞭な改善は認められなかった。一方、基板温度を高くすると ZnS の付着量が急激に減少する欠点も認められた。そこで、本実験では、蒸着に先立って基板表面に電子線を照射することによる膜構造の改善を試みた。

NaCl などのイオン結晶基板の上の蒸着では、蒸着の直前乃至初期に基板表面に電子線を照射することにより蒸着膜のエピタキシーが著しく改善されることが報告されている¹³⁻¹⁶⁾。しかし、共有結合結晶基板の場合についてのこの種の研究は全く行われていない。

本実験では、蒸着開始 5 分前から開始後 1 分まで合計 6 分間、加速電圧 500 V の電子線を基板に対しほぼ垂直な方向から照射した。

電子線照射された鏡面研磨 Si 基板に 300°C で蒸着した ZnS 薄膜の RHEED パターンと表面のレプリカ像を Fig. 6 に示す。同図 (a) は電子線を照射しない場合；(b), (c), (d) はそれぞれ電子線照射量 10^{12} , 10^{13} および 10^{14} electrons/cm²·s の場合である。蒸着後の ZnS 薄膜の膜厚測定によれば、基板温度 300°C での膜厚は鏡面研磨基板上では約 500 Å であり、電子線照射を行っても、他の蒸着条件を変えなければ膜厚に大きな変化は認められなかった。(a), (b) および (c) の RHEED パターンでは電子線照射量 10^{13} electrons/cm²·s までは照射量が増すに従って ZnS 蒸着膜の構造は明らかに改善され、繊維状配列から単結晶配列へと変化し、双晶も非常に少なくなっていることが認められる。また、対応するレプリカ像でも膜の表面の凹凸が細くなり、平坦な表面へと変化している様子がわかる。しかし、照射量が 10^{14} electrons/cm²·s になると (d) に示されるように、RHEED パターンは単結晶配列を示さず、弧状のものとなる。また、レプリカ像から、不均一な荒れた表面へと変化している様子がわかる。このことは、ZnS 薄膜のエピタキシーは適度の電子線照射により改善されるが、過度の照射によりかえって損われることを示している。

Fig. 7 はエピタキシャル Si (111) 基板について上と同様な条件で電子線照射を行って蒸着した ZnS 薄膜の RHEED パターンと表面のレプリカ像を示す。同図 (a) は電子線を照射しない場合；(b), (c), (d) はそれぞれ電子線照射量 10^{12} , 10^{13} および 10^{14} electrons/cm²·s の場合である。膜厚は約 170 Å で、この場合も電子線照射による膜厚の変化は殆んど認められなかった。RHEED パターンの観察から、(a) では既にかなりよいエピタキシーが得られており、(b) および (c) ではあまり著しい変化は認められないが、(d) ではもはや単結晶配列を示さず、エピタキシーが著しく劣化していることがわかる。また、レプリカ像では 10^{13} electrons/cm²·s の照射量まではあま

Fig. 6 RHEED patterns and replica electron micrographs of ZnS films evaporated onto polished Si (111) substrates (a) without and (b) with electron irradiation of 10^{12} , (c) 10^{13} and (d) 10^{14} electrons/cm²·s at 500 V for 5 min before plus for 1 min during evaporation at 300°C substrate temperature.

り著しい凹凸は認められず、三角形のファセットが認められるだけであるが、 10^{14} electrons/cm²·s の照射量では凹凸が激しくなる様子がわかる。この場合は鏡面研磨基板の場合よりも効果は著しくないが、過度の電子線照射は ZnS 薄膜のエピタキシーを著しく劣化させることを示している。

このように Si 基板上の蒸着膜の構造やモルフォロジーが蒸着前乃至は蒸着初期段階における基板表面への電子線照射によって著しく影響を受ける原因として、(a) 基板表面における格子欠陥の発生や (b) 表面における荷電などが考えられ、また、蒸着膜の核生成段階や初期成長過程に及ぼすそれらの影響が考えられる。

そこで、ZnS 蒸着膜が最も著しい影響を受けた電子線照射量、 10^{14} electrons/cm²·s の Si 基板表面への影響をしらべた。その結果の一例を **Fig. 8** に示す。図は鏡面研磨基板 (a および c) およびエピタキシャル基板 (b および d) からの RHEED パターンおよび表面レプリカ像で、電子線照射前 (a および b) および 10^{14} electrons/cm²·s の照射を基板温度 300°C で 6 分間行った後 (c および d) に得られたものである。 10^{12} および 10^{13} electrons/cm²·s の照射量ではとくに著しい変化は認められなかったが、上記の照射量では、図 (c) および (d) にみられるように、両基板とも RHEED パターンはストリーク状

のものが明瞭なスポット乃至は伸びたスポット状に変化し、表面に小突起乃至は凹凸が生じていることがわかる。また、表面のレプリカ像も RHEED パターンの結果を裏付けている。また、とくに、図 (d) では欠陥の集合体と思われる直径約 500 Å 程度の半球状の欠陥構造が認められる。

NaCl 単結晶表面に電子線照射した場合、照射量が適当であるときは蒸着膜のエピタキシーを促進するが、照射量が多くなりすぎると (例えば 10^{14} electrons/cm²·s で約 3 分)、かえってエピタキシーを劣化させ、基板の表面も荒れた状態になることが報告されている¹⁷⁾。本実験の場合は基板がイオン結晶ではなく共有結合結晶であるが、電子線照射によって基板表面に発生した格子欠陥が蒸着膜の核発生や初期成長過程に重要な影響をおよぼしているものと考えられる。ただ、この点の詳細に関しては、今後の研究にまたなければならない。

4. おわりに

クヌードセンセルを用い、鏡面研磨 Si (111) およびエピタキシャル Si (111) 基板上に、200—300°C の基板温度で ZnS を蒸着した。基板温度 200°C で、{111} 微双晶を含むが、閃亜鉛鉱型構造のエピタキシャル薄膜が得られた。しかし、基板温度を 300°C にしても、その構造に

Fig. 7 RHEED patterns and replica electron micrographs of ZnS films evaporated on epitaxial Si (111) substrates (a) without and (b) with electron irradiation of 10^{12} , (c) 10^{13} and (d) 10^{14} electrons/cm²·sec at 500 V for 5 min before plus for 1 min during evaporation, at 300°C substrate temperature.

Fig. 8 RHEED patterns and replica electron micrographs of polished (a and c) and epitaxial (b and d) Si (111) substrates. (a) and (b) without; and (c) and (d) with electron irradiation of 10^{14} electrons/cm²·s at 500 V for 6 min at 300°C substrate temperature.

ついでとくに著しい改善は認められなかった。

蒸着の直前および初期段階で基板表面へ電子線照射を行った場合は、 10^{12} — 10^{13} electrons/cm²・s で6分間の照射では ZnS 薄膜のエピタキシーの改善が認められ、とくに鏡面研磨基板ではその効果が顕著であった。しかし、照射量が 10^{14} electrons/cm²・s の場合はいずれの基板においてもエピタキシーの劣化が認められ、表面は非常に荒れた状態となることがわかった。この場合、Si基板の表面には直径500Å程度の半球状の欠陥が生じていることが認められた。

Si 基板への電子線照射によって蒸着膜のエピタキシーが改善される機構については、今後の詳しい研究にまたなければならぬ。

最後に、本実験に用いた ZnS 粉末を提供された化成オプトニクス株式会社・吉野正彦氏ならびに AES の測定をしていただいた浜松ホトニクス株式会社・高塚忠統氏に深く感謝する。更に、実験に御協力いただいた当研究所・古根村賢之輔技官に深く感謝する。

〔文 献〕

- 1) H. Katayama, S. Oda and H. Kukimoto: Appl. Phys. Lett. **27** (1975) 697.

- 2) H. Ohnishi and Y. Hamakawa: Jpn. J. Appl. Phys. **17** (1978) 1225.
- 3) 三島友義, 王 全坤, 北川文孝, 高橋 清: 電気学会論文誌 C **100** (1980) 175.
- 4) D. B. Holt: Thin Solid Films **24** (1974) 1.
- 5) J. M. Woodcock and D. B. Holt: J. Phys. D, Appl. Phys. **2** (1969) 775.
- 6) P. L. Jones, C. N. W. Litting, D. E. Mason and W. A. Williams: J. Phys. D, Appl. Phys. **1** (1968) 283.
- 7) T. G. R. Rawlins: J. Mater. Sci. **5** (1970) 881.
- 8) J. S. Hill and G. N. Simpson: J. Phys. E **6** (1973) 299.
- 9) P. L. Jones and K. A. H. Al-Khateeb: Electron. Lett. **11** (1975) 262.
- 10) P. L. Jones, J. Esson and K. E. Singer: Thin Solid Films **43** (1977) 295.
- 11) 小坂雅夫: 電子顕微鏡試料技術集 (電子顕微鏡学会関東支部編) (誠文堂新光社, 昭和46年) p. 86.
- 12) P. Wilkes: J. Mater. Sci. **4** (1969) 91.
- 13) D. G. Lord and M. Prutton: Thin Solid Films **21** (1974) 341.
- 14) G. Shimaoka: J. Cryst. Growth **31** (1975) 92.
- 15) G. Shimaoka: J. Cryst. Growth **45** (1978) 313.
- 16) G. Shimaoka: Surf. Sci. **86** (1979) 182.
- 17) 清水安元, 島岡五朗: 真空 **24** (1981) 215.