電子ビーム蒸着法で作製した GaAs ショットキー接触の電氣的特性

石見 芳夫*・奥村 次徳**

(受付1989年2月28日, 掲載決定1989年4月8日)

Electrical Characteristics of GaAs Schottky Contacts Fabricated
by Electron-Beam Deposition Technique

Yoshio IWAMI* and Tsugunori OKUMURA**

(*Tokyo Metropolitan University, Setagaya-ku, Tokyo, Present address:

Kanagawa Institute of Technology, Atugi, Kanagawa)

**(Tokyo Metropolitan University, Setagaya-ku, Tokyo)

(Received February, 28, Accepted April 8, 1989)

Electrical properties of Au/GaAs Schottky contacts fabricated by electron-beam (EB) evaporation were characterized by current-voltage (I-V), capacitance-voltage (C-V) and photoresponse (PR) measurements. Resistance-heated (RH) evaporation and sputter (SP) deposition techniques were also used as references. For n-GaAs substrates, the barrier height became lower in order of RH, EB and SP, and vice versa for p-type substrates. Photoyield as well as depletion-layer width were also compared among the deposition techniques. We interpreted that the poor diode characteristics in EB as well as SP diodes were attributed by donor-type defects introduced on the GaAs surface during the metal deposition.

1. はじめに

金属と半導体との界面 (M/S 界面) は, 半導体デバイスにとって最も重要な構成要素のひとつである¹⁾. M/S 界面はその電流-電圧特性により, オーム性接触と整流性接触到に2分される. オーム性接触はデバイスと配線との接点になる. これに対して, 整流性接触は, それ自身がデバイスの動作の中心的役割を担う場合が多い. 整流性を示す M/S 界面は, ショットキー接触とも呼ばれ, 整流や検波用のダイオードとして利用されてきた. また, GaAs などの化合物半導体では, 電界効果トランジスタ (MESFET や HEMT など) のゲート電極としての応用分野が開けつつある²⁾.

GaAs MESFET や HEMT は, 現在, 個別デバイスとして実用化されている一方で, 集積化の研究も進められている. デバイスの集積化や微細化が進み, ゲート長が1ミクロン以下の寸法になると, 寄生直列抵抗を低減するために, ゲート電極自身をマスクとしてイオン注入を行なうことによってソースおよびドレイン領域を形成する, いわゆる自己整合プロセスが必須の技術となる. この場合の電極材料としては, イオン打ち込み後の熱処理においても安定な, 高融点金属あるいはそのシリサイドまたは窒化物などを用いる必要がある³⁾.

融点の高いこれらの物質は, 電子ビーム蒸着法やスパッタ法を用いて半導体上に堆積させるのが普通である. ところが, 電子ビーム蒸着法やスパッタ法で作製したショットキー接触は, 理想因子 (n 値) が大きく, ダイオード特性が良くないことが知られている. 例えば, 筆者の一人は, 電子ビーム蒸着法により作製した GaAs ショ

* 東京都立大学工学部 (東京都世田谷区深沢) 現在の所属: 神奈川工科大学 (神奈川県厚木市)

** 東京都立大学工学部 (東京都世田谷区深沢)

ットキー接触のダイオード特性は、蒸着直後では金属の種類 (Al, Au, Gd, Pt) によらず悪いこと、さらに、これらの特性が比較的低温での熱処理によって改善されることを報告している⁴⁾。また、Si ショットキー接触において、電子ビーム蒸着にともない深い準位が発生することが報告されている⁵⁾。さらに、スパッタ法で作られた GaAs ショットキー接触においても、I-V 特性の劣化⁶⁾や、障壁高さに大きな変化のあること⁷⁾が指摘されている。

しかし、これまでに GaAs ショットキー接触の電気的特性とその形成法との関係を比較検討した報告はない。そこで、本研究では、電子ビーム蒸着法により形成した GaAs ショットキー接触の性質を支配する要因を明らかにするために、同一の基板上に抵抗加熱法とスパッタ法でショットキー接触を形成し、その電気的・光学的性質の比較を行なった。金属としては、上記3つの堆積法がすべて適用できる金 (Au) を用いた。また、ショットキー障壁高さの決定要因を明らかにするために、基板結晶として n および p 形の両方の伝導形について、さらに n 形についてはドナ密度の異なる基板に対して実験を行なった。

2. ショットキー接触の作製法

用いた GaAs 基板結晶は、n 形についてはドナ密度のオーダーの異なるもの3種類 (ドナ密度、 $2 \times 10^{17} \text{ cm}^{-3}$, $3 \times 10^{16} \text{ cm}^{-3}$, $4 \times 10^{15} \text{ cm}^{-3}$)、p 形については1種類 (アクセプタ密度、 $4 \times 10^{16} \text{ cm}^{-3}$) である。金属を堆積する前の GaAs 基板の処理方法は以下の通りである。まず、一般的な有機洗浄 (トリクロロエチレン、アセトン、メチルアルコール) を行なったのち、硫酸系のエッチング液 ($3 \cdot \text{H}_2\text{SO}_4 + 1 \cdot \text{H}_2\text{O}_2 + 1 \cdot \text{H}_2\text{O}$) を用いて 40°C 、90秒のエッチングを行なった。また、基板表面の自然酸化膜を除去する目的で、基板結晶を堆積装置に装着する直前に、50%塩酸に浸した。

堆積方法としては、電子ビーム蒸着 (以下 EB) 法、抵抗加熱蒸着 (以下 RH) 法、および直流スパッタ (以下 SP) 法を用いた。ショットキー金属としては3つの異なる堆積方法のすべてに用いることのできる金 (Au) を使用した。また、比較のため一部の方法でアルミニウムの堆積も行なった。3つの方法による金の堆積条件を、Table 1 にまとめた。電子ビーム蒸着においては、加速電圧は4kVであるが、ビーム電流は60 mA および120 mA の2種類の条件で行なった。これらの一連のプロセスは、上記の4種類の基板に対して同時に行なった。また、オーム性電極は裏面に液体金属 (In-Ga) を塗布することによりとった。これは、オーム性電極金属の蒸着

Table 1 Deposition techniques and their conditions

technique	vacuum (Torr)		thickness (Å)	deposition rate (Å/min)
	before	in		
Resistance heating (RH)	4×10^{-6}	1.5×10^{-5}	1000	300
Electron beam (4 kV)				
EB60 (60 mA)	4×10^{-8}	1×10^{-6}	1000	240
EB120 (120 mA)	2×10^{-8}	8×10^{-7}	2700	540
DC sputtering SP (15 W)	$10^{-4} \sim 10^{-3}$		<500	<12

とその熱処理という余分なプロセスに伴って、ショットキー特性が影響を受けるのを避けるためである。

3. ショットキー接触の電気的評価法

ショットキー接触の電気的性質は、その電流-電圧 (I-V) 特性、容量-電圧 (C-V) 特性、および内部光電子放出効果 (光応答 (PR) 特性) を測定することによって評価した¹⁾。これら3つの特性は、それぞれ異なる物理現象に基づくため、同一の試料に対して3つの測定を行なうことによって、ショットキー接触の性質を多角的に検討することができる。後で述べる考察に関連するため、まず各評価手法の原理と特徴を簡単にまとめる。

3.1 電流-電圧測定

ショットキーダイオードの電流-電圧 (I-V) 特性は、一般に以下の形式で表わすことができる。

$$I = I_s [\exp(qV/nkT) - 1], \quad (1)$$

$$I_s = S \cdot A^{**} T^2 \exp[-q(\phi_{B,I-V})/kT], \quad (2)$$

ここで、 I_s は逆方向飽和電流の大きさ、 S はダイオードの面積、 A^{**} は実効リチャードソン定数 (我々は、n 形 GaAs に対して $8.16 \text{ A cm}^{-2} \text{ K}^{-2}$ 、p 形 GaAs に対して $120 \text{ A cm}^{-2} \text{ K}^{-2}$ の値を用いた⁸⁾)、 T は絶対温度、 q は電荷素量、 k はボルツマン定数、 $q\phi_{B,I-V}$ は I-V 測定から得られる障壁高さ、 V は印加電圧で、 n はダイオードの理想因子 (n 値) であり、その値が1に近いほどダイオード特性は良好である。

障壁高さは、通常は、 $V > 4kT/q$ となる順方向バイアス (式(1)において1が無視できる条件) 下の特性から求められた飽和電流値から、式(2)を使って決定される。しかし、式(1)は、熱電子放出理論で得られた式の形を使った経験式であって、厳密に言えば、 $n=1$ のときに限ってこの障壁高さが意味をもつことに注意する必要がある⁹⁾。

3.2 容量—電圧測定

ショットキー接触を形成すると、半導体側に空乏層が伸びる。この空乏層の厚さ W を反映して高周波容量が決まり、その値は印加電圧に対して次式のように変化する⁸⁾。

$$C = \epsilon_s S / W, \quad (3)$$

$$C^{-2} = S^{-2} [2(V_d - V - kT/q) / q\epsilon_s N_A], \quad (4)$$

ここで、 V_d は拡散電位、 ϵ_s は半導体の誘電率、 N_A はイオン化した不純物（n形ではドナ、p形ではアクセプタ）の密度である。式(4)から明らかなように、 $1/C^2$ と V のプロットから拡散電位が求められるので、障壁高さは以下の式を使って決定できる。

$$q\phi_{B,C-V} = qV_d + kT \ln(N_{C,V}/N_A), \quad (5)$$

ここで、 $N_{C,V}$ は、n形では伝導帯、p形では価電子帯のそれぞれ有効状態密度である。

しかし、式(4)はイオン化不純物密度がショットキー界面まで均一な場合について得られた式であるため、金属/半導体界面近傍で不純物、あるいは欠陥密度に変動がある場合には実際の障壁高さは異なる値となるので注意しなければならない。

3.3 光応答測定

金属中で光励起された電子のうちショットキー障壁よりも高いエネルギー状態にあるものは、半導体中に入ることができる。これを内部光電子放出効果と呼び、このときショットキーダイオードには電流が流れる⁸⁾。したがって、励起光の光子エネルギーを変えながら光電流を測定すれば、そのしきい値エネルギーが障壁高さを与えることになる（光応答測定）。

光電子の収率（photoyield） Y は、ファウラーの理論により次の式で近似的にできる¹⁰⁾。

$$Y \sim (h\nu - q\phi_{B,PR})^2 \quad (6)$$

ここで、 $h\nu$ は照射光の光子エネルギーである。したがって、 $\sqrt{Y}$ を $h\nu$ に対してプロットすることによって、ショットキー障壁高さを決定できる（ファウラープロット）。この測定では、ダイオードにバイアス電圧を印加する必要が無いので、I-V法やC-V法と違って直列抵抗やもれ電流の影響を受けないで障壁高さを決定できる。また、式(6)から明らかなように、測定にあたってショットキー接触の面積を考慮する必要はない。

しかし、実際の光応答の測定においては、分光器の迷光や暗電流などの影響があるため、Fig. 1(a)に示すように、光子エネルギーに依存しない電流がバイアス分として加わることがある。このような場合には、ファウラープロットにおける外挿値は正しく障壁高さを与えない（Fig. 1(b)）。実際に、光応答信号が微弱な試料ではこの影響が大きい。バイアス分が $h\nu$ に依存しない限りに

Fig. 1 Schematic illustrations of photoresponse spectrum with vertical axis for (a) Y (photoyield), (b) $\sqrt{Y}$ (Fowler plot), (c) $dY/dh\nu$ (the first derivative) and (d) $q\phi_a$ (apparent barrier height; see text). When a photoresponse signal contains some bias level, the barrier height ($q\phi'_B$) determined by extrapolating in Fowler plot (b) cannot give the correct barrier height, while the first derivative plot (c) can.

おいては、この影響は Y を $h\nu$ で微分することにより取り除くことができる（Fig. 1(c)）¹¹⁾。

$$Y' = dY/dh\nu \sim h\nu - q\phi_{B,PR} \quad (7)$$

また、試料間の信号の絶対値が大きく異なり、光応答のスペクトル形状の相互比較が困難な場合には、以下で定義される量（ $q\phi_a$ ）を用いて比較するとよい。

$$q\phi_a \equiv h\nu - [d(\ln Y')/dh\nu]^{-1}, \quad (8)$$

これは、Fig. 1(c)のスペクトルの各点で引いた接線と $h\nu$ 軸との交点の値である。この値は、光応答スペクトルが理想的な場合に障壁高さと一致する（Fig. 1(d)）。n形のGaAsに対する光応答スペクトルは、必ずしも式(6)に従わないので⁴⁾、 $q\phi_a$ の $h\nu$ 依存性を用いて障壁高さの比較を行なった。

4. 実験結果と考察

4.1 ダイオード（I-V）特性の比較

抵抗加熱（RH）法、電子ビーム（EB）蒸着法、およびスパッタ（SP）法で作製した金/GaAsショットキーダイオードのI-V特性を、Fig. 2およびFig. 3に示す。Fig. 2は、ドナ密度が $2 \times 10^{17} \text{ cm}^{-3}$ のn形基板（#HB17）上に作製したダイオードの結果である。抵抗加熱法とスパッタ法の場合とでは、逆方向電流の値は7

Fig. 2 I-V characteristics for Au/n-GaAs diodes fabricated by RH, EB and SP techniques. Barrier heights are 0.91, 0.72, 0.67 and 0.48 eV for RH, EB60, EB120 and SP, respectively.

Fig. 3 I-V characteristics for Au/p-GaAs diodes fabricated by RH, EB and SP techniques. Barrier heights are 0.48, 0.51, 0.61 and 0.73 eV for RH, EB60, EB120 and SP, respectively.

桁以上異なる。電子ビーム蒸着法の試料の値はその中間にある。さらに、電子ビーム蒸着法で作製した試料の間で比較すると、ビーム電流が大きい場合の方が逆方向電流の値は大きい。式(1)を用いて算出した障壁高さ ($q\phi_{B,I-V}$) は、RH, EB60, EB120, SP の順に、0.91 eV, 0.72 eV, 0.67 eV, 0.48 eV となる。一方、理想因子 (n 値) はそれぞれ、1.05 (RH), 1.35 (EB60), 1.42 (EB120), 2.5 以上 (SP) である。電子密度が $3 \times 10^{16} \text{ cm}^{-3}$, $4 \times 10^{15} \text{ cm}^{-3}$ の基板を用いて作製したショットキーダイオードにおいても、同様な傾向が得られた。

Fig. 3 は、p 形基板 (#LECP: アクセプタ密度が $4 \times$

Fig. 4 Barrier height vs. n-value for the n-type substrates with three kinds of carrier concentrations (2×10^{17} , 3×10^{16} , 4×10^{15}). The higher barrier heights have the smaller n-values and vice versa. Diodes characteristics become poor in order of RH, EB60, EB120 and SP.

Fig. 5 Barrier height vs. n-value for the p-type substrate. While the barrier heights are getting higher from RH to SP in contrast with the n-type substrates, n-values are scattered in the range of 2.0 to 3.5.

10^{16} cm^{-3}) の試料の I-V 特性である。各堆積法に対して、障壁高さの順序は n 形基板の場合 (Fig. 2) とは逆になっており、それらの値は 0.48 eV (RH), 0.51 eV

(EB60), 0.61 eV (EB120), 0.73 eV (SP) である。n 値は 2.0~3.5 の範囲でばらついており、堆積法による差はあまり見られない。

全試料の障壁高さと n 値の関係を、Fig. 4 と Fig. 5 にプロットした。n 形基板に対しては、ダイオード特性の良否が、堆積条件の違いとはっきり対応付けられる。抵抗加熱法で作製したダイオードは、 $q\phi_{B, I-V}$ が大きく、また n 値も 1 に近い良好な特性を示している。

電子ビーム蒸着では、加速した電子線を磁界で曲げて、金属蒸発源に照射している。このとき、電子線の一部が金属表面で反射したり、制動ふく射によって X 線が発生し、それらが GaAs 基板に到達する可能性がある。一方、スパッタリング中には、気体イオンなどが基板に衝突して、表面に欠陥が導入され易い状況になっている。実際に、Fig. 4 の結果で電子ビーム蒸着とスパッタ法の試料の特性が悪いのは、こうした金属堆積時に基板表面が受ける損傷を反映していると思われる。

p 形基板に対する結果 (Fig. 5) では、n 値はいずれの方法でもダイオードとしては非常に悪い値になっている。損傷の程度が比較的小さいと思われる試料においても n 値が大きくなっている。これは、p 形基板に対しては障壁高さが 0.5 eV 程度で低いため、log I-V の直線性が悪く、そのために n 値が実効的に大きく見積られてしまっていることによると考えられる。

4.2 光応答のスペクトル

金/n-GaAs ショットキーダイオードに対する光応答測定の結果を、ファウラープロット ($\sqrt{Y}-h\nu$) の形で表わしたものを Fig. 6 に示す。まず、GaAs の禁制帯幅に相当する光子エネルギー付近 (~1.4 eV) での光電子収率 (Y) を比べると、抵抗加熱 (RH) 法で作製したダイオードが最も高く、電子ビーム (EB) 蒸着法の約 4 倍である。スパッタ (SP) 法で作製したショットキーダイオードの光電子収率は、電子ビーム蒸着の場合の、さらに 1/80 程度である。この順序は、Fig. 4 に示したダイオード (I-V) 特性の良否の順と一致している。この実験結果は、4.1 項で考察したように、電子ビーム照射やイオンスパッタに伴って GaAs の表面に欠陥が導入され、これが、光の基礎吸収によって発生する電子-正孔対の再結合中心として働いていると考えれば矛盾しない。

3.3 項で述べたように、光応答測定では、ショットキー障壁高さの情報は主としてスペクトルの低エネルギー側に含まれている。そこで、試料間の違いを明瞭にするために、挿入図に 1.18 eV で規格化したスペクトルを示す。これから、抵抗加熱 (RH) 法、電子ビーム蒸着法においてビーム電流を 60 mA とした場合 (EB60)、同じ

Fig. 6 Photoresponse spectra for Au/n-GaAs contacts in the manner of the Fowler plot of photoyield. The inset shows the spectra normalized at 1.18 eV to make clear for the tails of the spectra shifting to the lower energy side from RH to SP.

く 120 mA とした場合 (EB120)、スパッタ (SP) 法の順に低エネルギー側にシフトしていることがわかる。3.3 項で述べたように、ファウラープロットの直線性があまり良くないので、このデータからショットキー障壁高さの違いを定量的に議論することはできない。しかし、Fig. 6 の結果は、I-V 測定から求めた障壁高さの順序と一致している。

n 形において、障壁高さの堆積法による違いを見積るために、式 (8) を用いて $q\phi_a$ の光子エネルギー依存性を求めた (Fig. 7)。Fig. 6 の非直線性を反映して $q\phi_a$ は一定の値にはなっていない。しかし、4 つのスペクトルは、0.95 eV から 1.15 eV のエネルギー範囲で、上下に平行移動した形になっている。このシフト量が試料間の障壁高さの違いによるものと考えれば、抵抗加熱 (RH) 法を基準にして、EB60 では 40 meV、EB120 では 70 meV、SP は 75 meV、それぞれ障壁が低くなっていることになる。

p 形基板に対するファウラープロットを Fig. 8 に示す。n 形の場合と同様に、禁制帯幅に相当する光子エネルギーにおいて $\sqrt{Y}$ が最大となっている。この最大光子収率の値は、抵抗加熱 (RH) 法と電流値の低い電子ビーム蒸着 (EB60) 法の場合に小さく、電流値の高い電子ビーム蒸着 (EB120) 法とスパッタ法において大きい。この結果は、既に述べた表面損傷の程度の差によっては

Fig. 7 Apparent barrier heights, $q\phi_a$, for the Au/n-GaAs (#HB17) contacts. The spectra show parallel straight portions in the range of 0.95 to 1.15 eV. The apparent barrier height differences from RH spectrum are 40 meV, 70 meV and 75 meV for EB60, EB120 and SP, respectively.

Fig. 8 Photoresponse spectra for Au/p-GaAs contacts in the manner of the Fowler plot of photoyield. The inset shows the spectra normalized at the peak value for each spectrum. Barrier heights are 0.48, 0.52, 0.62 for RH, EB60 and EB120, respectively. The result of the spectrum for SP was discussed in the text.

説明できない。後述するように、p形では空乏層幅は損傷の程度の大きな試料ほど広いこと (Fig. 10) を反映しているのかもしれない。

$\sqrt{Y}$ の最大値で規格化したスペクトルを、Fig. 8の挿入図に示す。スパッタ法の試料のスペクトル形状は他と大きく異なっており、むしろn形のスペクトルに近い。これは、基板がp形であるにも拘らず、金属側からの電子放出電流の寄与があることを示唆している。これについては、後述する界面モデルを使って考察する。スパッタ法以外の試料では、低エネルギー側スペクトルの直線性が良く、ファウラープロットから障壁高さを求めることができる。それぞれの値は、0.48 eV (RH), 0.52 eV (EB60), 0.62 eV (EB120)となる。スパッタ (SP) 法ではこれらよりも高エネルギー側にある。

4.3 堆積法による障壁高さの違い

電流—電圧測定、および光応答測定の結果から、堆積法の違いによってショットキー障壁高さが異なることがわかった。この結果をまとめたものがFig. 9である。ここでは、抵抗加熱法の障壁高さを基準として、その差をプロットしている。堆積時に損傷を受け易いと思われる堆積法ほど、n形では障壁が低く、p形では障壁が高くなっている。また、電流—電圧法で求めた障壁高さと光応答測定の結果とを比較すると、n基板においては

$q\phi_{B,I-V} < q\phi_{B,PR}$ となっているのに対して、p形基板では、ほぼ $q\phi_{B,I-V} = q\phi_{B,PR}$ である。また、

$$q\Delta\phi_p + q\Delta\phi_n \neq 0, \quad (9)$$

となっている。このことは、堆積法による特性の違いは、ビニング準位¹²⁾、あるいは電気的中性を満足するエネルギー位置¹³⁾の差によっては説明できない。

4.4 空乏層幅の比較

空乏層容量の実測値から式(3)を用いて求めた空乏層幅を、Fig. 10に示す。n形については、ドナ密度の異なる3種類の基板について、バイアス電圧がゼロのときの値を示してある。p形については、電圧ゼロにおけるコンダクタンスの値が異常に大きな試料も含まれていたため、容量測定の信頼性を考えて、逆方向バイアス (0.5 V) を印加したときの値と比較した。n形基板では、GaAsの表面損傷の程度が大きいと思われる試料の方が空乏層は狭い。p形基板ではこれとは逆の傾向になっている。禁制帯幅エネルギーをもつ光を吸収して流れる光電流は、主に空乏層で発生した電子—正孔対の寄与による。n形に対する光応答のYが、表面損傷の大きな試料で小さいのは、キャリア再結合の影響だけではなく、空乏層幅の減少の効果もあるためと考えられる。Fig. 8の結果は、p形では空乏層の伸びが再結合の効果を相殺していることを意味しているのかもしれない。

Fig. 9 Summary of the barrier heights determined by photoresponse (○, △) and I-V (●, ▲). The values are the deviation from those for RH. For n-GaAs (#HB17), the barrier heights decrease in order of RH, EB60, EB120 and SP, while the barrier heights for p-GaAs (#LECP) increase in the same order.

同一の基板を用いているにも拘らず、堆積法によって空乏層幅が異なる理由として、次の2つが考えられる。(a)堆積の方法によって、金属とGaAsとの界面におけるフェルミ準位が異なる場合、(b)堆積時の影響によりドナあるいはアクセプタが導入され空乏層内の電界分布が変化した場合、である。

(a)の場合には、式(4)(5)を用いて求めた障壁高さは、 $q\phi_{B,I-V}$ や $q\phi_{B,PR}$ の値に近くなるはずである。ところが、実験データでは $1/C^2-V$ の特性が直線にならない場合もあるし、さらに機械的に求めた $q\phi_{B,C-V}$ の値は1 eV以上になってしまう。一方、(b)の場合には、3.2で指摘したように、 $q\phi_{B,C-V}$ は $q\phi_{B,PR}$ に一致しなくて当然である。このとき、もともと基板に存在する不純物イオンと同種の働きをする欠陥(n形ではドナ、p形ではアクセプタ)が導入されたときには空乏層幅は縮み、逆の場合には伸びる。したがって、Fig. 10の結果は、金属の堆積時にドナ形の欠陥が導入されていることを示唆している。

4.5 モデル

以上の実験結果を総合すると、GaAs基板表面に損傷を与え易いと思われる堆積方法においては、堆積中にドナ形の欠陥が表面に発生していると考えるのが最も自然である。この場合には、「真のショットキー障壁高さ*」

Fig. 10 Depletion-layer width determined by C-V measurements. The layer widths decrease from RH to SP for the n-type substrates (solid lines), while they increase in the same order for the p-type substrates (dashed line).

が変わらなくても、以下に示すように実験結果を説明できる。

Fig. 11は、ショットキー障壁のエネルギーバンド図を模式的に示したものである。実線は不純物が均一に分布している場合、破線は表面付近にドナ形の欠陥が加わった場合を示している。欠陥が導入されると、n形基板では、ドナが均一に分布している場合に比べて表面付近で正の空間電荷密度が増加するため、バンドが表面で強く曲げられている(Fig. 11(a)破線)。したがって、鏡像力効果、あるいは電子のトンネリングによって、図に示すような「実効的な障壁」は低くなる⁹⁾。このとき同時に、空乏層は狭くなるので容量の実験データも説明できる。

一方、p形基板においては、ドナ形欠陥は負のアクセプタイオンを補償する。したがって、界面付近のバンドの曲がりは弱くなる。もしもドナ欠陥密度がアクセプタ密度を上回ると、界面から基板に向かってnp接合が形成される(Fig. 11(b)破線)。このときには空乏層が広がるとともに、図に示したように、正孔に対する「実効

* ここでは、GaAs表面の伝導帯の底からフェルミ準位までを、「真のショットキー障壁高さ」と呼んでいる。これに対して、式(2)、(5)、(7)などに基づいて得られる障壁高さは、各測定で観測している物理現象に対する「実効的な障壁高さ」である。

Fig. 11 Schematic illustrations of an energy band diagram for Schottky contacts on both n and p-type GaAs to explain the experimental results. Solid lines show the energy bands for ideal contacts without defects. When donor-type defects are induced during a metal deposition, potential curves change as shown with broken lines. For an n-type substrate, the maximum electric field increases and the effective barrier height decreases by $\Delta\phi_n$ because of tunneling and/or Schottky effects. For a p-type substrate, the donor-type defects make a p-n junction near the interface. Thus, the effective barrier height for holes increases by $\Delta\phi_p$.

的な障壁」は高くなる⁸⁾。Edweeb らも、スパッタ法で作製した GaAs ショットキーダイオードは、こうした影響によって高い障壁高さを示すことを報告している¹⁴⁾。

さらに、このエネルギーバンド図を使うと、Fig. 8 のスパッタ (SP) 法で作製した試料の光応答スペクトルを次のように解釈することができる。光子エネルギーが電子に対する障壁 (約 0.9 eV) を上回ると、正孔の光放出に加えて電子も半導体中に入ることができるようになる。この電子電流の向きは正孔電流とは逆であるため、その結果正味の光電流は減少する。

電子ビーム蒸着法やスパッタ法において、GaAs 表面付近に欠陥が発生していることは、以下の実験事実からも示唆される。Fig. 12 は、電子ビーム蒸着法によって作製したアルミニウム/n-GaAs ショットキー接触*を、比較的低温で熱処理したときに、I-V 特性が改善される様子を示している。その結果、抵抗加熱法で作製したショットキー接触と同程度の特性にまで回復している。これは、堆積時に GaAs 表面付近に発生した欠陥がアニールアウトされていると考えられる。

*金は 250°C 前後で GaAs と相互拡散することが知られており¹⁵⁾、それによるダイオード特性の劣化の影響が大きいため、この実験には使用しなかった。

Fig. 12 I-V characteristics for Al/n-GaAs contacts fabricated by EB deposition. Barrier height and n-value recover from 0.63 eV, 1.30 (as depo.) to 0.83 eV, 1.18 by low temperature annealing.

5. 結 論

電子ビーム蒸着法により作製した GaAs ショットキー接触の電気的特性を支配する要因を明らかにするために、抵抗加熱法とスパッタ法との比較を行なった結果、以下の知見を得た。

- (1) n 形基板に対するダイオード特性は、抵抗加熱法で作製したものが最も良好で、電子ビーム蒸着法、スパッタ法の順となる。電子ビーム蒸着法において、ビーム電流が大きくなると特性は悪くなる。ショットキー障壁高さは、上記の順で低くなる。
- (2) p 形基板では、いずれの堆積法によってもダイオード特性は良くない。また、ショットキー障壁高さは n 形とは逆の順になる。
- (3) 堆積法によって障壁高さが異なるのは、堆積時に GaAs 表面に欠陥が発生したためと考えられる。この欠陥がドナとして働き、空間電荷密度分布が変化していると考えれば、各測定法で得られた実効的な障壁高さの違いを説明できる。

【文 献】

- 1) E. H. Rhoderick and R. H. Williams: *Metal-Semiconductor Contacts* 2nd ed. (Oxford Univ. Press, NY, 1988).
- 2) R. S. Ponerelly: *Microwave Field-Effect Transistor Theory, Design and Applications* 2nd ed. (Reaserch Studies & Wiley, Letchworth, England, 1986).
- 3) N. Yokoyama, T. Ohnishi, K. Odani, H. Onodera and M. Abe: IEEE Trans. Electron Devices, **ED-29** (1982) 1541.

- 4) T. Okumura and K. N. Tu: J. Appl. Phys., **61** (1981) 2955.
- 5) F. D. Auret and P. M. Mooney: J. Appl. Phys., **55** (1984) 2955.
- 6) A. Amith and P. Mark: J. Vac. Sci. & Technol, **15** (1983) 1344.
- 7) J. Woodhead, N. Uchintomi, A. Kameyama, Y. Ikawa and N. Toyodas: IEEE. Tran. Electron Devices, **ED-34** (1987) 170.
- 8) S. M. Sze: *Physics of Semiconductor Devices* 2nd ed., (Wiley, NY, 1981) Chap. 5.
- 9) H. K. Henisch: *Semiconductor Contacts* (Clarendon Press, Oxford, 1984) p. 88
- 10) R. H. Fowler: Phys. Rev., **38** (1931) 45.
- 11) T. Okumura and K. N. Tu: J. Appl. Phys., **54** (1983) 922.
- 12) W. E. Spicer, I. Lindau, P. Sheath, C. Y. Su AND P. Chye: Phys. Rev. Lett., **44** (1980) 420.
- 13) H. Hasegawa and H. Ohno: J. Vac. Sci. & Technol., **B4** (1984) 1130.
- 14) M. E. Edweeb, E. J. Charlson and E. M. Charlson: Appl. Phys. Lett., **46** (1983) 572.
- 15) A. K. Sinha and J. M. Poate, Appl. Phys. Lett., **23** (1973) 666.