解 説

金属・半導体接合界面制御によるオーム性電極材料開発 —n 型 GaAs 化合物半導体を例として—

村上 正紀*・守山 実希*

(受理2002年7月2日, 掲載決定2002年10月11日)

Ohmic Contact Materials Developed by Controlling Metal/Semiconductor Interfaces —Application for GaAs Compound Semiconductors—

Masanori MURAKAMI and Miki MORIYAMA

Department of Materials Science and Engineering, Kyoto University Sakyo-ku, Kyoto 606-8501

(Received July 2, 2002, Accepted October 11, 2002)

1. はじめに

1901年1月の報知新聞に「二十世紀の豫言」が掲載され, 100年前の予言の殆どが20世紀中に実現された事は周知の通りである。

これらの社会高度化の予言を実現させたのは, 20世紀の科学・技術の進歩であり, その中でも半導体を中心とする電子デバイスの貢献が非常に大きい。半導体, 超伝導デバイスの予言は直接されなかったが, 半導体を用いたコンピュータの発明以来, 人里十里離れてもお互いに通話できる携帯電話にも応用され, 今や二人に一人の日本人が携帯するまで普及するに到っている。更に, 通信分野だけでなく, 温度, 明るさ, 色等の識別といった人間の五感の役割ですら電子デバイスが果たせるようになり, 我々の日常生活を快適にしてくれている。

21世紀に対する予言は「二十世紀の豫言」ほどの具体例はないが, 2001年のお正月の新聞ではチラホラ見かけた。これらの予言はすべて電子デバイスなくしては実現不可能なものばかりであり, 21世紀には電子デバイスの更なる高性能化が要求される事は間違いない。

Fig. 1 に代表的な半導体デバイスである電界効果型トランジスタの模式図を示す。電子デバイスの高性能化には信号遅延速度の短縮化, 低消費電力化, および高信頼

Fig. 1 Typical metal-semiconductor field-effect transistor.

化が要求される。高性能化実現はデバイスを縮小する事により達成されてきた。デバイスを縮小すれば電子伝搬距離も短くなり, 容量も増加するばかりでなく, 省エネルギー化にも寄与する。我々の身近にある卓上計算機が, 30年前は机の上にやっと置ける位の大きさであったものが今や腕時計と同じ大きさになり, 機能も以前より向上していることを考えてみても, 縮小化による電子デバイスの高性能化が実感できる。この様に, 電子デバイスでは縮小化が技術開発指針になってきている。

今回は半導体デバイスの高性能化において金属・半導体界面制御が如何に重要であるかについて述べる事を主目的とする。実例として高周波デバイスや発光素子として用いられている化合物半導体デバイス用のオーミック・コンタクト材の高性能化について述べる。

* 京都大学大学院工学研究科材料科学専攻 (〒606-8501 京都市左京区吉田本町)

2. 化合物半導体のオーミック・コンタクト材の微細構造解析

半導体デバイスは Fig. 1 に示されている様に、電流は外部金属より半導体内部に注入されねばならず、“金属・半導体界面”を横切って電流が流れねばならない。そのため、デバイスの性能は界面構造によって大きく影響される。デバイスの微細化が進むと共に界面構造がデバイスの性能に与える影響はさらに大きくなるため、次世代のデバイス実現には界面構造をナノ・スケール尺度で制御せねばならない。

残念ながら、現時点ではナノ・スケール領域や新たに登場した半導体材料に対する界面物性（特に構造解析）研究が不足している。半導体の中でも化合物半導体は基板自体の材料的な複雑さから界面構造が非常に複雑であり、界面物性研究は非常に遅れている感がある。しかし、化合物半導体は Si 半導体と異なった半導体特性を持ち合わせているため、Si では実現不可能な種々なデバイスに応用されている。

Table 1 に種々のデバイスに現在要求されているコンタクト抵抗値を示す。これらのコンタクト抵抗値は金属と半導体の界面に電流が流れる際の電圧降下を示す。この電圧降下は半導体基板に電流が流れる際に生じる電圧低下と同じ位かそれ以下でなければならない。同時に Fig. 2 には現状の得られているコンタクト抵抗値をエネルギー禁制帯幅の関数として図示する。この図からも明らかな様に禁制帯幅の大きな化合物半導体の抵抗値は要求値の数桁大きい事が分かる。しかし、近年は特に青色半導体レーザ素子としてエネルギー・ギャップが 3 eV 近辺の直接遷移型半導体の応用が脚光を浴びている。これらのワイド・ギャップ化合物半導体としては ZnSe 系

Table 1 Contact resistances required for various semiconductor devices

Semiconductor	Required contact resistances	Application
Si (p, n)	$10^{-8} \Omega\text{-cm}^2$	ULSI
GaAs (n)	$10^{-6} \Omega\text{-cm}^2$	High-frequency transistor
InP (p)	$10^{-6} \Omega\text{-cm}^2$	Photo diode
SiC (p)	$10^{-6} \Omega\text{-cm}^2$	High power devices
GaN (p)	$10^{-4} \Omega\text{-cm}^2$	LED, LD
ZnSe (p)	$10^{-4} \Omega\text{-cm}^2$	LD
Diamond (p)	$10^{-7} \Omega\text{-cm}^2$	High power device

Fig. 2 Contact resistances (R_C) measured for various semiconductors.

及び GaN 系が青色発光素子として最も有望であり、現在まで基板成長に長年の歳月が費やされてきた。1991年に ZnSe レーザ¹⁾、1996年に GaN レーザのパルス発振²⁾が達成され、長年の夢が実現される糸口が見出された。しかし、半導体レーザ実用化には多くの材料上の問題点が残されている。その中でも p 型 ZnSe と p 型 GaN 用のオーミック・コンタクト材の開発は遅々として進まず、高性能のオーミック・コンタクト材の不在が青色半導体レーザの実用を抑制していると言っても過言ではない³⁾。

理想的なオーミック・コンタクト材開発の第 1 段階としてコンタクト材と半導体との接触界面構造解析が如何に重要であるかを明確にするため、金属/半導体界面構造と基礎物性の相関性について簡単に述べる。

2.1 金属/半導体界面の電流輸送と界面構造

一般に、半導体に金属または異種の半導体を接合させると、金属と接触する半導体界面には必ずエネルギー（ポテンシャル）障壁が出現し、これに伴って半導体側にキャリア（電子又は正孔）が枯渇する領域が現れ、その幅（半導体表面からの深さ）はおおよそ数～数百 nm に達する。この金属/半導体界面におけるエネルギー障壁のことをショットキー障壁と呼び、また半導体/半導体界面におけるエネルギー障壁のことをバンド不連続量と呼んでいる。さらに、キャリアのない領域は空乏層と呼ばれており、半導体側のドーピング濃度が少ないほど、またエネルギー障壁が大きいほど、空乏層幅は広がる⁴⁾。Fig. 1 に示したショットキー接合は、この空乏層の「絶縁性」をうまく利用した電極であり、電流の流れを抑制する機能をもつ。また Fig. 1 に示したオーミック接合は、逆に電圧低下を最小限に抑え、効率よく半導体側に電流注入する機能が求められる電極である。従って、できる限りショットキー障壁を小さくするかドー

ピング濃度を上げることによって空乏層幅を狭くする界面構造を形成しなければならない。

金属とn型及びp型半導体を接触させた界面には、**Fig. 3**に示すようにショットキー障壁が形成され、半導体側に空乏層が存在している。この障壁を含むショットキー接合は整流性を持つ。ここで、空乏層はキャリア濃度が非常に少量でドナーイオン電荷 (**Fig. 3(a)**) またはアクセプタイオン電荷 (**Fig. 3(b)**) が存在する絶縁体層として振る舞うことに注意して欲しい。

金属/半導体界面を流れる電流は半導体に含まれるキャリア濃度 (N) 及び金属/半導体界面に生ずるエネルギー障壁高さ (ϕ_B) の大小により、異なる機構で輸送される。 N が小さく、 ϕ_B が大きい場合、熱活性されたキャリアのみがエネルギー障壁を飛び越えることによって電流が流れる熱活性機構が主流となる。反対に N が大きく ϕ_B が小さい場合には、キャリアは厚みが薄くなった障壁内を容易に通過し、トンネル機構で電流が流れる。この中間状態では熱活性-トンネル機構と呼ばれる両者を組み合わせた機構で電流が流れる⁴⁾。

オーミック・コンタクト材の役割は半導体外部から内部への電流注入・注出を容易にすることである。言い換えると、界面での電圧低下を最小限にして金属/半導体界面で電流を流れ易くせねばならない。すなわち、コンタクト金属と半導体が接触している接点での接触抵抗値 R_C (一般にコンタクト抵抗と呼ばれている) が、小さくなければならないのである。低い R_C 値のコンタクト材作製には理論から推測されるように、半導体内のキャリア密度が高濃度であるか、エネルギー障壁が低くなければならない。半導体でも ϕ_B が小さいものもあり、また N を容易に増加させることができるものもある。化合物半導体の例をとるとn型InAs, p型GaAs, n型GaN等である。これらの半導体では直接単一元素の金属を付着させただけで、低 R_C のオーミック・コンタクト材が作製できる。

しかし、多くの化合物半導体では ϕ_B の値が大きい。特にワイド・ギャップ半導体ではキャリア密度を高くする技術が確立していないものが多い。従って、これらの半導体での低 R_C のコンタクト材作製には金属と半導体の接触している界面構造を理想に近い構造に変えねばならない。

ところで、理想的な金属/半導体界面においては ϕ_B の大きさは金属の仕事関数と半導体の電子親和力に依存して変化し、それによってオーム性あるいは整流性のいずれになるかが決定されるはずである。しかしながら、実験的に測定される ϕ_B の値は必ずしも金属の仕事関数に依存しない場合が多く、単純に仕事関数の大小のみで

Fig. 3 Energy band diagrams of metal/semiconductor interfaces.

電極材を選択しても所望の電気特性は得られないことが多い。これは、半導体表面 (または電極材との界面) に障壁が存在することに由来しているものとされている。半導体表面では、原子の未結合手(ダングリングボンド)があるために、半導体内部よりも電氣的に活性な状態にある。ダングリングボンドは電子または正孔を捕獲することにより正負どちらにも帯電することができる。表面に局在するこのような電子状態は、半導体の禁制帯中にもエネルギー準位をつくる (表面準位)。 **Fig. 4** に表面準位が存在するn型半導体と金属の接触を模式的に示す。電子によって占有されている表面準位はある密度をもって分布しており (表面準位密度), **Fig. 4** 中でこれらは短い横線の列で示されている。表面準位密度が高い場合に金属/半導体を接触させると、表面準位を占める電子のみが金属中に流入することになりエネルギー帯の湾曲は金属の仕事関数に依存せず半導体表面の状態のみによって決定される。このとき半導体のフェルミ準位は金属との接触前後でその位置をほとんど変えないため、これをフェルミ準位のピング効果と呼ぶ。表面状態密

Fig. 4 Energy band diagrams of metal/semiconductor interfaces with surface states.

Fig. 5 Energy band diagram of metal/semiconductor interface with an inversion layer.

度が更に大きくエネルギー帯の湾曲が著しくなると、n型半導体であれば表面付近の導電帯の電子が極めて少なくなり、反対に少数キャリアである正孔が表面付近に集まることになる。表面付近で正孔の数が電子の数を上回ると半導体表面近傍にp型領域が形成される (Fig. 5)。このように電気伝導形が逆転している領域を反転層 (inversion layer) と呼ぶ。半導体表面に反転層が形成される場合には、半導体基板に対してはショットキー特性を示す電極材であっても、反転層に対してオーミック的な電気特性が得られることも有りうる。半導体表面 (または金属/半導体界面) におけるフェルミ準位のピンギングの原因には、界面近傍の欠陥や不純物、酸化膜形成等が考えられるが、その詳細については現状では未解明な

Fig. 6 Cross-section of metal/semiconductor interface with an intermediate semiconductor layer (ISL).

部分も多い。

このように、実際の電極材の電気特性は極めて多様かつ複雑な因子によって決定され、電極材開発指針も様々なものが提案されている。中でも本稿では特に、実用デバイスにおける電極材開発において多くの成果が挙げられているオーミック・コンタクト材の作製指針について以下に解説する。

2.2 理想的なオーミック・コンタクト材の概念と作製法

2.2.1 コンタクト材の概念

Fig. 6 に低 R_C の可能性を秘めるコンタクト材の半導体界面構造の断面図を示す³⁾。 R_C の低下は金属と半導体の接触界面に形成されている半導体中間層により達成される。この中間層の役割は二つに大別される。これらを説明するためにエネルギー・バンド構造を Fig. 7 に示す。 Fig. 7 (a) はエネルギー障壁の低下をもたらす半導体中間層のバンド構造に対応する³⁾。この中間層は基板の半導体とはヘテロ構造を持ち、金属との界面に形成されるエネルギー障壁は低く、半導体基板との接触界面でのバンド・オフセットが小さいことに加え、半導体の基板と格子整合が良好であることが不可欠である。格子不整合により生ずるミスフィット転位には歪みの影響のみならず不純物が偏析し、局所的なショットキー障壁を形成する場合がある。ここでは、このような中間層をヘテロ構造中間層と呼ぶ。 Fig. 7 (b) は基板の半導体とホモ構造を持ち、高密度のキャリアを含む半導体中間層のバンド構造を示す。このホモ構造中間層には、活性効率の高い不純物が高密度で含まれていなければならない。

Fig. 7 に示すようなヘテロまたはホモ構造中間層を形成して高性能コンタクト材を形成するため、種々の手法が用いられているが、大まかには二つの手法に分別される。その一つはコンタクト材となる金属を蒸着させる前に Fig. 7 に示すバンド構造を持つ半導体基板を成長させる方法である。 MBE (Molecular Beam Epitaxy) や MOVPE (Metalorganic Vapor Phase Epitaxy) を用いて成長される半導体基板を用いてデバイスを作製する場合

Fig. 7 Energy band diagrams of low resistance ohmic contacts.

は、この手法が用いられる。基板成長時に Fig. 7 に示すようなホモまたはヘテロ構造が形成されているために、基板成長後に金属を蒸着させるだけで良好なオーミック・コンタクト材が作製される。このように形成されたコンタクト材をここでは MBE または MOVPE コンタクト材と呼ぶ。しかし、これらのコンタクト材は再現性に乏しく歩留まりが悪いためにコスト上昇を招き、多量生産には適しない。最も一般的に用いられているコンタクト作製法は、半導体に多元の元素（金属ではない）を蒸着し、高温でアニールすることにより、Fig. 7 に示すような界面構造を得る方法である。このように作製されたコンタクト材をここでは DA (Deposition and Anneal) コンタクト材と呼ぶ。この方法は、一旦作製プロセスが確立されれば非常に再現性が良く、多量生産が可能で、安価にコンタクト材を作製することが出来る。

実用デバイスに最も適している DA コンタクト材に関して下記に解説する。

2.2.2 DA 方を用いた低 R_C をもたらす半導体中間層形成

ショットキー接合状態のコンタクト材を実用デバイスに適用できうるコンタクト材にするためには、第一にコンタクト抵抗値 (R_C) を低下させねばならない。 R_C 低

下は半導体中間層形成 (Fig. 6) により達成されることが理想であるが、どのような化合物半導体でも R_C 低下をもたらす中間層が形成できるわけではない。

まずは現存する理論を用いて R_C を計算し、デバイスが要求する R_C の値を得るに必要な半導体中間層の ϕ_B 及び N 値を事前に知っておく必要がある。このために R_C を ϕ_B と N の関数で計算せねばならない。半導体/金属界面でのエネルギー障壁の高いもの及びキャリアを高濃度にドーピングすることが出来ない半導体に関しては、高性能コンタクト材の形成は非常に困難である。半導体中間層形成前に、仕事関数の異なる種々の金属についてエネルギー障壁を測定し、 ϕ_B が仕事関数に依存するか否かを調べることによってコンタクト元素選択の指針を得ることができる。

一旦半導体にドーピングされたキャリアがコンタクト形成に不可欠な高温アニール中に半導体表面に拡散してしまうドーパントでは低 R_C コンタクトは形成できないため、DA コンタクト材形成にはキャリアの半導体内部での高い熱安定性が必要である。また、DA 法を用いて中間層を形成するには半導体と蒸着されたコンタクト元素の反応が不可欠である。しかし、通常の半導体表面には不純物層が形成されているため、これらの反応を均一にさせるためには反応を阻害する不純物層（主に酸化膜）を再現性良く除去しなければならない。これには化学的及び物理的除去法が試みられている。

ホモまたはヘテロ構造中間層形成には、金属と半導体基板が反応し、高濃度キャリア半導体またはエネルギー障壁の低い半導体中間層形成が不可欠である。このような半導体中間層を形成するコンタクト元素の探索が最大の課題である。さらにこのヘテロ半導体は基板とエピタキシャル成長しなければならない。ホモ構造中間層形成には室温でも活性化効率がよく、高密度のキャリアを放出しうる元素（ドーパント）の探索が不可欠である。さらにキャリア元素の半導体基板への拡散を促進させるために、生成物が接触界面に形成される温度領域を予備知識として検知しておかねばならない。デバイスにもアニール温度の上限があり、この温度領域で半導体と反応しない元素や、反対に短時間でも半導体に深く拡散する元素はコンタクト元素としては適さない。DA 法による高性能コンタクト材開発の進捗状況は化合物半導体がこれらの特性をどれくらい保有しているかで殆ど決定されている。

化合物半導体で最も系統的な研究が行われている n 型 GaAs コンタクト材の開発について最近の研究を含めて解説する⁶⁾。

3. n 型 GaAs コンタクト材の開發現状

3.1 半導体中間層形成前

DA 法を用いて金属/半導体界面に Fig. 5 に示す半導体中間層を形成し、低 R_C コンタクト材を作製するには、まず母体の半導体と金属接触界面の ϕ_B 値及び N 値と R_C の関係を計算しておかねばならない。中間層が形成されない場合、n 型 GaAs 基板では ϕ_B の値が大体 0.7 ~ 0.8 eV であり、工業的に広く用いられているイオン注入法で得られる Si ドープ量の最大値は $2 \times 10^{18} \text{ cm}^{-3}$ 程度である。GaAs のフェルミ・レベルはピンニングされるため、 ϕ_B の値は金属の仕事関数に依存しない⁷⁾。その為、いかなる金属を(半導体中間層が形成されていない) n-GaAs に蒸着しても、低 R_C のコンタクト材は形成できない。 R_C を $10^{-6} \Omega \cdot \text{cm}^2$ の値まで低下させるためには、 ϕ_B が 0.4 eV 程度か、 N が 10^{19} cm^{-3} レベルの半導体中間層の形成が不可欠である。

半導体中間層は半導体基板表面に均一に形成されることが望ましい。半導体表面に不純物層(酸化膜等)が存在する場合、コンタクト元素と半導体の反応が不純物層によって抑制され、反応生成物は不均一になる事が観察されている。従って、均一な半導体中間層作成のためには、この不純物層を除去せねばならない。GaAs 半導体では HCl, $(\text{NH}_4)_2\text{S}$ 等の化学溶液を用いた除去法と Ar スパッタリングによる物理学的除去法が確立され、実際に用いられている。また、不純物層を反応により分解させる元素を蒸着する手法も基板表面洗浄に用いられている。

3.2 低エネルギー障壁半導体中間層の形成

金属と n 型 GaAs のエネルギー障壁より低い ϕ_B 値を持ち、かつ GaAs 基板との格子整合が良いものは $\text{In}_x\text{Ga}_{1-x}\text{As}$ しかない⁸⁾。この $\text{In}_x\text{Ga}_{1-x}\text{As}$ を半導体中間層に用いた場合のコンタクト界面のバンド構造は Fig. 7(a) に示したものに近いことが期待される。

このコンタクト材は MBE 法で 1981 年に最初に形成された⁹⁾。その後、In を含むコンタクト元素を GaAs 基板上に蒸着しアニールすることにより、DA 法でも形成されている。In が GaAs と反応して $\text{In}_x\text{Ga}_{1-x}\text{As}$ を形成することは、熱力学的データを用いて計算された In-Ga-As の三元系状態図を用いて予測された¹⁰⁾。この状態図により、In を GaAs に蒸着し高温で反応させると、 $\text{In}_x\text{Ga}_{1-x}\text{As}$ と In(Ga, As) の二相が In と GaAs の接触界面に形成されることが予測される。この二相分離の正当性を確認するため、XRD (X 線回折) 及び TEM (透過型電子顕微鏡) による実験がなされた¹¹⁾。In を GaAs に蒸着させ、高温でアニールした後の断面 TEM 観察で

Fig. 8 Contact resistance of In-based contacts as a function of percentage of GaAs interface covered by $\text{In}_x\text{Ga}_{1-x}\text{As}$ layers.

は、三元系状態図から予想された様に GaAs 基板上に $\text{In}_x\text{Ga}_{1-x}\text{As}$ および In(Ga, As) 層が形成されている。これらの層は、電子線回折から得られる格子面間隔によって区別される。この $\text{In}_x\text{Ga}_{1-x}\text{As}$ は GaAs 基板上にエピタキシャル成長し、界面でのバリア障壁を低下させることにより、コンタクト抵抗 (R_C) の低下に寄与していると考えられる。しかし、 $\text{In}_x\text{Ga}_{1-x}\text{As}$ 層の R_C の寄与を直接観測する事は不可能なため、種々の In を含むコンタクト材を形成し、アニール後に金属/GaAs 界面を観察して、GaAs 基板表面が $\text{In}_x\text{Ga}_{1-x}\text{As}$ 層に覆われる面積(被覆率)を測定した¹¹⁾。Fig. 8 に各種の In 基コンタクト材における GaAs 表面被覆率と R_C 値の関係を示す。被覆率が増加すれば R_C 値は低下する事が明らかであり、 $\text{In}_x\text{Ga}_{1-x}\text{As}$ 半導体中間層が R_C 低下に大きく寄与している事が示される。従って、コンタクト元素と GaAs 基板との均一な反応を起こさせるために、コンタクト元素を蒸着する前の GaAs 基板の表面洗浄が非常に重要となる。

3.3 高濃度キャリア半導体中間層の形成

半導体中間層内のキャリア密度を増加させるには、室温でも自由電子または正孔を容易に放出してくれる元素をドーパントとして選ばなければならない。キャリア放出効率、電子または正孔放出の活性化エネルギー(不純物単位と呼ばれている)が小さい元素ほど高い。GaAs に関しては多くの元素について不純物単位が測定されている。GaAs の場合は比較的の不純物単位の小さい

元素が多く、ドーパントとなり得る元素が多い。n型に対してはSi及びGeが主に用いられ、p型に関してはZn又はMgが実際上用いられている。

DA法によって高キャリア密度の半導体中間層を形成する場合には、半導体基板内のドーパントは高温アニールで安定であることが望ましい。つまり、GaAs内でのキャリア元素の拡散係数は小さいほど良い。しかし、コンタクト材に含まれるキャリアとなり得る元素を高温アニールによって半導体中間層内部に拡散させ、キャリア密度を増加させる場合には、キャリア元素の拡散係数が小さすぎるとコンタクト材から半導体基板への拡散が起らない。従って、キャリア元素を選択する場合は、GaAs内の拡散係数も重要な要因となる。GaAs内への拡散挙動も多くの元素で調べられている。

n型の高濃度キャリア半導体中間層形成には大別して二つの方法がある。一つはGaAsのドナーとなる浅い準位のSi、Ge、Sn等を他の金属と共にGaAs基板にコンタクト材として蒸着させ、高温でアニールすることによりGaAs表面に拡散させる方法である。他の方法は後で説明する再成長機構を利用したものである^{12,13)}。この方法は他の化合物半導体では未だに確認できていないが、この再成長層発見のために種々のコンタクト元素をGaAs基板に蒸着し、デバイス作製プロセスで許容される温度領域で反応させ、反応過程および機構をXRD、TEMで調べられてきた。まず、反応して化合物を形成する元素としない元素が分類され、さらに、化合物を形成する元素の中で再成長層を形成する可能性のあるコンタクト材として有望な元素（ここではコンタクト元素と呼ぶ）とGaAsの反応に関しては三元系の状態図まで作成されている。これらの状態図及び反応機構は、期待される半導体中間層の組織構造を予測するために適用されているが、残念ながら再成長層形成の予測は現在でも出来ない。もちろん、状態図作成には熱力学的データ（特にエンタルピー値）が不可欠であるが、この値が得られている元素は限定されている。

再成長層の形成が確認されているコンタクト材の代表例であるNiGeコンタクト材の高密度キャリア中間層形成過程について説明する¹³⁾。まず、NiとGeをGaAs基板上に積層蒸着する。このコンタクト材を低温（～473 K）でアニールするとGaAsと反応し、Ni₃GaAs層が形成される。（Pd及びCoをGaAsと反応させても同様の三元系層が形成され、これらの元素についての三元系状態図も一部作成されている。）さらに高温（～873 K）でアニールするとNiとコンタクト表面に存在するGeが反応し、NiGe金属間化合物が形成される。この際にGaAs表面のNi₃GaAs中のNiもGeと反応し、Ge層の

Fig. 9 High-resolution TEM micrograph at NiGe/GaAs interface after annealing at 823 K.

方へと逆拡散することにより、取り残されたGaAsが再成長する。Ni₃GaAs形成時に不純物として含まれている微量のGeは拡散速度が遅いため、再成長層に取り残され、GaAsを高濃度にドーピングと考えられている。このように高濃度のGeドーピング中間層がFig. 9に示すように形成され、コンタクト抵抗の低下に寄与している。

4. おわりに

半導体デバイスは微細化により性能の向上を持続している。しかし、微細化すればする程、材料学的には未知の領域になり、従来のバルク材で培われた知識の塗り替えが求められるようになる。特に、微細デバイスでは異種材料との接触界面比率が著しく増加し、この界面構造の制御が次世代半導体デバイス実現の成否を担っている。

本稿では、化合物半導体デバイスで最も重要な界面問題を挙げ、解説した。次世代の禁制帯幅の広い（ワイドギャップ）化合物半導体では、微細化およびギャップ幅の増加に伴い電流注入が困難となることが革新的なデバイスの実現を抑制している。化合物半導体の代表であるGaAs半導体で長年にわたり培われてきたオーミック・コンタクト材作製の“技法”のすべてをワイドギャップ半導体に当てはめるためには、熱力学、状態図、拡散データが不可欠であることは言うまでもないが、特に界

面構造観察により, 金属/半導体界面と低 R_C 界面構造の相違を原子尺度で比較せねばならない事を強調した.

本稿で解説した機能性材料における微細構造解析の実例から, 構造材料の概念を機能性材料に単純に適用することができない場合が多いことを改めて認識させられる. 微細デバイスに見られる様々な問題を材料学的に解決するためには, 従来の構造材料における理論体系を基礎としながらも薄膜材特有の歪みや界面構造の影響を十分に考慮して解析・議論することを忘れてはならない. 今後のナノ・スケールの薄膜材料および界面制御の更なる進展を期待して本稿を終える.

〔文 献〕

- 1) M. A. Haase, J. M. Qui, J. M. Depuydt and H. Cheng: Appl. Phys. Lett., **59** (1991) 1272.
- 2) S. Nakamura, M. Senoh, S. Nagahama, N. Iwasa, T. Yamada, T. Matsushita, H. Kyoku and Y. Sugimoto: Jpn. J. Appl. Phys., **35** (1996) L74.
- 3) M. Murakami and Y. Koide: Cri. Rev. in Soli. Stat. Mater. Sci., **23** (1998), 1.
- 4) S. M. Sze: *Physics of Semiconductor Devices* (Wiley, New York), (1981) 245.
- 5) M. Murakami, Y. C. Shih, W. H. Price and E. L. Wilkie: J. Appl. Phys., **64** (1988) 1974.
- 6) M. Murakami: Sci. Technol. Adv. Mater., **3** (2002) 1.
- 7) W. E. Spicer, I. Lindau, P. Skeath, C. Y. Su and P. Chye: Phys. Rev. Lett., **44** (1980) 420.
- 8) K. Kajiyama, Y. Mizushima and S. Sakata: Appl. Phys. Lett., **23** (1973) 458.
- 9) J. M. Woodall, J. L. Freeouf, G. D. Pettit, T. Jackson and P. Kirchner: J. Vacuum Sci. Technol., **19** (1981) 626.
- 10) G. A. Antypas: J. Electrochem. Soc., **117** (1970) 1393.
- 11) H.-J. Kim, M. Murakami, W. H. Price and M. Norcott: J. Appl. Phys., **67** (1990) 4183.
- 12) T. Sands, V. G. Keramidas, A. J. Yu, K.-M. Yu, R. Gronsky and J. Washburn: J. Mater. Res., **2** (1987) 262.
- 13) M. Furumai, T. Oku, H. Ishikawa, A. Otsuki, Y. Koide, T. Oikawa and M. Murakami: J. Elect. Mater., **25** (1996) 1684.