プラズマCVD法によるTEOS分解シリコン酸化膜[†]

林 義宣・陣内新平・牛川治憲

東京エレクトロン(株) 総合研究所^{††}

1. プラズマTEOS酸化膜

一般に有機ソースであるTEOS(tetraethoxysilane)を用いて酸化膜を得るには、下式に示す反応を減圧下で行っている。

この反応によって得られる酸化膜は、 SiH_4 等の無機シランを用いて作成した膜に比べて段差被覆性に優れている。これはTEOSの分解反応により生成した中間体の基板表面に於ける移動度が大きい為と考えられている。しかしながらこの反応は約670℃で行われ、例えばAl-Al間の層間絶縁膜用としては450℃以下での成膜が求められている。

この低温化を実現する手段としてグロー放電によるプラズマCVD法が有効であり、300~350℃の低温で膜形成が可能となる⁴⁾。

2. 実験装置

バッチ式横型LPCVD装置をベースとし、ウェハーボートにプラズマ電極を付加している。反応石英管内径は、258mmである。

ガス系はシリコンソースとしてTEOS蒸発器(80℃)を有する。 SiH_4 - N_2O ガスラインも別に有している。TEOS、 O_2 ガスは反応管入口内部に於いて混合されるよう供給され、反応管他端の中央から排出される。加熱系は5ゾーンで構成している。排気系は20,000 l/minの排気能力を持つ。圧力検知はダイヤフラム型センサーで行い、パタフライバルブで圧力コントロールを行っている。プラズマ電極は、直径180mmのグラファイトディスク56枚をガス流に対して互いに対向するように配置しており、その間隔は14mmである。シリコンウェハーはこのディスク下方に設けた微小ピンの上に保持される。高周波電力は対向するディスクに供給される。

成膜中も電極兼用ウェハーボートは支持棒によって支えられ、石英チューブには接触していない。ウェハー中心と反応石英管中心はほぼ一致しており、これが成膜の

均一性に大きく寄与している。

プラズマ電源は主として50kHzの低周波(ピーク電力5kW)を使用している。プラズマ電極へはフローティングトランスを介して電力供給を行っている。マッチング回路を通じ、一部13.56MHz電力を上記50kHz電力に重畳出来るようになっている。

Fig. 1に装置の全景を示す。ウェハー搬送系に関しては4軸のクラス1対応のハンドリングクリーンロボットを使用し、ウェハーキャリアからの電極板へのウェハーロード/アンロードを自動化している。この際、電極溝検知センサーを用いて動作の確実性を保証している。

3. 実験結果

3.1 成長速度

プラズマCVDにおいては、プロセス条件の可変パラメーターが多岐にわたり相互に関連を有している。ここでは代表的なパラメーター依存性を示す。

Fig. 2に成膜速度に対する炉温度依存性を示す。図に見られるように、高温になる程成膜速度は低下する。この現象は、Chin, B.L.¹⁾によっても報告されているが、基板シリコンに対するプラズマによる加熱も考慮せねばならないので、そのメカニズムは十分解明されていない。

Fig. 3に成膜速度のプラズマ供給電力依存性を示す。プラズマ供給電力とともに成膜速度は増加するが、電力を与えすぎると気相分解が起こり段差被覆性が悪化するとともに、パーティクル発生の原因となるので注意しなければならない。

Fig. 4に成膜速度の圧力依存性を示す。圧力の増加につれて飽和する傾向が見られる。

3.2 膜応力

膜応力は微細化された配線材料の信頼性(ストレスマイグレーション)に大きな影響を与える事が指摘されている²⁾。

Fig. 5にTEOS、 O_2 流量比と膜応力の関係を示す。 O_2 /TEOSが大になる程応力は引っ張り力から圧縮力に変化している。

3.3 段差被覆性

Fig. 6に SiH_4 - N_2O 系のプラズマ SiO 膜および、TEOSプラズマ SiO 膜の段差被覆性の比較写真を示す。いずれ

[†] 1989年12月19日受理

^{††} 〒407-01 韮崎市穂坂町三ツ沢650

Fig. 1 TEL-SAGAMI Plasma-enhanced CVD system (TSP-6100)

Fig. 2 Deposition rate as a function of furnace temperature

も溝幅 $1\mu\text{m}$ 、深さ $1\mu\text{m}$ の溝に成膜した様子を示す。段差被覆性は TEOS 系が明らかに優れている事を示す。

4. まとめ

プラズマ CVD を用いた TEOS 酸化膜の成膜装置および、その成膜特性、得られた酸化膜の膜特性について述べた。この酸化膜の特徴は、低温 ($300\sim 350^\circ\text{C}$) で形成できる事、膜応力が低い事、段差被覆性に優れている事である。このような利点を生かし層間絶縁膜として応用が図られつつある。今後パターンの微細化は更に進むと同時に、ウェハーの大口径化 (8 インチ化) が加速されてくる。このような状況にあって、より生産性が高く、かつ信頼性が高い成膜装置が求められている。

Literature cited

- 1) Chin, B.L.: *Solid State Technology* (日本版) ., 47, June (1988)
- 2) Hinode, K., N. Owada, T. Nishida and K. Mukai.: *J. Vac. Sci. Technol.*, B5, 2, 518 (1987)
- 3) Levy, R.A.: "Microelectronic Materials and Processes", P 225, Kluwer Academic Publishers (1985)
- 4) Thoma, M.J.: *Proc. of VLSI Multilevel Interconnection Conference*, 20, June (1987)

Fig. 3 Deposition rate as a function of applied plasma power

Fig. 4 Deposition rate as a function of pressure

Fig. 5 The film stress as a function of gas ratio $O_2/TEOS$

Fig. 6 SEM cross section micrographs of SiO_2 films deposited using PECVD for (a) silane and (b) TEOS

Silicon Oxide by Plasma Enhanced Decomposition of TEOS

Yoshinobu Hayashi, Shimpei Jinnouchi and Harunori Ushikawa

Tokyo Electron Ltd., Central Research Laboratory, Nirasaki 407-01

Key Words : Chemical Vapor Deposition, Plasma Reaction, TEOS, Silicon Oxide, Step Coverage

Silicon oxide films used as interlayer dielectrics in silicon integrated circuits were fabricated, Using the plasma-enhanced decomposition of TEOS (tetraethoxysilane).