ナノスクラッチ試験による $\text{Si}_3\text{N}_4/\text{Cu}$ 薄膜界面損傷機構*澁谷 忠弘^{*1}, 于 強^{*1}
白鳥 正樹^{*1}, 赤井 武志^{*2}Mechanism of Damage Process on the $\text{Si}_3\text{N}_4/\text{Cu}$ Interface in
Nanoscratch TestTadahiro SHIBUTANI^{*3}, Qiang YU,
Masaki SHIRATORI and Takeshi AKAI^{*3} Faculty of Engineering, Yokohama National University,
79-5 Tokiwadai, Hodogaya-ku, Yokohama-shi, Kanagawa, 240-8501 Japan

As the shrinkage and integration of electric devices, an interfacial fracture between thin films with several nanometers becomes most important. This paper aims that the mechanism of damage process along the interface between multi-layered films during nanoscratch tests. Using the edge of indenter of Berkovich type, nanoscratch test was conducted in sub-micron films of $\text{Si}_3\text{N}_4/\text{Cu}/\text{TaN}$ fabricated on silicon substrate. Initiation of damage takes place near the $\text{Si}_3\text{N}_4/\text{Cu}$ interface which has poor interfacial strength before fracture of Si_3N_4 . Damaged spot appears under the scratched line and its size is within several nanometers. Measured critical values in nanoscratch tests and three dimensional non-linear finite element analysis reveal that shear stress concentration appears backward the indenter and it agree with the behavior of spot-like damage area from observation by means of microscope qualitatively. In order to examine the validity of damage mechanism, another nanoscratch test in the opposite direction of scratch was carried out. The value of critical load takes the larger one than that in the original test due to the difference of the shape of indenter, but the stress analysis reveals that initiation of spot-like damage takes place when the values of peak stress acting on the interface reach the same in both tests.

Key Words: Micromechanics, Material Testing, Delamination, Finite Element Method, Reliability, Thin Films, Nanoscratch Test, Interfacial Damage, Advanced LSI

1. 緒 言

現在, LSI 配線に代表される電子デバイスの多くが, 基板上に多数の材料を薄膜として積層させた薄膜積層体であり, 性能の向上や小型化などが実現されている. 微細化とともに, 異材間の変形のミスマッチに起因した界面はく離が信頼性の上で大きな問題となっており, 界面強度を定性的または定量的に評価する手法が提案されている⁽¹⁾⁻⁽⁵⁾. 特に, 膜を引っ掻いて損傷したときの荷重を測定するスクラッチ試験⁽⁶⁾⁻⁽⁸⁾は, 汎用性が高く広範囲で用いられている手法の一つである. しかし, 評価値に表面の破壊や膜の非線形挙動を含んでいるため, 定量的な界面強度評価には問題点が多い. 従来, スクラッチ試験は耐熱コーティング皮膜などの密着性の高い単層膜に対しての特性評価などに用いられてきた^{(6),(9)}. 半導体デバイスなどにおいては相対的に界面

強度が低い場合が多く, また多層構造であるため従来のスクラッチ評価手法をそのままサブミクロンサイズ of 多層膜に適用することは難しい. スクラッチ過程において, 薄膜表面は接触・摩擦を含め多数の非線形現象が混在する. また, 実際の対象とする界面における損傷(はく離)等の検出も極めて困難であることからその損傷メカニズムについて体系的に検討されている例は皆無である.

本研究では, 多層サブミクロン薄膜のナノスクラッチ試験における損傷機構を解明することを目的として, 実際の LSI 配線用多層薄膜を対象としてナノスクラッチ試験を行い, 内部に発生する損傷過程を観察した. とくに, 表層膜に透明な保護膜(Si_3N_4)を有する試料を対象とすることによって, スクラッチの過程において内部に発生する損傷を観察することができる. そこで, 界面近傍に発生する損傷挙動を観察するとともに, 圧子および多層膜をモデル化した3次元弾塑性FEM解析を行い, 着目界面近傍の応力・ひずみ分布を求め損傷メカニズムについて検討した.

* 原稿受付 2004 年 10 月 5 日.

^{*1} 正員, 横浜国立大学大学院工学研究院(〒240-8501 横浜市保土ヶ谷区常盤台 79-5).^{*2} 横浜国立大学大学院工学府.

E-mail: shibu@swan.me.ynu.ac.jp

2. ナノスクラッチ試験

2.1 試験方法 スクラッチ試験は、大別すると負荷方法によって一方向に引っかく単純負荷試験^{(8),(9),(11)}や振動圧子を用いる方法^{(7),(10)}などが開発されている。いずれの試験も、薄膜の基板に対する界面特性を定性的に評価する点においては優れた手法であり広く用いられる。また、はく離を含め損傷の検出法としては(i)負荷荷重(垂直荷重や摩擦荷重)の急変点⁽⁶⁾⁻⁽⁸⁾、(ii)AEによる検出^{(11),(12)}(iii)表面観察⁽⁹⁾などが挙げられる。サブミクロン以下の薄膜については膜厚の微小性に起因して(i)や(ii)の手法は膜の破壊とはく離発生を分離することが極めて困難であり、表面観察により損傷を検出する場が多い。本研究では、損傷過程のメカニズムの解明を目的として、負荷過程が単純な押し込み型のスクラッチ試験を採用するとともに表面観察により損傷発生を評価した。図1は、ナノスクラッチ試験の概要を示す。先端の局率半径の小さい圧子に負荷を加えながら試料に対して水平方向にスライドさせることで表面近傍に損傷を発生させる。スクラッチ過程における押し込み変位および負荷量を測定し、試験後の表面観察により損傷発生点を決定する。

2.2 供試材および試験方法 供試材の模式図を図2に示す。実際のLSI配線と同様にシリコン基板上にバリア膜としてTa₂N₅が製膜されており、その上にCu(金属配線)、 Si_3N_4 (保護膜)が積層されている。 $\text{Si}_3\text{N}_4/\text{Cu}$ 界面の異材間のミスマッチが大きく、最弱界面となっておりはく離はこの界面近傍で発生する場が多い⁽⁵⁾。保護層である Si_3N_4 は、透明であり銅表面における損傷を確認することができる。また、表面層が比較的に硬い材料であるため、内部の損傷に表面の摩擦や破壊が及ぼす影響を抑制することが期待できる。インデントーションを用いたはく離発生試験などにおいても、硬

Fig.1 Schematic illustration of nanoscratch system with an indenter of Berkovich type.

Fig.2 Schematic illustration of cross-section of tested material

Fig.3 Testing apparatus for nanoscratch test.

質薄膜を積層させることにより非線形挙動の影響を軽減させることが界面物性評価に有効であることが報告されている^{(4),(8)}。

試験は、室温・大気中で実施した。図3は、試験装置(MTS Systems Corporation製 Nano Indenter XP)を示す。ナノスケールの変位を精密且つ連続的に測定する為に、除振台の上に設置されるとともに周囲も防振壁に覆われている。圧子は図1に示す Berkovich 型圧子を用い、先端局率半径は約 50nm である。圧子における負荷荷重および変位を連続的に記録することが可能であり、分解能はそれぞれ 1nN, 0.002nm である。スクラッチ距離を $L=200\mu\text{m}$ 、最大荷重 $P_{\text{max}}=1\text{--}5\text{mN}$ として一定速度(1, $10\mu\text{m/s}$)で圧子をスライドさせた。また、圧子の非対称性を利用して図1に示すように異なるスクラッチ方向($\theta=0, \pi$)について試験を実施した。試験後、スクラッチした面をマイクロ스코プ(キーエンス VH2250, $\times 2500$)で観察を行い、損傷の有無を確認し移動距離から損傷発生時の荷重 P_c を算出した。

3. 結果と考察

3.1 ナノスクラッチ試験における内部損傷 図4は、 $P_{\text{max}}=5\text{mN}$, $dL/dt=10\mu\text{m/s}$ ($\theta=0$)のときの初期におけるスクラッチプロファイルを示している。横軸が、スクラッチ距離 L 、縦軸が測定された押し込み深さを表

Fig.4 Scratch profile.

Fig.5 Interfacial damage due to nanoscratch by means of microscope.

している。負荷開始より単調に押し込み深さは増大している。 $L=50\mu\text{m}$ 近傍において、若干深さが不連続に変化する点が認められるがその変化量は小さく、荷重に大きな変化は見られない。

図5は、垂直負荷速度 $dP/dL=0.25\text{ mN/s}$ のときのスクラッチ痕のマイクロスコープ写真を示す。従来の臨界荷重値として定義される点よりもかなり初期の段階 ($P_c=0.44\text{ mN}$) でスクラッチ痕の直下に局所的な損傷が認められる。そこで、大気中において長時間放置後再度観察を行ったところ、損傷は銅特有の赤褐色を有していた。これは内部の Cu 薄膜が酸化したものであり、局所的な損傷は $\text{Si}_3\text{N}_4/\text{Cu}$ 界面近傍において発生していると考えられる。また、最初の損傷が発生した近傍においては、 Si_3N_4 膜において表面クラックの発生は認められなかった。本研究においては、最初に局所損傷が現れた位置における荷重を損傷発生荷重として定義して、そのメカニズムについて検討する。

図6は、損傷発生荷重の結果をプロットしたもので

ある ($\theta=0$)。横軸は最大負荷荷重値を示す。各試験条件において、臨界荷重値のばらつきは比較的小さく10%以内であった。また、 $\theta=0$ においてはスクラッチ速度が臨界荷重に及ぼす影響は小さい。すなわち、 $\theta=0$ の場合スクラッチ過程における破壊の時間依存性は小さい。押し込み速度が増大するとともに、発生荷重は減少しているがその差は約20%であり負荷速度の変化に比べると小さい。また、 P_{max} が2 mN 以上では臨界荷重値の変化も小さくなっており収束する傾向が見られる。図7は、 $\theta=\pi$ の場合の臨界荷重を示す。スクラッチ方向が $\theta=\pi$ の場合の方が、 $\theta=0$ の場合に比べて発生荷重はピーク荷重が大きい場合は約2倍以上大きくなっている。これは、 $\theta=0$ の場合圧子稜線部がスクラッチ方向と一致しており、高い応力集中が発生する為であると考えられる。この場合においても、低スクラッチ速度 ($1\mu\text{m/s}$) で臨界荷重の収束傾向が認められる。これは、両試験において垂直負荷速度 dP/dL が小さくスクラッチ速度が大きいとき、十分に圧子と表面が接触し

Fig.6 Critical load ($\theta=0$). Fig.7 Critical load ($\theta=\pi$).

Fig. 8 Analysis model.

ていないことが考えられる。したがって、本試験では低スクラッチ速度かつ適切な押込み荷重速度において、スクラッチ速度や押し込み速度の影響は小さい。

3.2 3 次元弾塑性応力解析による損傷過程の検討 スクラッチ試験における損傷過程のメカニズムを解明するために、3次元弾塑性解析を行った。図8は、解析モデル($\theta=0$)を示す。圧子-膜表面接触部近傍の局所領域($10 \times 9 \times 4.5 \mu\text{m}$)を対象として1/2領域についてモデル化している。圧子上面において垂直方向変位を拘束し、多層膜試料の底面において水平方向変位を拘束した。試料の底面において垂直荷重 P を表面の圧力として負荷を加えると同時に圧子上面に水平方向変位 u を負荷している。解析は汎用非線形有限要素コード Marc を用いた。用いた要素は8節点1次要素を用いており、要素数、節点数は13504、15588である。Ta₂N層については、その影響が小さく解析においては考慮していない。一般に、スクラッチ試験においては水平方向のスライド量が大きくそのまま解析を行うと規模が大きくなり非常に計算負荷が増大する。そこで、本研究においては以下のように2段階で負荷を加えた。まず、発生荷重値(発生時の250 nm手前)近くまで負荷を加える。その後、損傷発生荷重値まで負荷を加えた。このとき、1段階目の負荷荷重値は実験結果より算出した。用いた要素の寸法は接触部近傍においては50 nmとした。解析においては、要素の大変形を考慮しており、接触部近傍の大きな幾何学的変形に対しても安定的に解析することが可能となっている。圧子と表面の接触部における摩擦は考慮していない。表1は、各材料の材料物性を示している。 Si_3N_4 、Cu膜については弾完全塑性体、その他の材料は等方弾性体として解析を行った。

Table I Material properties

Material	Young's Modulus E [GPa]	Poisson's ratio ν	Yield stress σ_y [MPa]
Si_3N_4	304	0.27	4000
Cu	130	0.34	440 ⁽¹²⁾
Si	170	0.3	
Indenter	1143	0.2

(a) τ_{xy} (b) γ_{xy}

Fig. 9 Contour maps of shear stress and plastic strain near the indenter.

Cuの降伏応力がバルク材の値に比べて高めとなっているが、サブミクロンCu薄膜(膜厚400 nm)のナノインデンテーション試験から得られる値を文献値より採用している⁽¹³⁾。また、 Si_3N_4 薄膜については、インデンテーション試験で得られた硬さの1/3の値を用いた。他の膜の物性値については文献値より得られたものを用いている⁽¹⁴⁾。

解析において、臨界荷重時の押込み量は約50 nmであり、これは実験における押込みプロファイル(図4)とほぼ一致している。図9(a)は、スクラッチ試験において発生したせん断応力 τ_{xy} 分布($\theta=0$)を示す。図は対称面よりみた等高線図となっている。 Si_3N_4 膜内部において、

高い応力集中が現れている。とくに、 $\text{Si}_3\text{N}_4/\text{Cu}$ 界面近傍においては、圧子後方にせん断応力集中が現れている。スクラッチ圧子前方において損傷が発生するとその領域は拡大する場合が多い。すなわち、今回の実験で観察された離散的な損傷は圧子後方における応力場・ひずみ場によると考えられる。図 9(b)は、 $\text{Si}_3\text{N}_4/\text{Cu}$ 界面近傍におけるせん断塑性ひずみ γ_{xy} 分布を示す。ひずみ集中部は圧子接触表面と Cu 膜内部に集中している。この場合、銅膜の内部損傷や表面摩擦による損傷などが考えられるが、集中域が圧子前方で

あることを考慮すると実験で確認された離散的な界面近傍の損傷の要因である可能性は小さい。すなわち、界面近傍の損傷は応力による起因したものであると考えられる。図 10 は界面に接する Cu 側要素内の積分点における応力およびひずみ値を離散的に表示したものである。 τ_{xy} におけるピーク値は、圧子後方のスクラッチライン(中心線)上に現れており、このとき損傷はスクラッチ痕の直下に現れる可能性が高い。また、圧子後方にピーク値が存在することから離散的な損傷が発生し易い。なお、応力集中が認められる領域は約 100

Fig.10 Distribution of stresses and strain near the $\text{Si}_3\text{N}_4/\text{Cu}$ interface in the case of $\theta=0$ (Side of

～150 nm となっており、実験で観察された損傷の大きさとほぼ同程度である。図 10(b)および(c)はそれぞれ界面近傍における τ_{zx} , σ_{yy} 分布を示す。両者とも応力集中域は圧子前方に存在しており、離散的な損傷は発生しにくい。また、 τ_{zx} はスクラッチ痕から少し離れた箇所においてピークが存在している。図 10(d)に示すせん断塑性ひずみ γ_{xy} は、圧子後方部の離れた箇所にひずみ集中部が存在するが、これは解析において初期水平方向変位が 250 nm しかない為に発生したものである。圧子近傍(100～200 nm)においては、ひずみ集中は圧子前方に発生しており、離散的な損傷の要因とはなりにくい。すなわち、今回観察された界面近傍の損傷はせん断応力 τ_{xy} に起因したものであると考えられる。

図 11 は、 $\theta=\pi$ における界面近傍における τ_{xy} 分布を示している。 $\theta=0$ と同様に、圧子後方において応力値は高い値を示している。なお、前方においても比較的応力は高くなっているものの若干圧子後方部のほうが高い。このとき、実験においても同様の損傷が現れていることから、 $\theta=\pi$ においても τ_{xy} による損傷が発生している可能性が高い。

図 12 は、スクラッチ線上における $\text{Si}_3\text{N}_4/\text{Cu}$ 界面のせん断応力成分をプロットしたものである。但し、 $\theta=\pi$ については、方向が反対であるためスクラッチ方向を正としてプロットしている。応力値は Cu 側の積分点より外挿した値を用いている。スクラッチ試験時の圧子の接触形態によらず、損傷発生時の圧子後方における τ_{xy} 応力値はほぼ同程度となっている。これは、負荷形態によらず界面近傍における応力値がある一定の値に達したときに損傷が発生することを示唆しており、界面近傍の損傷に対する抵抗性(強度値)を定量的に評価できる可能性を示している。損傷の発生領域が非常に小さい(1 ミクロン以下)であることを考慮すると、損傷は応力のピーク値が一定の値に達したときに発生すると考えられる。 $\theta=0$ および π の場合においてそれぞれ応力のピーク値は 239 MPa, 241 MPa となっておりほぼ一致している。すなわち、本論文で用いた試料において、解析より得られる $\text{Si}_3\text{N}_4/\text{Cu}$ 界面損傷発生の臨界値 $\sigma_c=240\text{MPa}$ は負荷形態に依らない値となっている。

4. 結 言

ナノスクラッチ過程における多層薄膜界面近傍の損傷メカニズムを解明することを目的として、代表的な LSI 配線用の $\text{Si}_3\text{N}_4/\text{Cu}/\text{TaN}$ 構造の多層膜に対してナノスクラッチ試験を実施するとともに圧子と表面の接触を考慮した 3 次元非線形有限要素法解析より応力・ひずみ場について詳細に検討した。得られた結果は以下

のようにまとめられる。

- (1) ナノスクラッチ試験において、表面の硬質層の影響により膜に大規模な不安定破壊が現れる前に $\text{Si}_3\text{N}_4/\text{Cu}$ 界面近傍において損傷が発生していた。損傷は局所的に発生しておりその領域は 1 ミクロン程度であった。
- (2) 初期損傷発生時の荷重値 P_c は、Berkovich 圧子稜線に沿ったケースではスクラッチ速度および押込み速度の影響は小さい。
- (3) 3 次元 FEM 非線形応力解析より、他の応力成分が圧子前方に集中域が存在するのに対し、せん断応力 τ_{xy} については圧子後方において応力集中が発生する。

Fig.11 Distribution of τ_{xy} near the $\text{Si}_3\text{N}_4/\text{Cu}$ interface in the case of $\theta=\pi$ (Side of Cu)

Fig.12 Distribution of τ_{xy} along the $\text{Si}_3\text{N}_4/\text{Cu}$

- (4) スクラッチ方向を反転することにより圧子の接触形態を変化させた試験においては、稜線に沿って押した場合($\theta=0$)と同様にスクラッチ初期に局所的な損傷が発生した。また、そのときの荷重値は $\theta=0$ の場合に比べて大きくなるが、試験に依らず損傷発生時の FEM 解析より得られるせん断応力 τ_{xy} は約 240 MPa となる。

参考文献

- (1) T. Kitamura, H. Hirakata and T. Itsuji, *Eng. Fract. Mech.*, **70**, 2089-2101 (2003).
- (2) 大宮, 井上, 岸本, 谷中, 伊橋, 材料, **53-8**, 856-861 (2003).
- (3) S. Kamiya, H. Kimura, Y. Yamanobe, M. Saka and H. Abe, *Thin Solid Films*, **414**, 91 (2002).
- (4) A. A. Volinsky, N. R. Moody and W. W. Gerberich, *Acta Materialia*, **50**, 441-466 (2002).
- (5) 遊谷, 鶴賀, 于, 白鳥, 日本機械学会論文集(A), **69-685**, 1368-1373 (2003).
- (6) M. T. Laugier, *Thin Solid Films*, **117**, 243-249 (1984).
- (7) A. Kinbara and S. Baba, *Thin Solid Films*, **63**, 67-73 (1988).
- (8) N. R. Moody, R. Q. Hwang, S. Venka-Taraman, J. E. Angelo, D. P. Norwood and W. W. Gerberich, *Acta mater.*, **46-2**, 585-597 (1998).
- (9) 武藤, 許, 宮下他, 日本機械学会論文集(A), **68-670**, 909-915 (2002).
- (10) A. Kinbara, S. Baba, A. Kikuchi, *Thin Solid Films*, **171**, 93-98 (1989).
- (11) H. E. Hintermann, *J. Vac. Sci. Technol.*, **B2-4**, 816-822 (1984).
- (12) J. Valli, *J. Vac. Sci. Technol. A*, **4**, 3007 (1986).
- (13) A. A. Volinsky, J. Vella, I. S. Adhihetty, V. Sarihan, L. Mercado, B. H. Yeung and W. W. Gerberich, *Mat. Res. Soc. Symp.*, **649**, Q5.3.1 (2001).
- (14) 結城良治, 界面の力学, 培風館(1990).