レーザー技術ノート

GaAs MESFETを用いたピコ秒光検出器

梅田 徳男*・張 吉夫*

(1984年7月17日 受理)

Picosecond Photodetector using GaAs MESFET

Tokuo UMEDA* and Yoshio CHO*

(Received July 17, 1984)

1. まえがき

サブピコ秒からフェムト秒へと超短光パルスの発展には、近年、目をみはるものがある。半導体レーザーにおいては0.58psのパルス発生の報告¹⁾がなされている。しかし、これら超短光パルスを直接観測する手段はまだない。現在、市販されている光検出器*のうち最も速い光応答を示すSP403B (Spectra Physics社製)でさえ、その半値全幅が約70psである。しかも65-70Vのバイアス電圧を必要とする。また一般によく用いられているAPD (Avalanche Photo Diode) の類でも数十Vから百数十Vのバイアス電圧を必要とする。このため、従来の集積回路 (IC) に光回路要素を加えた光電集積回路 (OEIC) にはバイアス電圧が高いため、これらの光検出器は使用不可能となる。

1975年 Austonにより提案・報告²⁾されたSi-光導電型スイッチは、バイアス電圧がIC同様なVであること、構造が非常に簡単であること

等、APDやpin-PDに比べてはるかにOEICに適した構造となっている。以来、Siよりも緩和時間の短いGaAs³⁾やInP⁴⁾等の光導電型スイッチの研究が進められて来た。しかしながら、このスイッチは素子内部に増倍・増幅機構をもたないため光検出器としての応答感度が低い。これらに対し、GaAs MESFET (Metal-Semiconductor-Field-Effect-Transistor) は内部利得と高速応答性をもつために応答感度が高く、また応答の半値全幅が27psを示す高速光検出器の報告⁵⁾もなされている。

このような状況のもとで、我々は先に、GaAs MESFET光検出器が高速・高感度光応答にすぐれ、しかも、バイアス電圧がAPDやpin-PD等に比べてはるかに低いこと等、従来の光検出器と比較して優れていることや、OEICに適した光検出器であることを示した⁶⁾。ここでは、GaAs FETを波長0.8μm以下の光領域で高速光検出器として用いてみようとする方々のために、その実際的な手順の詳細をまとめてみた。

* ストリークカメラなどの光電子流分散形のを除く。

* 大阪大学産業科学研究所 (〒567 茨木市美穂ヶ丘8-1)

* The Institute of Scientific and Industrial Research, Osaka University (8-1, Mihogaoka, Ibaraki, 567)

2. 試料

高速光検出器として用いるFETとしては、それに要求される応答速度から考えて、マイクロ波小電力用のGaAs MESFET、特にXバンド(10GHz帯)以上のものが望ましい。ここで用いたFETはCrドープ半絶縁性GaAs基板に、バッファ層、活性層用のGaAsを気相成長法で形成したウェハーから作製されたXバンド用MESFETである。バッファ層はノンドープ層で厚みは約 $5\mu\text{m}$ 、活性層はSドープで厚みは約 $0.2\mu\text{m}$ 、キャリア濃度 $1 \times 10^{17}\text{cm}^{-3}$ のn-GaAsである。Fig.1にFETの電極配置平面概略図(a)と断面形状概略図(b)を示す。ソース、

Fig.1 Configuration of the GaAs MESFET used. (a) Plan view (b) Sectional side view.

Fig.2 Removal of ceramic cap with a cutter edge.

ドレイン電極は厚さ約 $5000\text{\AA}$ のAu+12%AuGe蒸着のオーミック接触となっているが、ゲート電極はAlでショットキー接触となっている。また電極間隔は図中に示す通りで、ゲート幅は $300\mu\text{m}$ である。尚、このようなFETは一般に市販されているが、FETチップはセラミック等のふたの付いた容器でパッケージされているので、ふたを取って使用する。ふたはFig.2に示すように、カッター刃をあてて軽く叩くと容易にとれる。

3. 検出器マウントの作製

マウント部の作製は大別して次の3つの部分に分けられる。

- i) マイクロストリップラインの作製
- ii) 試料筐体の作製ならびに基板・FETの取り付け
- iii) 測定系の構成

これらについて項目別に述べる。

3.1 マイクロストリップラインの作製

試料として用いたGaAs MESFETは、市販のマイクロ波用のものである。これによって十分な高速応答を得るには、回路構成要素として用いる伝送線路の周波数帯域が広く、かつ半導体素子との接続において寄生素子の影響が少なく、また回路を構成するのが容易なものでなければならない。これらの点でストリップ線路は他の回路に比較してすぐれているため、一般によく用いられる。

マイクロストリップ線路を作製するための方法には各種あるが、我々は次のような方法で作製した⁷⁾。なお、以下ストリップ線路の特性インピーダンスは 50Ω である。

- 1) 厚みが 0.635mm のアルミナセラミック基板(誘電率 $\epsilon_s=9.6$)の両面にCrと $5\mu\text{m}$ 厚以上のAuを順次蒸着する。
- 2) 片面全面ともう片面中央の 0.6mm 幅を、アピエゾンワックス(代替品ピセイン)か写真製版用レジスト(東京応化OMR-83)でマスクする。

- 3) ヨウ素 (5 g), ヨウ化カリ (45g), 水 (50cc) の混液でまずAuを化学エッチングし, よく水洗する。
 - 4) フェリシアン化カリと可成ソーダとを等量混合したものを約5~10倍の水でうすめ, Crを化学エッチングし, よく水洗する。
- 基板の大きさ等は, 線路長 (今回10mm) で決定される。

3.2 試料筐体の作製ならびに基板・FETの取り付け

試料筐体は, FET及びマイクロストリップ線路の固定が主目的である。以下にFETを筐体に取り付け, 筐体を完成させるまでについて述べる。(Fig.3 参照)。

- 1) 真鍮のブロックをアルミナ基板とFETの大きさに合わせて加工する。
- 2) 金メッキを施す (無電解メッキ液: 高純度化学研究所 Au (K-24C))。
- 3) アルミナ基板の全面Auの面を筐体に固定する (Inまたは銀ペースト)。
- 4) OSMコネクタを試料筐体に取り付け, アルミナ基板上のマイクロストリップ線路との間に高周波用チップコンデンサ (村田

製作所: KMCL12) をハンダ付けする。

- 5) Fig.3 (b) に示すように高周波阻止用チョークコイルを含むバイアス回路を接続する。
- 6) 2枚のアルミナ基板の間にFETをネジで固定する。
- 7) FETのゲート及びドレインをマイクロストリップ線路にハンダ付けする。

以上が筐体まわりの作製であるが, ここで注意を要することは, FETのゲート, ドレインのマイクロストリップ線路へのハンダ付時の取り扱いである。FETはゲート部分がショットキー接触であるため静電破壊が生じやすい。このため, まず机の上にアルミ箔等を敷いてアースする。その上にFETと筐体を置き, 温めたハンダごてをコンセントから抜いて線路にハンダ付けする。この際, 筐体のOSMジャックには 50Ω のターミネーターを付けておく。筐体へのFET等の取り付けが終われば微動台へ筐体をネジ止めする。

3.3 測定系の構成

測定回路をFig.4に示す。測定系は, 測定器をはじめとして, 全てを一点アースとして大地接地する。また, インピーダンスの不整合が生じないように 50Ω で統一しておく。バイアス電圧の印加には特に注意を要する。すなわち, ゲート電圧・ドレイン電圧の順で印加し, ドレイン電圧・ゲート電圧の順に切るようにし, 常にゲートバイアスが時間的に最も長くかかるようにする。

測定回路系に使用するケーブルには, RG-142 B/U (TENSOLITE製) などの帯域 20GHz程

(a)

(b)

Fig.3 Mount assembly. (a) Sectional side view (b) Completed mount assembly.

Fig.4 Circuit configuration of the mount. (DC-cut circuit)

度の同軸を用いる。信号検出にはテクトロニクスサンプリングヘッドS-4（立ち上がり時間25 ps以下）を用いた。

4. 光応答の原理

MESFETは、本来、Fig.5 (a)に示す活性層のソース (S) からドレイン (D) に向かう電子流通路 (チャンネル) の導電度を、電子流の流れと直角方向の電界による空乏層で制御する能動3端子素子である。すなわちゲート電圧 V_{GS} でS-D間に流れる電流を制御する。S-D間に全く電流が流れない状態をピンチオフ状態と呼んでいる。

FETを光検出器として用いる場合には、ピンチオフ状態にあるFETのS-D間に光を照射する。光照射によってFET内の活性層に電子・正孔対が生じる。このうち電子はS-D間電

圧 (ドレイン電圧) V_{DS} によりドレイン側へ流れ、正孔は V_{GS} によりゲート側へ流れる。ゲート側へ流れた正孔は、ゲート下の空乏層を収縮させる方向に働く。このため V_{GS} 一定のもとでもゲート下にはチャンネル (ΔA) が生じ、SからDへ電子流が流れる。このためドレイン側での電流を検出すると、照射光に対応した波形が観測できる。これらの原理をFig.5 (b)に示す。

5. 光応答例

2, 3節でFETを高速光検出器として用いるための手順について述べてきた。ここでは、これらを用いて得られた応答例について述べる。

Fig.6 (a) に $V_{GS} = -5$ V, $V_{DS} = 10$ V の GaAs MESFET の光応答波形を示す。照射パルス光には Ar^+ レーザーによりシンクロナスモード同期されたローダミン6 G 色素レーザーを用いた。色素レーザーの波長は約600nm, パルス幅は走査形の光オートコリレータ⁸⁾で観測され半値全幅で約10ps, パルス間隔は7 nsである。図から無入力時には出力がなく、FETがピンチオフ状態にあることを示す。またパルス光照射に対する応答は、半値全幅 (FWHM) で約200 psを示している。光応答の立ち下がり部分は、インピーダンス整合の不完全のため乱れる場合もある。しかしこのような場合には、回路系を微細に調整することにより、同図 (b) に示すように改善することができた。個々のFETによるバラツキもあるので、FETを交換するごとに微細な調整が必要である。また、ゲート幅75 μ mのFETでは同図 (c) に示すようにFWHM100 ps程度を得ることもできる。このようにゲート幅を小さくすることで、光応答速度を速くすることができるが、これはソース・ゲート・ドレインの対向電極による容量成分を小さくできるためと考えられる。

6. FET光検出器の問題点

光応答特性を調べている途中で、しばしばFETが絶縁破壊をおこし、使用不能となるのを経験した。この原因を調べるため、測定回路を

Fig.5 (a) Model for illustrating the operation of MESFET. (b) Model for illustrating the operation of light-illuminated the MESFET.

(a)

(b)

(c)

Fig. 6 (a) Responses of the FET with and without light pulse, (b) for a gate width of $300\mu\text{m}$, and (c) for $75\mu\text{m}$.

Fig. 7.に示すものに変えた。Fig. 4に示す測定回路では高速応答成分のみが検出され、DC成分がカットされるからである。Fig. 7の測定回路では、DC分を含む十分おそい応答成分まで検

出することができる。このようにして得られた結果をFig. 8に示す。使用したFETはゲート幅 $75\mu\text{m}$ のものである。これで見るとFig. 6 (a)とは異なり、光応答波形はパルス応答成分 I_{dp} とDC成分 I_{dc} から成ることがわかる。つまり V_{gs} 一定のもとでも、光応答波形は照射光がない場合に比べ浮き上がりが見られ、またこの浮き上がり量は V_{gs} によっても変化することがわかった。この様子を示したのがFig. 9である。ゲートバイアスを深くして行くとDC成分はなくなるが、パルス応答成分も小さくなることがわかる。照射光パワーを大きくすると光応答出力は大きくなるが、DC成分も大きくなるのでFETを壊す恐れがある。このDC成分を生じる原因として、活性層の表面準位あるいはトラップなどの影響が考えられ、これらは個々のFETによりバラツキが多いので注意を要する。

Fig. 7 Another circuit configuration of the mount for retaining the DC component.

Fig. 8 Respose of the FET using the circuit of Fig. 7.

7. おわりに

安価な光検出器としてFETを用いる場合の詳細について述べてきた。市販されているマイクロ波用のGaAs MESFETによっても、マウ

Fig.9 I_{DP} and I_{DC} vs. V_{GS} .

ントの製作を注意深く行なえば、100ps程度のFWHMを示す光応答が得られ、十分、高速光検出器として使用できる。この小文が波長0.8 μm 以下の光領域で、高速光検出器の入手に困難を感じておられる方々の御参考になれば幸である。

最後に、本研究を進めるにあたり、試料を作製・提供していただいた富士通研究所柴富昭洋氏ならびに三菱電機中谷正昭氏に感謝します。

参 考 文 献

- 1) 横山, 伊藤, 稲葉: 信学論 (C), **J67-C-1** (1984), 142—149.
- 2) D. H. Auston: Appl. Phys. Lett. **26** (1975) 101.
- 3) C. H. Lee: Appl. Phys. Lett. **30** (1977) 84.
- 4) F. J. Leonberger and P. F. Moulton: Appl. Phys. Lett. **35** (1979) 712.
- 5) C. Y. Chen, A. Y. Cho, C. G. Bethea, P. A. Garbinski, Y. M. Pang, B. F. Levine and K. Ogawa: Appl. Phys. Lett. **42** (1983) 1040.
- 6) 梅田, 藤原, 張, 張, 松尾: 信学論 (C), **J66-C-4** (1983), 341—342.
- 7) エッチング等については三菱電機・中谷正昭氏との私信による。また線路長, 線幅については浜崎襄二: 信学誌, **52-9** (1969), 1144—1153, 同**52-10** (1969), 1249—1255, 同**52-11** (1969), 1350—1354, または三菱電機GaAs電界効果トランジスタアプリケーションノート参照。
- 8) T. Kurobori, Y. Cho and Y. Matsuo: Opt. Commun. **40** (1981) 156.