単元素半導体シリコン表面の酸化

南 條 淳 二* 野 村 滋**

1. は じ め に

シリコン酸化膜すなわちシリコン不動態被膜が現在最も有効に広く活用されているのは、シリコン集積回路およびその製造工程においてであろう。シリコン集積回路におけるシリコン酸化膜の役割としては、単に表面安定化ばかりではなく、素子間分離や MOS FET†のゲート膜としての活性領域での働きなどが代表例に挙げられる。今日の集積回路における高速化、高密度化、高性能化技術は加速度的に進歩しており、この中で、良質なシリコン酸化膜を形成する技術は集積回路作製プロセスにおける重要で基本的な技術の1つである。特に、VLSI††時代を迎えた単結晶シリコン集積回路の微細化においては、酸化膜の構造、組成をこれまで以上により精密に制御することが厳しく要求されてきている。

シリコン酸化膜の特性と機能の評価では、まず、酸化膜のバルクの性質に関しては組成や構造の均一性、および絶縁耐圧などが問題とされ、次に、デバイスの特性に関連しては、信頼性に大きな影響を及ぼすシリコンと酸化膜の界面(以後、Si/SiO₂と省略する)特性が重要である。

シリコン酸化膜の作製法については、表1に示すように、その生成過程から、シリコン自体を酸化する方法とシリコン酸化物を基板上に堆積させる方法に大別される。前者の方法は、シリコンと酸化膜界面が最初の基板の表面よりも結晶の内部に向かって酸化膜成長と共に移動するため、表面の問題や不純物汚染の問題が少ない。しかし、シリコンと酸化膜の遷移領域における原子結合の不連続性や原子の過不足等の問題を有している。一方、後者の堆積法はシリコン酸化物等の絶縁物を低温で速い成長速度で堆積できる長所を有している反面、基板の最初の表面状態に大きく影響される Si/SiO₂ 界面に関する

問題をかかえている。夫々の方法は、デバイス作製プロセスと酸化膜の果す役割と目的に応じて使いわけされている。しかし、集積回路の作製工程で一般的に使われているのは、質的に多くの利点を有している高温酸化法である。この方法では、シリコン基板そのものを 1373 K (1100°C) 付近の電気炉に挿入し、そこへ酸素や水蒸気等を流して酸化反応を行なわせて酸化膜を生成させる。したがって、作製工程および装置が複雑で高温を用いることによる経済的な問題の外に、酸化過程における不純物の再分布、偏析、Si/SiO₂ 界面における不可避的な熱歪

表1 シリコン酸化膜の形成法。

酸化法	高温酸化	乾燥酸素中, 湿った酸素中, 水蒸気中
	低温酸化	高圧酸化, 加速酸化
	陽極酸化	湿式, ブラズマ
堆積法	CVD 法*	Si (RO) ₄ の熱分解
		SiH ₄ の酸化
		SiX ₄ の加水分解
		HF による移送反応
法	PVD 法**	スパッタ法
		蒸着法

* CVD 法 (Chemical Vapor Deposition)

** PVD 法 (Physical Vapor Deposition)

† MOS FET (Metal - Oxide - Semiconductor Field Effect Transistor) 金属 - 酸化物 - 半導体の 3 層構造よりなる電界効果トランジスタの略語である。これは、半導体表面のゲート酸化膜(例えば、半導体シリコン基板上の良質な二酸化シリコン膜)を介して電圧を加えると、半導体表面に静電誘導で電荷が誘導されるが、この電荷量を制御することによって得られるトランジスタ増幅作用を利用した電子デバイスである。後で出てくる MIS とは、MOS の O を I すなわち Insulator (絶縁物) に置きかえたもので、上記酸化物を他の絶縁物、例えば、Si₃N₄、Al₂O₃ などを用いた構造のデバイスである。

†† VLSI (Very Large Scale Integration) 超大規模集積回路の略語で、素子数が 1 チップ当たり 10⁵ 個以上を有する集積回路である。1 本の線幅が 1 μm あるいはそれ以下の超微細回路である。

* 室蘭工業大学助教授; 電子工学科

** 室蘭工業大学教授; 電子工学科

Surface Oxidization of Semiconducting Silicon; Junji Nanjo, Shigeru Nomura (Muroran Institute of Technology, Muroran)

Keywords: integrated circuit, passivation, anodic oxidation, hydrogen annealing, silicon dangling bond, stoichiometric SiO₂, surface density

1985 年 5 月 17 日受理

の物性面での諸問題をかかえている。

現在は、VLSI を実現し維持するための製造プロセスの低温化があらためて見直されており、新しい酸化技術の開発が強く要請されている。現在のところ、低温酸化技術の方策として高圧酸化やプラズマ酸化技術が実用化を目差して研究されている⁽¹⁾⁽²⁾。しかしこれらの方法も複雑な装置とある程度高温が要求される。

また、大面積・低価格化太陽電池を初めとして、画像情報や能動デバイス等多方面の分野で応用され出した水素化成非晶質シリコンでは、低温 (723 K (450°C) 前後) で水素が解離し、材料そのものが不安定となるので、単結晶シリコンに適用されている高温酸化の技術を使うことができない。これまで報告されている水素化成非晶質シリコンデバイスにおいて用いられている絶縁膜は、すべて堆積法で行なわれている⁽³⁾⁻⁽⁶⁾。この堆積法は、単結晶シリコンで十分に研究されているように界面特性の問題をかかえており、また、堆積法は比較的高温を必要とするため、まず、絶縁膜を堆積した後、その上に水素化成非晶質シリコンを堆積しなければならない、プレーナ集積技術が適用できないという難点もある。

また、III-V 族化合物半導体に代表される高速デバイスやオプトエレクトロニクス分野に応用されている次世代を担う新機能電子材料は、高温プロセスに耐えられない性質を有しており、ただ単に単結晶シリコン集積回路だけでなく他の新機能材料に対しても低温酸化の技術開発が時代的要求となっているのが現状である。

この観点において、ここでは、最近著者らが開発した低温プロセスである湿式陽極酸化法について、特に、単結晶シリコン酸化膜の基礎的な酸化機構を主体に述べ、他の方法で形成された酸化膜の物理的や化学的並びに電気的な諸性質を比較し評価を行なう。

この電気化学的な陽極酸化法は、室温において電氣的に正確に電流が流れる部分だけを選択的に酸化できるといふ大きな特徴を有している。本稿の終りにおいては、この方法によって形成された酸化膜を MIS 形太陽電池の薄膜絶縁層や MOS FET のゲート膜に適用してそのデバイスの特性評価を行ない、陽極酸化技術の半導体デバイスへの応用の可能性に関する検討を述べる。

2. 陽 極 酸 化

電気化学的な陽極酸化は、電解液中に陽極としてシリコン単結晶を、対向電極として白金電極を浸漬し、両極間に通電することにより、シリコン電極表面にシリコン酸化膜を形成する。酸化反応は室温で進行し、電氣的に制御できて再現性がよい。この方法には定電圧法と定

電流法があり、前者は緻密な酸化膜の形成が行なえるが、厚膜が得られない、後者は厚膜が得られる反面、酸化膜の緻密性に欠ける性質がある。これらの方法によってアルミニウムやジルコニウム、タンタル等数多くの金属酸化膜が古くから電子材料を初めとして各方面で活用されているが、最近では、アルミニウムの酸化がこれらに加えて厚膜集積回路の基板や集積回路における一部選択酸化に用いられている⁽⁶⁾⁻⁽⁸⁾。

シリコン単結晶の陽極酸化に関しては、Schmidt や Duffek, Revesz らによって 1960 年代前後に研究がなされていたが、今日のシリコン集積回路に用いられているような良質な特性を持った酸化膜が得られなかったため、その後、研究は殆どなされていなかった⁽⁹⁾⁻⁽¹²⁾。1976 年、Cook は、プレーナ集積回路における高密度化を目的とした素子間分離に陽極酸化プロセスを応用し、成功をおさめている⁽¹³⁾。

シリコン陽極酸化反応は印加した電流と電圧、酸化種として電解液中に最初から存在するまたは酸化過程で生成するわずかの水が重要な役割を果たすことがすでに詳細に調べられている⁽¹⁰⁾⁽¹¹⁾⁽¹⁴⁾⁻⁽²⁰⁾。電解液として代表的なものにテトラヒドロフルフリルアルコール、N-メチルアセトアミド、エチレングリコール、濃硝酸、濃リン酸等があげられるが、最近、VLSI 用の薄くて良質な酸化膜形成には、後二者が有望視されている⁽²¹⁾。本稿では、電解質に硝酸カリウムを含む市販の無水エチレングリコールを電解液として用いた結果について述べている。

3. 陽極酸化による単結晶シリコン酸化膜の形成とその後の低温処理

用いた試料は、単結晶シリコンウエハーでその面方位は (111) であり、伝導形は P および N である。酸化膜を形成する側の試料表面は、粒径 1 μm のアルミナ粉末で振動研磨された後、トリクロルエチレンとメチルアルコールを用いて脱脂処理を施し、その後、硝酸、フッ酸、酢酸の混合溶液中で鏡面仕上げした。試料の裏面はアルミニウムを真空蒸着してオーム性接触を得た。陽極酸化は、最初、定電流法で所定の膜厚まで酸化膜を形成し、引き続き膜の緻密化と界面特性の改善を目的に定電圧法に切り換えて行なった。N 形試料の陽極酸化においては、陽極電流がシリコン表面の電位障壁に対して逆方向であるため酸化反応を進行させるためには、Si/SiO₂ 界面へ少数キャリアである正孔の供給が必要であり、そのために酸化時に 60000 lx の白色光を試料表面に照射した。

図 1 は、定電流陽極酸化におけるセル電圧と酸化時間の関係を示したもので、セル電圧は、酸化開始直後急峻

図1 定電流陽極酸化法による酸化時間とセル電圧の関係。

図2 陽極酸化電圧と膜厚の関係⁽¹⁸⁾。

に立ち上り、短い平坦部を経てやがて酸化時間と共に直線的に増加する。この直線部分のセル電圧の増加率は電流密度に比例する。エリプソメトリー法による酸化膜厚と形成電圧の関係を図2に示した。ここで、形成電圧とは、図1において最終酸化膜形成電圧から酸化開始直後の立ち上り電圧を差し引いた値と定義する。これより、酸化膜の形成率は 0.53 nm/V で、屈折率が 1.49 であることが判明した。N形試料の場合、酸化中に光照射を行なうとP形試料の場合と全く同様な酸化の振舞いをする事が認められた。しかし、暗中においてもある一定の酸化時間後に酸化膜の形成が行なわれることが見い出されている。これは、図3に見られるように、酸化過程でアバランシェや酸化膜のトラップ単位が関与していると考えられる試料自身の青白い色の発光現象が生じ、これにより生成した正孔が酸化反応に寄与しているものと考えられる⁽⁹⁾⁽¹⁶⁾⁽²²⁾⁻⁽²⁴⁾。この発光機構と酸化過程の詳細は別に報告中であるので、ここでは省略する。同図では、参考のために a-Si:H 膜の陽極酸化における発光現象も掲げている。発光が試料の端部から発し始めて全面に広がるのは、単結晶でもアモルファスでも同じであるが、全面

図3 シリコン陽極酸化時に観察される発光現象の時間変化の様相⁽²³⁾。

に広がるまでの時間は、単結晶よりもアモルファスシリコンの方が長くなる。これは、アモルファスシリコン中には欠陥が多く、この材料欠陥部に電束が集中することによると考えられる⁽²³⁾⁽²⁴⁾。現在、長谷川らは、この

効果を利用して、アモルファスシリコンや多結晶シリコンの材料欠陥部の選択的不活性化を提言している⁽²⁵⁾。

シリコン陽極酸化膜の as-grown (成長直後の酸化膜) 状態での構造は無定形であるが、結合状態が粗で電気的には絶縁耐圧が $0.7 \sim 0.9$ GV/m ($7 \sim 9$ MV/cm) 程度であり、また、界面単位密度を決定する際の MOS C-V 特性の測定での周波数分散も大きく、物理的・化学的諸特性も他の方法で得られるシリコン酸化膜のものと比較した場合非常に劣っている⁽¹⁸⁾⁽²⁰⁾。そこで、膜質、界面特性を改善する目的で、酸化膜を $723 \sim 873$ K ($450 \sim 600^\circ\text{C}$) の水素中で 3.6 ks (60 min) 間熱処理を施してその効果を調べてみた。

4. 水素中における低温処理後のシリコン陽極酸化膜の評価

水素雰囲気中で 873 K, 3.6 ks 間処理した結果得られたシリコン陽極酸化膜の諸特性を他の方法で形成された酸化膜のものと比較して表 2 にまとめた。

熱酸化膜に匹敵する良質な酸化膜に改善されているのがよく解る。

図 4 は、赤外線吸収特性の 1100 cm^{-1} 付近の Si-O 非

表 2 水素中熱処理後のシリコン陽極酸化膜の諸性質⁽¹⁸⁾。

	陽極酸化 SiO ₂	プラズマ酸化 SiO ₂ ⁽²⁾	熱酸化 SiO ₂ ⁽²⁶⁾
屈折率	1.46	1.46	1.46
赤外線吸収特性 (μm)	9.3	9.3	9.3
P-エッチング速度 (nm/s)	0.5	0.2	0.2
絶縁破壊強度 (GV/m)	$0.7 \sim 0.9$	$0.6 \sim 0.7$	$0.68 \sim 0.9$
誘電率	$3.92 \sim 4.08$	$3.5 \sim 4.0$	3.2
抵抗率 ($\Omega \cdot \text{m}$)	$1 \sim 5 \times 10^{14}$	$0.1 \sim 5 \times 10^{14}$	$10^{13} \sim 10^{15}$

図 4 シリコン陽極酸化膜のアニーリング温度と 1100 cm^{-1} 付近の赤外線吸収ピーク位置の変化並びに半値幅の変化⁽¹⁸⁾。

対称伸縮振動の吸収ピーク位置と半値幅に対する陽極酸化膜のアニーリング温度の効果を示している。これから、シリコン陽極酸化膜は、as-grown 状態では Si_2O_3 形のシリコン過剰組成であったものが、上の熱処理を施すとアニーリング温度の上昇に伴って O/Si 比率が増大し、 873 K 付近では化学量論的組成の SiO_2 になることが判明した。同図において、アニーリング温度に伴って半値幅が減少しているが、これは酸化膜の緻密化と結合歪の減少を意味している^{(18)(26) - (29)}。

図 5 は、陽極酸化膜の as-grown 状態と 723 K アニーリング処理後のシリコン LMM 遷移、酸素 KLL 遷移によって得られたオージェ電子分光分析の測定結果である。同図より、酸化膜のアニーリング処理によって緻密化と Si/SiO₂ 遷移領域の改善がなされていることが分かる。オージェ電子分光分析によるこれらのアニーリング温度との関係を図 6 に示した。同図から分かることは、酸化膜の組成だけを考えると、アニーリングの最適条件

図 5 シリコン陽極酸化膜のオージェ電子分光分析⁽²⁹⁾。

図 6 オージェ電子分光分析によるシリコン陽極酸化膜のアニーリング温度に対する遷移領域の幅並びに膜中の O/Si 比率の変化。

は 873 K であるが, Si/SiO₂ 遷移領域の電気的性質をも考慮するならば, 873 K の後に再び 723 K でアニーリングを施した方がより好ましいことがわかる. 図 4 の赤外線吸収特性に示したように, 873 K でアニーリングした後再び 723 K でアニーリングを施しても酸化膜の組成は 873 K での熱酸化膜に匹敵する状態を保持したままである. 以上, 2つの結果は後述の電気的特性である Si/SiO₂ 界面における界面単位密度のところで重要となるので, そこで再び詳述することにする. アニーリングにより酸化膜の組成や界面特性が変化することとしては, as-grown 状態で膜中に存在していた Si-OH, Si-OH...OH や微量に入り込んでいと考えられる H₂O 分子が一度解離し, その後再結合, 再配列し, 反応が進んだり, また, 反応種のシリコン内部へ向う拡散反応が起っていることなどがあげられる. 同時に, アニーリング雰囲気の水素原子が膜中に入り込んで, シリコン不飽和原子の飽和化に寄与していることも考えられる⁽³⁰⁾⁽³¹⁾.

図 7 は, 得られた陽極酸化膜の MOS C-V 特性が熱処理によりどの様に変るかを示したものである. as-grown 状態のものは大きな周波数分散を示し, 注入型のヒステリシスも明瞭に認められる. アニーリングを施した酸化膜のものは, 周波数分散もヒステリシスも消失している. これは, 界面特性がアニーリングによって改善されたことを示している. この原因は, 前述したように熱処理による酸化膜の化学量論化, 緻密化, 結合歪の減少, 水素原子による不飽和シリコン原子の飽和化, Si/SiO₂ 遷移領域の秩序化並びに酸化膜の電気的諸特性の改善によるものと考えられる.

図 8 は, 図 7 の MOS C-V 特性から求められた Si/SiO₂ 界面の Si 禁止帯内の界面単位密度を示したものである. P 形, N 形両伝導形の試料ともバンド端で $10^{16} \text{ m}^{-2} \text{ eV}^{-1}$ ($10^{12} \text{ cm}^{-2} \text{ eV}^{-1}$) オーダーの単位密度であるが, そこから mid-gap に向かって急激に減少し, mid-gap 近傍では Terman 法⁽³²⁾では解析が不可能な位の高品位な界面状態になっている. ただし, 873 K のアニーリングによ

図 7 シリコン陽極酸化膜の MOS C-V 特性⁽¹⁸⁾.

図 8 陽極酸化 Si/SiO₂ 界面におけるシリコン禁止帯内での界面単位密度の分布⁽²⁹⁾.

って mid-gap 近傍で界面単位密度が増加するのは, Si/SiO₂ 近傍の Si-H 結合の不安定化⁽³³⁾⁽³⁴⁾, と図 6 に示したように, 873 K のアニーリングによる酸化種のシリコン内部へ向う拡散反応に伴う遷移領域の拡大による不飽和原子の増大に起因していると考えられる. 今後, これらについては更に詳細に AES および SIMS 分析で調べる必要があると考えている.

以上を簡単にまとめると, シリコン陽極酸化膜を適当な条件でアニーリングすることにより, 酸化膜の構造, 組成, 結合状態, 電気的特性並びに界面単位密度は熱酸化膜に匹敵する状態が得られ, 現在のところ, その最適化条件は, 水素中で 873 K の後再び 723 K の温度条件で夫々繰り返して 3.6 ks 間ずつアニーリングすることである.

5. シリコン陽極酸化膜の半導体デバイスへの応用

以上述べてきた陽極酸化に引き続く水素中で熱処理を施す低温処理によって得られたシリコン酸化膜を半導体デバイスへ応用し, シリコン陽極酸化技術の半導体デバイス作製への応用の可能性を簡単に述べてみる.

まず最初に, 上記最適化条件によって約 30 nm のゲート膜を有する n-チャネル・エンハンスメント型 MOS FET を試作してみた. 図 9, 10 は, その伝達特性と出力特性である. 図 9 において, ドレイン電流が微小な範囲を除くと 2 乗近似に良く一致しており, $\sqrt{I_D} - V_{GS}$ 直線の V_{GS} 軸上への外挿点を閾値電圧とするならば, その値は 1.3 V である. また, この直線の傾きから電子の実効移動度を求めると約 $90 \text{ cm}^2/\text{V}\cdot\text{s}$ の結果が得られた. この値は, 一般に市販されているものと比較すると可成り小さいが, この原因は, Si/SiO₂ 界面近傍の平滑性が悪く, 電子がドレインとソース間を走行中に衝突散乱が起ることによって考えられるが, 現在のところ未だ明確な解釈がなされていない. 一方, 出力特性においては, ドレイン電流がゲート電圧により十分制御されており, かつ, ドレインとソース間電圧が小さい範囲でドレイン電

図 9 ゲート膜にシリコン陽極酸化膜を用いた MOS FET の入力特性⁽³⁵⁾。

図 10 シリコン陽極酸化膜をゲート膜に用いた MOS FET の出力特性⁽³⁵⁾。

流が急激に立ち上がっていること、ドレインとソース間電圧が増大してドレイン付近のキャリアが減少して高抵抗領域が形成されることによるドレイン電流の飽和に至るまでの形状は非常に良好である。

次に、低温陽極酸化技術を用いた MIS 型太陽電池の作製に適用してみた。MIS 型太陽電池の絶縁層は 2~3 nm の緻密で電気的に優れた薄膜が必要である。本稿では、この膜厚制御の都合上、初期電流密度を制限する定電圧法によって酸化膜を形成した。

図 11 は、60000 lx の照射下での上記薄膜絶縁層を有する MIS 型太陽電池の光電流 - 電圧の関係を示したものである。Schottky 障壁型太陽電池の短絡光電流とほぼ同程度の値を保ちながら、開放電圧が Schottky 型太陽電池の 350 mV から 520 mV に増加しており、シリコン陽極酸化膜が MIS 型太陽電池の効率改善に非常に

図 11 シリコン陽極酸化膜を用いた MIS 型太陽電池の光電流 - 電圧特性⁽³⁶⁾。

図 12 シリコン陽極酸化膜を用いた MIS 型太陽電池の暗における $\ln I$ -V 特性⁽³⁶⁾。

有効であることが分かった。図 12 は、暗における順方向 $\ln I$ -V 特性である。この特性から、MIS 型にすることによって理想因子 n 値とシリコン表面の電位障壁の高さが増大したことが、開放電圧 V_{oc} を増大させた原因となっている。

以上、2 種類のデバイスの活性領域に用いられるシリコン酸化膜を陽極酸化法で形成し、その諸特性を調べた結果、著者らが開発した低温熱処理を付加したシリコン陽極酸化技術は半導体デバイスに対して十分に応用が可能であることが判明した^{(35) (36)}。

6. ま と め

集積回路を初めとして半導体デバイスに用いられているシリコン酸化膜は、それが単に表面安定化のためばか

りではなく、不純物拡散源や素子間分離、ゲート膜など多様な方法で利用され、それらの酸化膜の性質や界面特性などに要求される条件は非常に厳しい。特に、VLSI の高密度化、大面積化に伴って酸化膜はより薄く均質で、大きな絶縁耐圧を有するものを、これまで一般に行なわれてきた高温酸化とは異なった、できるだけ低温で形成する技術の開発が待たれている。

著者らがこれまで研究してきて、今回、この紙面で述べた陽極酸化機構を取り入れた低温プロセスによるシリコン酸化膜の形成技術は、これまでほとんど他で研究されてこなかった新しい技術である。この方法は、プロセス中に溶液を用いる難点を有しているが、形成された酸化膜の構造、組成、電気的諸特性、界面状態は高温酸化で得られる膜のそれらに匹敵するものであり、半導体デバイスへの応用も可能である。一人でも多くの読者がこの結果に関心を抱いていただければ幸いである。

最後に、本研究を進めていく上で長年の間ご指導下さいました元室蘭工業大学電子工学科 原 進一教授、北海道大学工学部 長谷川英機教授、大野英男助教授にこの紙面をおかりして謝意を申し上げます。

文 献

- (1) R.J.Zeto, K.O.Korolkoff and S.Marshall: Solid State Technology, July, (1979), 62.
- (2) V.Q.Ho and T.Sugano: Proceeding of the 11th conference on Solid State Devices, Tokyo, (1979); Japan. J. Appl. Phys., **19**(1980), 103.
- (3) A.Madan, J.McGill, W.Czubatyj, J.Yang and S.R.Ovshinsky: Appl. Phys. Lett., **37**(1980), 826.
- (4) M.Matsumura, H.Hayama, Y.Nara and K.Ishibashi: IEEE Electron Device Letters, EDL-19(1980), 182.
- (5) T.Kodama, N. Takagi, S.Kawai, Y.Nasu, S.Yanagisawa and K.Asama: IEEE Electron Device Letters, EDL-3(1982), 187.
- (6) 浅原照三, 上田重朋, 佐藤正雄, 長坂秀雄, 松永正久, 向 正夫: “陽極酸化” 金属表面技術協会編, 朝倉書店, (1969), 303.
- (7) 永山政一, 高橋英明, 甲田 満: 金属表面技術, **30**(1979), 438.
- (8) 鴨志田元孝: 電気化学, **44**(1976), 491.
- (9) P.F.Schmidt and W.Michel: J.Electrochem. Soc., **104**(1957), 230.
- (10) E.F.Duffek, C.Mylroie and E.A.Benjamini: J.Electrochem. Soc., **111**(1964), 1042.
- (11) E.F.Duffek, E.A.Benjamini and C.Mylroie: Electrochemical Technology, **3**(1965), 75.
- (12) A.G.Revesz: J.Electrochem. Soc., Solid State Science, **114**(1967), 629.
- (13) B.Cook: Electronics, Nov.13(1975), 109.
- (14) J.Kraitchiman and J.Oroshnik: J.Electrochem. Soc., Solid State Science, **114**(1967), 405.
- (15) K.H.Beckman and N.J.Harrick: J.Electrochem. Soc., Solid State Science, **118**(1971), 614.
- (16) 森田孝夫, 南條淳二, 野村 滋, 原 進一: 電気化学および工業物理化学, **45**(1977), 704.
- (17) 南條淳二, 野村 滋, 原 進一: 同上, **47**(1979), 48.
- (18) 南條淳二, 山本秀和, 沢田孝幸, 長谷川英機: 同上, **51**(1983), 440.
- (19) 井上泰一, 南條淳二, 野村 滋, 原 進一: 室工大研報(理工編), **7**(1970), 37.
- (20) R.M.Burger and R.P.Donovan: *Fundamentals of Silicon Integrated Device Technology*, Vol.1, Prentice-Hall Inc., (1967), 108.
- (21) 三宅秀樹, 塚沢寿夫, 南條淳二, 野村 滋: 第20回応用物理学会北海道支部講演予稿集, B-28(1985), 66.
- (22) W.Waring and E.A.Benjamini: J.Electrochem. Soc., **111**(1964), 1256.
- (23) 山本秀和, 有本 智, 大野英男, 長谷川英機, 南條淳二: 第31回春季応用物理学関係連合講演会予稿集, **30a-V-8**(1984), 474.
- (24) 南條淳二, 松本好朗, 藤岡 弘, 山本秀和, 長谷川英機: 電気化学および工業物理化学, **52**(1984), 362.
- (25) 長谷川英機: 第31回春季応用物理学関係連合講演会予稿集, 31p-P-6(1984), 583.
- (26) W.A.Plinskin and H.S.Lehman: J.Electrochem. Soc., **112**(1965), 1013.
- (27) K.Sato: J.Electrochem. Soc., **117**(1970), 1065.
- (28) E.Ritter: Opt. Acta, **9**(1967), 197.
- (29) 南條淳二, 上西浩幸, 藤岡 弘, 松本好朗, 沢田孝幸, 長谷川英機: 電気化学協会北海道支部第10回研究発表会講演要旨集, (1984), 13.
- (30) 木村洋一, 南條淳二, 山本秀和, 沢田孝幸, 長谷川英機: 電気四学会北海道支部連合大会講演論文集, (1982), 70.
- (31) 南條淳二, 山本秀和, 沢田孝幸, 長谷川英機: 第43回秋期応用物理学会学術講演会予稿集, **30a-S-2**(1982), 481.
- (32) S.H.Sze: *Physics of Semiconductor Devices*, John Willy and Sons, Inc., (1969), 43.
- (33) E.Kooi: J. Appl. Phys. Letter, **9**(1966), 314.
- (34) E.Kooi: IEEE Transaction on Electron Devices **ED-13**(1966), 238.
- (35) 南條淳二, 三宅秀樹, 小林 研, 野村 滋, 原進一: 第10回電気化学協会北海道支部研究発表会要旨集, (1984), 12.
- (36) 南條淳二, 沢田孝幸, 長谷川英機: 第28回春季応用物理学関係連合講演会予稿集, **29a-N-6**(1981), 574.