極微細電極の電気的特性評価 —極微細 W-Al 電極/GaAs の ショットキ特性—

木村 有* 大島知之**

1. はじめに

近年、高速光通信、移動体通信、超高速データ処理システムなどにおいて、より高速でかつ消費電力の小さい半導体デバイスに対するニーズが非常に高まっている。GaAs などのⅢ-V 族化合物半導体は電子移動度が高いことなどから、そのような用途に適しており、国内外を問わず、超高速・超高周波デバイスを目的とした研究開発が盛んに進められている。

化合物半導体デバイスの高性能化のためには、ヘテロ構造の最適化技術が重要であるが、加えて、Si デバイス同様、素子の微細化(スケールダウン)技術が不可欠となる。

本論文では、GaAs MESFET (metal-semiconductor field-effect transistor) のゲート電極の極微細加工技術とデバイスの特性として整流性特性(一般にショットキ特性と呼ばれる)に着目し、寸法微細化の影響について述べる。

2. W-Al ショットキ電極

化合物半導体 FET におけるゲート電極材料としては、Au 系(Au/Pt/Ti など)、Al 系(Al/Ti など)および高融点金属(WSi, Mo など)が知られている。

これらの材料の適用状況をみると、デジタル系イオン注入 FET では従来より主に W 系の高融点金属が用いられており、アナログ系 FET においてもデバイスの信頼性の観点か

ら、熱的安定性が高く、またエレクトロマイグレーション耐性の高い⁽¹⁾高融点金属が、特に半導体との接合界面に用いられるようになってきている。加工プロセスの観点からみると、W 系などの高融点金属はドライエッチングが可能であり、極微細デバイスのゲート材料に適している。耐熱性ショットキ金属としては、WSi, WN, W-Al などが知られている。なかでも W-Al 合金は、1~3% という微量な濃度の Al の添加によって GaAs に対する良好なショットキ特性が得られ、かつ電気抵抗が W 並みに低いという点で優れた材料である⁽²⁾。

図 1 は n 型 GaAs 基板上にスパッタによって形成した W-Al ショットキ電極(長さ 80 μm , 幅 100 μm)のショットキ障壁高さの熱処理温度依存性である。ここで熱処理とは、イオン注入後の活性化アニールに準じたものであり、673~1073 K の温度範囲において行われた。熱処理温度が高いほど、ショットキ障壁高さは高くなる。これはスパッタ時のイオン衝撃ダメージの回復や、Al が GaAs 中に拡散することによって界面に AlGaAs 層が形成されることなども考えられるが、X 線励起光電子分光法(XPS: X-ray Photo-emission Spectroscopy)による分析結果から、Al の添加によって、熱処理後 W/GaAs 界面に存在する酸素量が減少することがわかっており、すなわち金属/GaAs 接合界面に存在する酸化物層の膜厚が小さくなって理想的なショットキ接合に近づくものと考えられる。

なお図中、Al 濃度として 0~3.1% に対するデータを示しているが、1073 K 程度の熱処理温度に対しては、Al 濃度として 1.2% 以上あれば十分であることがわかる。

図 2 は W-Al 合金の比抵抗の W 中の Al 濃度依存性である。Al 濃度が高くなれば W-Al 合金の比抵抗も高くなるが、上述のように 1.2% 程度の Al 濃度であれば、比抵抗は ~0.3 $\mu\Omega\text{m}$ 程度と低いことがわかる。

図 1 W-Al ショットキ特性の熱処理温度依存性。

* 沖電気工業株式会社半導体技術研究所主任研究員
(〒193 八王子市東浅川町550-5)

** 沖電気工業株式会社半導体技術研究所研究員
Electric properties of ultra-fine electrode—Characterization of Schottky contact for ultra-fine W-Al electrode on GaAs—; Tamotsu Kimura, Tomoyuki Ohshima (Semiconductor Technology Laboratory, Oki Electric, Co. Ltd., Hachioji)
Keywords: gallium arsenide, schottky contact, tungsten-aluminum, fine-patterning, Piezo effect
1994年7月30日受理

図2 比抵抗のAl濃度依存性.

図3 レジスト寸法の露光量依存性.

3. 微細 W-Al 電極形成プロセス

半導体デバイスプロセスにおけるパターン微細化は、ホトリソ技術に強く依存している。我々はi線ステップによる位相シフトエッジラインマスク法を採用し、微細パターン形成プロセスに応用した(原理および作成法の詳細は文献(3)を参照)。本方法を用いることによって、図3に示すように0.15~0.3 μm程度のレジストパターン寸法を正確に制御することが可能となる。

半絶縁性 GaAs 基板に対して Si イオン注入(加速電圧 $4.8 \times 10^{-15} J$ (30 keV))を行った後、W-Al 合金をスパッタにより堆積する。次に、上述の位相シフト法を用いて微細なレジスト開口パターンを形成した後、蒸着・リフトオフによって Al 微細ダミーパターンを形成する。続いて、この Al パターンをマスクとして電子サイクロトロン共鳴(ECR: Electron Cyclotron Resonance)プラズマエッチング法⁽⁴⁾によって、W-Al をアンダーカットなく加工する。次に、Al パターンを酸処理によって除去した後、1073 K で 1200 s の熱処理によって注入された Si イオンの活性化を行う。

図4 微細 W-Al パターン.

以上のような方法で形成した W-Al ショットキゲート電極の走査顕微鏡(SEM)写真を図4に示す。ゲート長は0.22 μmである。本工程によって微細なパターンを精度良く形成することが可能である。なお、このようにして形成した極微細ゲート FET のデバイス特性については他の文献⁽⁵⁾を参照されたい。

4. C-V法による微細電極のショットキ特性評価

ショットキ障壁高さの評価方法としては、電流-電圧(I - V)特性から求める方法(I - V 法)と、空乏層容量(C)の電圧依存性から求める方法(C - V 法)が一般的である。しかし、イオン注入によって形成した FET のチャンネルのように、半導体中の不純物(ドナー)濃度が深さ方向に分布する場合は、空乏層容量による評価は難しくなる。

図5 $1/C^2$ の印加電圧依存性.

図5は、上述したプロセスを用いて形成した寸法の異なる2つの電極(0.22 μm および 8 μm)について、C-V法により評価した結果である。すなわち、ショットキ接合における空乏層容量(C)は印加電圧(V)を用いて式(1)で表すことができる⁽⁶⁾。

$$C^{-2} = S^{-2} [2(V_{bi} - V - kT/q) / q\epsilon N_D] \quad (1)$$

ここで、 V_{bi} はBuilt-inポテンシャル、 ϵ はGaAsの誘電率、 N_D はドナー密度である。したがって、 $V-C^{-2}$ の切片から V_{bi} の値を求めた後、式(2)を用いて障壁高さ(ϕ_B)を計算することができる。

$$q\phi_B = qV_{bi} + kT \cdot \ln(N_C/N_D) \quad (2)$$

なお、 N_C は伝導帯の実効状態密度である。

ここで、図5のように $C^{-2}-V$ の関係が線形にならないのは、半導体中のn型不純物濃度が一様でないためである。試みに V_{bi} を求める場合、0.22 μm の電極では直線性を考慮すると、印加電圧の範囲を-1~-1.5 Vとして外挿点を求めることになるが、そのような大きな逆方向の電圧下では接合界面を正しく評価できないものと思われる。

また、電極端部の影響を考えると、半導体の空乏層内における電気力線は電極端に集中するため、特に寸法の小さな(1 μm 程度以下)電極ではその影響が顕著となり、正しい測定が困難と考えられる。

5. I-V法による微細電極のショットキ特性評価

(1) 評価モデル

微細な電極のショットキ特性の評価はC-V法では難しいため、I-V法により評価を行った。I-V法により評価をする際、特に半導体が高濃度にドーピングされている場合や低温では、“Thermionic-field emission(TFE)”電流⁽⁷⁾⁽⁸⁾、すなわち金属/半導体接合におけるトンネル電流成分を考慮したモデルを採用しなければならない。しかし、ここで扱う試料の接合界面付近の不純物濃度は $10^{23} \sim 10^{24} \text{ m}^{-3}$ であり、また測定中の温度範囲が室温付近(253~313 K)であることを考えて、下式のような“Thermionic-emission(TE)”モデル⁽⁶⁾を用いた。

$$I = I_s (\exp(qV/nkT) - 1) \quad (3)$$

$$I_s = SA^* T^2 \exp(-q\phi_B/kT) \quad (4)$$

ここで、 V は印加電圧、 k はボルツマン定数、 T は絶対温度、 I_s は逆方向飽和電流、 S は電極面積、 A^* はリチャードソン定数、 n は理想因子と呼ばれる定数であり、 n が1より大きい場合、ショットキ接合を流れる電流成分としてトンネル電流など、熱電子放出以外の成分の寄与が大きいことを示している。

(2) n 値(理想因子)の評価

図6に電極寸法と n 値の関係を示す。電極形状は、長さ0.21~5 μm 、幅10 μm である。なお以後は、このような電極パターンをFETのゲート電極に見立てて、ゲート長(L_g):

図6 理想因子(n 値)の寸法依存性。

0.21~5 μm)として表現する。

図中、 $[0\bar{1}\bar{1}]$, $[0\bar{1}1]$ のゲート方位についての結果を示してあるが、方位によらずゲート長が小さくなるにつれて n 値は大きくなる傾向がある。これは、電極端部におけるトンネル電流成分の影響によるものと考えられる。また、方位による差もあり、 $[0\bar{1}\bar{1}]$ よりも $[0\bar{1}1]$ 方位のパターンの n 値の方が寸法によってより大きくなっていることがわかる。

(3) ショットキ障壁高さの評価

一般には、ショットキ順方向電流の外挿点として求める逆方向飽和電流 I_s から式(4)を用いて ϕ_B を計算するのが普通である。しかし、極微細な電極では電極寸法(面積)の誤差が計算に大きく影響してしまう。そこで今回は、 $I_s/T^2 - 1/nkT$ (いわゆるリチャードソンプロット)の傾きから ϕ_B を求める方法を採用した。これによって、ショットキ接触面積によらず ϕ_B を評価することができる。

図7は0.21 $\mu\text{m} \times 10 \mu\text{m}$ および 5 $\mu\text{m} \times 10 \mu\text{m}$ の2種類の電極についてリチャードソンプロットを行った結果である。図には、それぞれのパターンについて、ゲート方位 $[0\bar{1}\bar{1}]$ お

図7 リチャードソンプロット。

図8 ショットキ障壁高さの寸法依存性.

よび $[0\bar{1}\bar{1}]$ についての測定結果を示してあるが、各測定点は良く直線上に乗っており、TE 電流モデルによる評価が妥当であることがわかる。

図8はリチャードソンプロットの傾きから得られる ϕ_B のゲート長依存性である。 ϕ_B はゲート長依存性があり、ゲート長が数 μm の領域では方位による差はほとんどないが、ゲート長が短くなるにつれて $[0\bar{1}\bar{1}]$ 方位では正側に、また $[0\bar{1}1]$ 方位では負側にシフトする傾向がある。

(4) ショットキ特性の方位依存性とピエゾ効果

以上のような n 値やショットキ障壁高さなどの特性の方位依存性を理解するためには、GaAsなどIII-V族半導体における「ピエゾ効果」、すなわち、金属/半導体界面の応力により電極端付近に誘起される「ピエゾ電荷」を考慮する必要がある。ピエゾ効果のしきい値電圧などのFET特性への影響については多くの報告があるが⁽⁹⁾、ここではショットキ特性との関連について調べる。

図9は本試料におけるSiイオン注入(加速電圧 4.8×10^{-15} J

図9 ピエゾ電荷の深さ方向分布 (ゲート中央).

図10 ピエゾ電荷の横方向分布 (界面から $0.005 \mu\text{m}$ の深さ).

J(30 keV), ドーズ量 $6 \times 10^{16} \text{ m}^{-2}$)による不純物濃度分布と、Asbeck らの報告⁽¹⁰⁾に基づいて計算したピエゾ電荷濃度の深さ方向分布(電極中央部)について示したものである。ここで、ピエゾ電荷の符号は応力の向きとゲート方位(ここでは $[0\bar{1}\bar{1}]$)によって決まり、実線は負電荷、点線は正電荷に対応している。ゲート長が $1.0 \mu\text{m}$ から $0.2 \mu\text{m}$ と短くなるにつれて、電極下のピエゾ電荷量は大きくなり、イオン注入分布に影響するようになる。

図10は、長さが $1 \mu\text{m}$, $0.5 \mu\text{m}$, $0.2 \mu\text{m}$ のゲート($[0\bar{1}\bar{1}]$ 方位)に対して、それぞれ、電極/GaAs 界面から $0.005 \mu\text{m}$ の深さにおいて計算した空間電荷濃度分布である。なお、図はイオン注入による不純物量(正電荷に対応)とピエゾ電荷量(負電荷に対応)の差分としての電荷濃度をプロットしており、これは実際のキャリア濃度分布に対応するものと考えることができる。図からピエゾ効果の影響は電極端部で強いことがわかる。したがって、ゲート長が短くなると、ピエゾ効果の影響によって電界強度および実効電荷濃度が変調を受けるため、 n 値と ϕ_B がゲート長依存性を示すものと言える。

(5) 鏡像力効果を考慮したショットキ障壁高さ

ピエゾ効果の ϕ_B への影響について鏡像力効果、すなわち半導体中の空間電荷に対応する鏡像電荷の影響でショットキ接合界面での電界強度が大きくなり、ショットキ障壁高さが低くなることを考慮して解析を行った。

鏡像力効果のない場合のショットキ障壁高さを ϕ_{B0} 、ショットキ障壁高さの低下分を $\Delta\phi_B$ とすると、 ϕ_B は

$$\phi_B = \phi_{B0} - \Delta\phi_B \quad (5)$$

$$\Delta\phi_B = \sqrt{\frac{q}{4\pi\epsilon_s}} \sqrt{\epsilon_m} \quad (6)$$

$$\epsilon_m = -\frac{q}{\epsilon_s} \int_0^w N(x) dx \quad (7)$$

と与えられる⁽⁶⁾。

図11 ショットキ障壁高さの寸法依存性 (計算値).

ただし、 x は深さ、 W は空乏層厚さ、 ε_m は接合界面近傍における電界強度の最大値、 $N(x)$ は不純物濃度分布である。ここでピエゾ効果を考慮すると式(7)の $N(x)$ は次式のように表すことができる。

$$N(x) = N_d^+ + N_{\text{piezo}} \quad (8)$$

ただし、 N_d^+ はイオン注入による不純物分布(Gaussian分布を仮定)、 N_{piezo} はピエゾ電荷分布である。本来はピエゾ電荷分布として2次元分布を考えなければならないが、ここでは簡単のため電極端から電極寸法(ゲート長)の1/4および1/2の距離における深さ方向分布(1次元分布)を採用した。また、電極を覆う保護膜の厚さとストレスの値は、それぞれ $0.7 \mu\text{m}$ 、 $2.5 \times 10^8 \text{ N/m}^2$ とした。

図11に $[0\bar{1}1]$ 、 $[01\bar{1}]$ 方位に対する ϕ_B の計算結果を示す。 $[0\bar{1}1]$ 方位では N_{piezo} の符号は負となり、ゲート長が短くなるにつれて ϕ_B は高くなるが、反対に $[01\bar{1}]$ 方位では符号は正となり、 ϕ_B は低くなる。

本計算結果と図8の比較より、微細電極のショットキ特性を理解する上で、ピエゾ効果を考慮することが重要であることがわかる。また、本解析では ϕ_{B0} の値をフィッティングのため 0.107 eV (0.67 eV)としているが、このような解析から ϕ_{B0} を見積もることができる。

6. ショットキ特性を用いた電極寸法の評価

FETのゲート電極のようにサイズが微細化し、また、絶縁膜などによるチャージアップの問題がある場合、SEMによる寸法の測定も難しくなる。そこで、あらかじめショットキ特性の寸法依存性がわかっている場合、それを利用して電極寸法を逆算する方法について検討した。

ϕ_B は経験的に式(9)で表すことができる。

$$\phi_B = C_1 L_g + C_2 \quad (9)$$

ただし、 C_1 、 C_2 はデバイス構造に固有な定数値を表す。したがって式(4)と式(9)を連立することにより、逆方向飽和電流(I_s)の測定値から L_g を求めることができる。

図12に本方法で計算した L_g とSEMで測長した L_g の関係を示す。 $0.16 \sim 0.21 \mu\text{m}$ という微細な寸法領域において、両者の相関はかなり良く、本方法が微細電極の寸法評価に有効

図12 SEMにより測定したゲート長と計算より求めたゲート長の関係。

であることがわかった。

7. ま と め

MESFETにおいてゲート電極のショットキ特性はデバイス性能を決定する重要なパラメータの一つである。本報告では、GaAsに対するショットキ電極の特性について、特にパターン寸法との関連という観点から、電極パターンが微細化されると見えてくる ϕ_B の変化などについて検討した。その結果、特性の電極パターン寸法や方位に対する依存性はピエゾ効果によるものであり、方位によっては ϕ_B を高くすることも可能であることがわかった。また、すでにわかっている ϕ_B の寸法依存性を利用して、他の電極の寸法を求める方法について検討し、有用性を確認した。

デバイスの微細化はさらに進むと考えられる。今後は、電極近傍での電界強度分布や、電極材質のミクロな不均一性などを考慮にいれ、極微細ショットキの特性をさらに詳しく理解することが必要であろう。

文 献

- (1) A. Mogro-Campero: J. Appl. Phys., **53**(1982), 1224.
- (2) H. Matsuura, H. Nakamura, T. Ishida and K. Kaminishi: Extended Abstracts of SSDM, (1984), 379.
- (3) T. Kimura, T. Saito, H. Jinbo, T. Inokuchi, T. Yamashita and Y. Sano: GaAs IC Symp. Tech. Digest, (1991), 281.
- (4) T. Kimura, N. Yamamoto and Y. Sano: EMC Tech. Digest, (1990), 10.
- (5) 木村 有, 大島知之: 信学技報 ED94-70, (1994), 29.
- (6) S. M. Sze: *Physics of Semiconductor Devices*, 2nd ed., Chap. 5, Wiley, NY, (1981).
- (7) C. R. Crowell and V. L. Rideout: Solid-State Electron., **12**(1968), 89.
- (8) F. A. Padovani and R. Stratton: Solid-State Electron., **9**(1966), 695.
- (9) 例えば S-H. Lo and C-P. Lee: IEEE Trans. Electron. Devices, **ED-37** (1990), 2130.
- (10) P. M. Asbeck, C-P Lee, M-C. F. Chang: IEEE Trans. Electron Devices, **ED-31**(1984), 1377.