半導体デバイスの Pin-Point 欠陥解析

株式会社松下テクノリサーチ 藪内 康文 神前 隆 岡野 哲之

Fig. 1 DRAM ウェハ上異物の断面透過電子顕微鏡像.
(a) 全体像と (b) 拡大像.

Fig. 2 集束イオンビーム加工法による断面試料作製法と電子顕微鏡観察の模式図. (a) 加工前試料と (b) 最終加工形状.

半導体デバイスの欠陥解析を Pin-Point で行うために、集束イオンビーム (FIB) 加工による断面試料作製が広く使われるようになってきている⁽¹⁾⁻⁽⁴⁾.

Fig. 1 は、DRAM Si ウェハ上に観察された突起異物の透過電子顕微鏡像である。本デバイスはコンピュータのメモリとして利用されている。断面像から、以下のようなプロセス (主要部) および状況が推察される。

(1) Si 基板に SiO₂ を 300 nm 成膜。

次の多結晶 Si 成膜前に試料表面に約 $\phi 0.8 \mu\text{m}$ のダストが別の場所に付着した。

(2) 多結晶 Si を 250 nm 成膜。

(3) SiO₂ を 200 nm 成膜。

この時点で、ダスト (+ 多結晶 Si + SiO₂) が一旦、剝離し、この場所に SiO₂ 層側から再付着した。

(4) 多結晶 Si のパターン形成エッチング。本来、この場所は多結晶 Si 層まで完全に除去される領域であるが、再付着したダスト異物が保護膜のような働きをした。

(5) BPSG を約 900 nm 成膜。

突起状の異物は、プロセス中のダストが原因で発生したものであり、BPSG 膜上に付着あるいは形成された異物でないことが判明した。

Fig. 2 は透過電子顕微鏡観察用の断面試料作製の模式図である。現在、FIB 法による試料作製は、Fig. 1 のようにサブ μm 精度での特定箇所断面観察に欠かせない有用な手法となってきた。

文 献

- (1) R. J. Young, E. C. G. Kirk and D. A. Williams: Mat. Res. Symp. Proc., **199**(1990), 205.
- (2) K. Park: Mat. Res. Symp. Proc., **199**(1990), 271.
- (3) K. Nikawa: J. Vac. Sci. Technol., B **9**(1991), 2556.
- (4) 藪内康文: 電子顕微鏡, **28**(1993), 119.

DRAM: Dynamic Random Access Memory
BPSG: Borophosphosilicate glass

(1998年8月21日受理)

Analysis of Pin-Point Defect in Semiconductor Devices; Yasufumi Yabuuchi, Takashi Kouzaki, Tetsuyuki Okano (Matsushita Technoresearch, Inc. Moriguchi, Osaka)

Keywords: defect, semiconductor, memory, focused ion beam (FIB)

TEM specimen preparation: FIB TEM utilized: JEOL-4000EX (400 kV)