DRAM 用誘電体 $\text{Ba}_x\text{Sr}_{1-x}\text{TiO}_3$ スパッタ膜の微細構造

九州大学大学院工学研究院材料工学部門 友 清 芳 二*

(現在：株式会社本田技術研究所) 土井良一剛**

九州大学超高压電顕室 田 中 鎧 士***

三菱電機株式会社先端技術総合研究所伊丹 黒 岩 丈 晴****

Fig. 1 平面観察明視野像.
 $X=0.5$, 973 K 成膜.

Fig. 2 断面観察, 明視野像(a)と $g=(111)_{\text{BST}}$ 暗視野像(b).
 $X=0.5$, 973 K 成膜.

Fig. 3 Pt/BST 界面の格子整合性.
 $X=0.5$, 973 K 成膜.

Fig. 4 エピタキシャル成長を示す界面の格子縞.
 $X=0.5$, 1023 K 成膜.

$\text{Ba}_x\text{Sr}_{1-x}\text{TiO}_3$ (BST) は $\text{SiO}_2/\text{Si}_3\text{N}_4$ や Ta_2O_5 に比べて桁違いに大きい比誘電率を有するので次世代 DRAM (Dynamic Random Access Memory) 用キャパシター材料として注目されている。比誘電率やリーク電流値は成膜温度に強く依存する⁽¹⁾⁽²⁾。実用面からは高比誘電率, 低リーク電流値が望ましいが, 薄膜にするとこれらの特性は低下する。特に, 薄膜の比誘電率はバルク材に比べて数分の一に低下する。誘電特性の膜微細構造依存性の解明が待たれている。

Fig. 1 に Pt/ SiO_2 /Si 基板の Pt 上に成膜された BST 膜の平面観察結果を示す。断面観察の結果, Fig. 2 のように BST 粒は下地面に垂直に成長した柱状晶であること, BST 結晶は成長とともに方位が少し変化していることがわかる。界面の高分解能像観察

の結果 Fig. 3 および 4 に示すように, 下地の Pt は膜面が {111} の優先方位を持つ粒子が多く, $(111)_{\text{BST}} // (111)_{\text{Pt}}$, $(001)_{\text{BST}} // (002)_{\text{Pt}}$ の関係を持ってエピタキシャル成長する BST 粒の割合が成膜温度の上昇とともに増加する。

文 献

- (1) N. Mikami: in *Thin Film Ferroelectric Materials and Devices*, Ed. R. Ramesh, Kluwer Academic Publishers, Boston, (1997), p. 44.
- (2) T. Kuroiwa, Y. Tsunemine, T. Horikawa, T. Makita, J. Tanimura, N. Mikami and K. Sato: Jpn. J. Appl. Phys., 33(1994), 5187.

(2001年9月10日受理)

Microstructures of Dielectric $\text{Ba}_x\text{Sr}_{1-x}\text{TiO}_3$ Prepared by RF Sputtering; Yoshitsugu Tomokiyo*, Kazutake Doira**, Eishi Tanaka***, Takeharu Kuroiwa**** (*Faculty of Engineering, Kyushu University, Fukuoka. **Present address: Honda Giken. ***Research Laboratory for High Voltage Electron Microscopy, Kyushu University, Fukuoka. ****Advanced R & D Center, Mitsubishi Electric, Amagasaki)

Keywords: $\text{Ba}_x\text{Sr}_{1-x}\text{TiO}_3$, dielectric constant, DRAM, grain size, epitaxy

TEM specimen preparation: Ar ion milling TEM utilized: JEM-200CX and JEM-2000FX