高位合成ハードウェアの実機における汎用検証環境の構築

千原 悠真 山脇 彰

九州工業大学 工学部 電気電子工学科

1. はじめに

組み込み機器で、処理の高速化と省電力化を達成するには、計算負荷の大きい処理のハードウェア化が有効である。ただし、ハードウェアの設計開発負荷は、製品の市場への早期投入や開発コストの削減にとって無視できない。高位合成⁽¹⁻³⁾はソフトウェアを自動的にハードウェア化する技術であり、ハードウェアの設計開発負荷を大幅に削減しうる。高位合成は対象の処理をハードウェア化するだけで、実機での動作検証を行うにあたって、メモリやディスプレイ、カメラなどのインタフェースに加えて、ホストコンピュータなどとの通信機構を新規に開発する必要がある。つまり、処理だけではなく周辺機器の設計開発も負荷として加わる。

本稿では、周辺機器の設計開発に煩わされず、処理のハードウェア化に特化できるように支援する、高位合成ハードウェアのための実機における汎用検証環境を構築する。そして、実際の動画処理でハードウェアプラットフォームを利用したので報告する。

2. 高位合成ハードウェア向け汎用検証環境

2.1 ハードウェアプラットフォーム

高位合成ツールは、入力ソフトウェアプログラムを自動的にハードウェア記述言語プログラムに変換する。その後は、実環境にあった周辺機器を含んだハードウェアプラットフォームに高位合成ハードウェアを埋め込んで、論理合成、配置配線、回路データ生成を経て、実 FPGA ボードで実機検証が行われる。高位合成の対象となる処理は、画像処理などの計算負荷の高い処理が主である。

それらの特性を考慮して、開発したハードウェアプラットフォームの構成概要を図 1 に示す。ハードウェアプラットフォームは Digilent 社の ZYBO Z7 に搭載することを前提に開発した。OmniVision 社 OV9655 の CMOS カメラが接続可能である。高位合成ツールは Xilinx 社の Vivado HLS を想定している。

高位合成ハードウェアを組み込むにあたって、本ハードウェアプラットフォームに容易に接続できるよう、ラッパー (HLS ラッパー) を用意した。使用者は、高位合成ハードウェアの入出力パラメータに合わせて、ラッパー内部のレジスタを接続するだけで良い。

HLS ラッパーを含めて各種周辺機器はそれぞれ、メモ

図 1 ハードウェアプラットフォーム

リマップドレジスタを備えている。メモリマップドレジスタは、FPGA の組み込みメモリ (BRAM) のインタフェースに適合しており、読み書きともに単純な院フェースになっている。そのため、独自の周辺機器の導入も簡単に行える。

画像処理ハードウェアの動作検証を目視でも行えるよう、ディスプレイ表示機能が備わっている。本プラットフォームでは、ディスプレイ IF の出力先として、HDMI や D-sub15 を選択可能である。

カメラの撮影画像は、カメラ画像の前処理部を介して、オンボードの DDR3 SDRAM に書き込める。前処理部には、グレースケール化や色空間変換などの比較的単純なハードウェア (ハードウェア記述言語による) を組み込める。デフォルトでは、単にカメラから取得したピクセルがそのままメモリに書き出される。

高位合成ハードウェアは、AXI バスを介してオンボード DDR3 SDRAM に読み書きできる。予め画像データをメモリにおいて高位合成ハードウェアの動作を検証したり、メモリ上に更新されるカメラからの撮影画像に対する動画処理を検証したりできる。

2.2 ソフトウェアプラットフォーム

高位合成ハードウェアを動作検証するにあたって、それを含んだ周辺機器の制御を FPGA 組み込みプロセッサのソフトウェアで行う必要がある。それらのライブラリも用意している。

例えば、CMOS カメラに関しては、カメラの初期化、撮影画像を格納するフレームアドレスの設定や 2 つのフレ

ディスプレイの表示
上:カラー画像, 下:二値化画像

図 2 処理前後の画像表示

図 3 動画画像処理の動作検証の様子
Canny エッジフィルタによる輪郭検出

ームメモリを用いた撮影画像のダブルバッファリングの制御などの関数である。

ホスト PC に関してはシリアル通信の関数群，ディスプレイに関しては，フレームメモリの設定や画像表示の制御関数である．図 2 は，ディスプレイ表示ライブラリを使って処理前後の画像を並べて表示した例である．

その他として，ハードウェアとソフトウェアの処理時間を計測するライブラリや，SD カードの読み書きライブラリなども用意している．

3. 適用事例

画像の輪郭を抽出する Canny エッジフィルタを高位合成でハードウェア化し，図 1 のハードウェアプラットフォーム上で動画画像処理した様子を図 3 に示す．Canny エッジフィルタは文献(4)の高位合成向きソフトウェアプログラムを用いている．

パソコンからのシリアル通信で，Canny エッジフィルタをソフトウェア処理した場合，ハードウェア処理した場合で，切り替えることができる．これによって，ディスプレイを介して，目視で，ハードウェア処理とソフトウェア処理のスピードの差を体感できる．

4. おわりに

高位合成ツールを利用すれば，対象となる処理のハードウェア化は容易かつ迅速に行いうる．ただし，実機での動作検証を考えた場合，様々な周辺機器を開発する必要があり，結局，トータルでのハードウェア設計開発の負荷があまり削減できないことになりうる．そのような背景から，本稿では高位合成ハードウェア向けの実機に

おける汎用検証環境を構築した．そして，実際に動画画像処理の動作検証ができることを確認した．

文 献

- (1) R. Nane, V.-M. Sima, B. Olivier, R. Meeuws, Y. Yankova, and K. Bertels, “DWARV 2.0: A CoSy-based C-to-VHDL Hardware Compiler”, In FPL, pp. 619-622. 2012.
- (2) C. Pilato and F. Ferrandi, “Bambu: A Modular Framework for the High Level Synthesis of Memory-intensive Applications”, In FPL, pp. 1-4, 2013.
- (3) A. Canis, J. Choi, M. Aldham, V. Zhang, A. Kammoona, J.H. Anderson, S. Brown, and T. Czajkowski, “LegUp: High-Level Synthesis for FPGA-based Processor/Accelerator Systems”, In ACM FPGA, pp. 33-36. 2011.
- (4) Akira Yamawaki and Seiichi Serikawa: “A Describing Method of an Image Processing Software in C for a High-level Synthesis Considering a Function Chaining”, IEICE Transactions on Information and Systems, Vol. E101-D, No. 2, pp.324-334 (2018.2)