Ar アトム照射を用いた接合によるマイクロプロセッサの欠陥救済方法*

佐々木康彦**, 河野 顕臣**, 堀野 正也**, 宇佐美光雄***, 徳田 正秀***, 田勢 隆***

Defect Rescue Method for Microprocessor, Using Bonding Technology with Ar Atom Bombardment*

Yasuhiko SASAKI**, Akiomi KOHNO***, Masaya HORINO***, Mitsuo USAMI****, Masahide TOKUDA**** and Takashi TASE****

This paper describes an alternative Si circuit chip joining technique and discusses factors affecting bond quality. In this technique, an Ar atom beam is used to sputter-clean surfaces to be bonded. After contaminants on the surfaces to be bonded are removed by Ar atomic beam irradiation, a thin LSI film is bonded to a substrate. The irradiation does not cause electrical damage to the device. Although the clean surfaces are quickly re-contaminated after the irradiation, the LSI can be bonded at low temperature and under light pressure. The joints have a few voids at the interface, but the mechanical and their thermal properties are good enough for electronic devices. This new joining technology offers the possibility of developing a defect rescue method for active device transfer.

Key Words: Ar atom bombardment, thin LSI film, defect rescue method

1. 緒 言

近年、コンピュータの普及及び高性能化に伴いマイクロプロセッサの面積化が盛んに行われている。しかし、マイクロプロセッサが面積化すると歩留は極端に低下し、コストの増加を招くことになる。そこで、マイクロプロセッサの面積化による歩留の低下を解消し、更には、ウェハスケールのマイクロプロセッサの製作をも可能にする方法として、直接デバイス交換による欠陥救済方法が提案されている¹⁾。

本欠陥救済の概念は、マイクロプロセッサを機能別に閉じたブロック（以下マクロと呼ぶ）の集合体で構成し、欠陥の生じたマクロだけを除去した後、薄膜化した同一機能の良品マクロ（薄膜 LSI）を除去部に移植して欠陥部の救済を行うものである。

この移植接合においては、移植時の温度、熱抵抗及び耐熱性の点から、清浄な金属表面同士を密着させて凝着現象を利用する接合方法²⁾が適している。この接合方法では、凝着現象を生じさせるために材料表面上の酸化物、油脂分、水分などの表面汚染層の除去が重要となる³⁾。その一つの

方法として、Ar イオンやアトムを接合面に照射して汚染層を除去し、凝着現象を積極的に利用して室温あるいは室温近傍の低い温度で金属やセラミックスを接合する試みがなされている⁴⁻⁶⁾。本接合法は真空雰囲気下での接合であるためコストの問題はあるが、接合温度が低い固相接合であるため有機接着剤や低融点はんだを用いた接合法には見られない特徴があり、次世代半導体デバイス実装技術の一つとして有望と考えられる。事実これまでに、常温ワイヤボンディング⁷⁾及びフラックスレスはんだ接続⁸⁻¹⁰⁾などへの適用検討が行われている。

本研究ではマイクロプロセッサ欠陥救済方法の開発を目的として、Ar アトム照射を用いた接合による薄膜 LSI 接合実験及びその接合デバイスの特性評価を行った。更に、本欠陥救済行程の実現性について検証を行った。

2. 実験方法

2.1 欠陥救済工程

欠陥救済の工程を Fig. 1 に示す。SOI (Silicon On Insulator) ウェハにマクロを形成した時点で各マクロの機能テストを行い欠陥マクロを検出する(a)。次に、欠陥マクロの周囲に溝付けを行い、SOI ウェハ内層の SiO₂ をエッチングストップパとして欠陥マクロをエッチングで除去して移植部を形成する(b)。

一方、除去した欠陥マクロと同一機能で欠陥のない良品マクロは、薄膜化後の平坦状態の維持及びハンドリング性

*原稿受付 平成9年10月6日 平成8年度秋季全国大会で発表

**正 員 (株)日立製作所機械研究所 Member, Hitachi, Ltd., Mechanical Engineering Research Laboratory

*** (株)日立製作所中央研究所 Member, Hitachi, Ltd., Central Research Laboratory

(a) Detect of macro

(b) Removal of defective macro

(c) Thinning of normal macro

(d) Bonding

(e) Flatening and connecting

Fig. 1 Schematic illustration of defect rescue method.

の向上のために良マクロの回路面と支持基板とを接着する。そして SOI ウエハ内層の SiO_2 をエッチングストップとして Si 部分をエッチングにより除去して良マクロを薄膜化する。その後、ダイシングにより移植用の良品マクロを切り出す(c)。

欠陥マクロを除去した部分への良品マクロ(薄膜 LSI)の移植は接合により行う(d)。最後に、支持基板の除去、溝埋め平坦化及び配線を行う(e)。

ここで、本欠陥救済工程の移植における接合では、以下の条件が必須となる。

Fig. 2 Schematic view of experimental equipment.

- ①良マクロと支持基板の接着に使用している接着剤の耐熱温度より、接合温度は 423 K 以下
- ②接合部のせん断強度は 5 MPa 以上
- ③接合部の熱抵抗は薄膜化前の LSI と同等
- ④接合部の耐熱温度は 723 K

2.2 接合装置及び接合方法

Fig. 2 に接合実験で用いた接合装置の一例を示す。本接合装置は真空排気機構、アライメント機構及び接合機構により構成している。真空排気機構は接合室となる真空チャンバ、ターボ分子ポンプ及びロータリーポンプから成り、 10^{-4} Pa 台の高真空まで排気が可能である。アライメント機構はカメラ、プリズムミラー及び位置合わせステージから成り、大気圧中で対向する接合面の位置を観察することにより位置合わせを行う。接合機構は接合面清浄化のためのアトムソース、被接合材を加熱するためのヒートブロック及び接合面同士の密着のための油圧シリンダと加圧軸から成る。アトムソースは Ar アトムビームを生成し、加速電圧：1 kV、プラズマ電流：20 mA、照射雰囲気圧力： 8×10^{-2} Pa 及び作動距離：120 mm の照射条件でエッチングレート：2.6 nm/min (Au) を有する。また、ヒートブロックは接合材を 573 K まで加熱することが可能で、油圧シリンダは接合材に 4900 N の荷重を加えることができる。

Fig. 3に接合方法を示す。接合室内を大気圧にした状態でアライメント機構により LSI と Si 基板とを接合室内に向向させて配置して位置合わせを行う。次に、接合室内を真空排気機構により 10^{-4} Pa 台まで真空排気を行う (同図中(1))。そして、アトムソースにより Ar アトムビームを各々の接合材の接合面に照射して清浄化を行う。(同図中(2))。その後、清浄化した接合面を密着させ、加熱及び加圧して接合を行う (同図中(3))。

2.3 供試材料

Fig. 4 に本接合実験で使用した供試材料の仕様を示す。(a)は厚さ $5\mu\text{m}$ の薄膜 LSI で寸法は $10\times 10\text{ mm}$ である。薄膜 LSI は極めて薄く、単独では平坦状態の維持及びハンドリングが困難である。そこで、これらの性能を向上するために予め Si 製の支持基板に接着している。薄膜 LSI は SOI (Silicon On Insulator) ウエハに集積回路を形成した後、エッチングにより裏面の Si を除去して薄膜化したもので、この際、SOI ウエハの SiO_2 をエッチングストップとして利用している。そして、裏面すなわち SiO_2 面にインサート材として Ti ($0.05\mu\text{m}$) を介して Au ($1\mu\text{m}$) を真空蒸着して接合面とした。また、(b)は Si 基板で寸法は $20\times 20\text{ mm}$ 、厚さ 0.5 mm である。Si 基板は、全面に $0.5\mu\text{m}$ の熱酸化膜 (SiO_2) を形成した後、薄膜 LSI と同様に接合面へ Ti/Au を真空蒸着した。

薄膜 LSI 及び Si 基板のインサート材として Au を選定したのは、①化学的に安定で酸化しにくいので接合雰囲気は高真空領域で満足する ②軟質な金属なので接合面の結晶粒レベルの凹凸が接合時に変形し易い ③ Au の熱伝導率 $k=319\text{ W/m}\cdot\text{K}$ (273 K) で Si の熱伝導率 $k=168\text{ W/m}\cdot\text{K}$ (273 K) よりも大きい ④要求される接合部の耐熱温度 (723 K) 以上の融点 (1341 K) を有する ⑤半導体集積回路に良く用いられる材料である という理由である。また、 SiO_2 と Au の間に Ti を挿入したのは Au の剥離強度を上げるためである。更に、 SiO_2 を形成したのは母材の Si とインサート材の Au の共晶反応を阻止するためである。

2.4 接合部の評価方法

接合部の特性に及ぼす各種因子の影響を調べるため、接合体の機械的、電気的及び熱的特性の評価を行った。

機械的特性評価として、照射時間及び接合圧力を変化させて接合を行い、各々接合体の引張試験及びせん断試験を行い接合強度を評価した。引張試験は Fig. 5 (a)のように接合体にブロックを接着してブロックごと引っ張り、破断したときの荷重より引張強度を求めた。なお、クロスヘッドスピードは 0.2 mm/min である。また、せん断試験は Fig. 5 (b)のように接合体の薄膜 LSI 側を Si 支持基盤ごと格子状にダイシングして溝を加工し、万能型ボンドテスター(デイジ社製、PC2400)のシェアツールを溝に挿入してせん断

Fig. 3 Schematic illustration of bonding process.

Fig. 4 Appearance of specimens.
(a) Thin LSI film (b) Si substrate

方向へ荷重を加えて破断したときの荷重よりせん断強度を求めた。なお、ツールの測定スピードは 0.05 mm/s である。更に、接合界面評価として、巨視的なボイドの有無の確認は超音波探傷映像装置 (日立建機㈱製、HI-FOCUS (探触子振動数: 100 MHz)) を用いて行った。また、微視的なボイドの有無の確認及び組織観察は TEM (Transmission Electron Microscope) (日本電子製、JEM-200CX) を用

Fig. 5 Schematic illustration of the pull and shear test.

Fig. 6 AES spectra of Au surface.

Fig. 7 AES depth profile of Au surface.

いて行った。

接合部の電気的特性評価として、Ar アトム照射が LSI に与える影響について調べた。照射条件を変化させ、MOS トランジスタのゲート電圧しきい値 (V_{TH}) を測定して損傷の有無を確認した。ここで、Ar アトム照射のパラメータとして加速電圧、プラズマ電流、照射雰囲気圧力、作動距離 (アトムソースと供試材の間隔) 及び照射時間等があるが、本評価では、加速電圧、プラズマ電流、照射雰囲気圧力及び照射距離によって決まるエッチングレートと照射時間をパラメータとした。

電気的特性の評価として信頼性試験を行った。試験内容は温度サイクル試験 (223 K~423 K) 及び長時間高温保持による耐熱試験 (723 K, 30 min) で、リングオシレータ回路の試験前後の特性変化について評価した。

接合部の熱的特性評価として、薄膜 LSI 接合前後の熱抵抗変動を測定した。測定はチップ内のジャンクション温度に依存する ECL (Emitter Coupled Logic) 回路の出力レベル (V_{BE}) を比較することにより行った。

3. 実験結果及び考察

3.1 機械的特性

接合性に影響を及ぼす因子として、接合面の清浄化及び接合面の密着について検討した。

3.1.1 接合面の清浄化

凝着現象を利用した接合方法では接合面の清浄度が接合性に大きく影響を及ぼすため、接合面の汚染状態及び清浄化に必要なエッチング量について調べた。

Au 表面を AES (Auger Electron Spectroscopy) により元素分析を行った結果を Fig. 6 に示す。Si 基板上的 Au 表面では Au の他に C (炭素) のピークが検出された。Au 表面から内部へエッチングしたときの Au, C 及び O (酸素) の元素組成比を Fig. 7 に示す。Au 表面では Fig. 6 と同様に C の組成比は高い値になっているが、6 nm エッチング後では Au が大半を占め、C の比率は低下している。このことから、Au 表面には汚染物質として hidrocarbon が付着していると考えられる。

Au 膜を形成した Si 基板同士の接合実験で、接合強度 (引張強度) に及ぼす Ar アトム照射時間の影響を Fig. 8 に示す。ここで、接合温度: 373 K, 接合圧力: 10 MPa, 接合時間: 30 s と一定にした。また、Ar アトムの照射条件はエッチングレート: 3.3 nm/min (Au) (加速電圧: 1.5 kV, プラズマ電流: 25 mA, 照射雰囲気圧力: 5×10^{-2} Pa 及び作動距離 100 mm) である。AES 分析では Au 表面には厚さ 6 nm 以下の hidrocarbon が吸着していると推定されたが、同図より、照射時間 3 min 以降は接合強度が飽和することから、接合面を十分に清浄化するためには照射時間

Fig. 8 Effect of irradiation time on pull strength of Si substrate/Si substrate joints.

Fig. 9 Effect of bonding pressure on shear strength of Si substrate/Si substrate joints.

Fig. 10 TEM image of the Au/Au interface of Si substrate/Si substrate joints.

Fig. 10にTi/Auを真空蒸着したSi基板同士の接合界面(Au/Au)のTEM観察結果を示す。同図より接合界面を横切ったAu結晶粒が観察され、Au同士が十分固相接合していることがわかる。なお、接合界面近傍には双晶が認められ、接合時の加圧により接合界面近傍で塑性流動が起これり接合面の密着が促進されたと考えられる。しかし、接合界面には直径約70 nmのボイドが確認され、完全にボイドのない接合には至っていない。

3.2 電気的特性

3.2.1 Ar アトム照射及び接合圧力の影響

薄膜LSIの電気的特性に及ぼすArアトム照射の影響について調べた。Arアトム照射条件はエッチングレート：3.4 nm (Au) (加速電圧：1 kV, プラズマ電流：25 mA, 照射雰囲気圧力： 8×10^{-2} Pa 及び作動距離80 mm), 照射時間：0.5～16 minとした。その結果、本条件範囲では薄膜LSIに電気的損傷は発生しなかった。また、接合時の接合圧力の影響を調べた。加圧力は1～50 MPaとした。その結果、50 MPaの加圧後でも電気的損傷は発生しなかった。

3 min すなわちエッチング量10 nmを必要とすることがわかる。

3.1.2 接合面の密着

凝着現象を利用した接合方法では接合面同士の密着化も重要であり、特に、本接合材の母材はSiであるため塑性変形が期待できない、そこで、接合性に及ぼす接合圧力の影響を調べた。

Au膜を形成したSi基板同士の接合において、接合強度(せん断強度)に及ぼす接合圧力の影響をFig. 9に示す。ここで、接合温度は423 K, 接合時間は30 s, Arアトム照射条件はエッチングレート：2.6 nm/min (Au) (加速電圧：1 kV, プラズマ電流：20 mA, 照射雰囲気圧力： 8×10^{-2} Pa 及び作動距離120 mm), 照射時間：5 minである。Fig. 9より、接合圧力が増加するとともにせん断強度は増加し、接合圧力10 MPa以上では要求値である5 MPa以上の接合強度が得られる。

3.2.2 薄膜 LSI/Si 基板接合体の信頼性試験

以上の結果を基に、接合条件を接合温度：423 K、接合圧力：10 MPa、接合時間：30 s、Ar アトムの照射条件をエッチングレート：2.6 nm/min (Au) (加速電圧：1 kV、プラズマ電流：20 mA、照射雰囲気圧力： 9×10^{-2} Pa 及び作動距離 120 mm)、照射時間：5 min として薄膜 LSI と Si 基板の接合を行った。薄膜 LSI/Si 基板接合体の信頼性試験と

Fig. 11 The ring oscillator's wave of thin LSI film bonded Si substrate.

Fig. 12 Ultrasonic inspection of thin LSI film/Si substrate joints.

して温度サイクル試験 (223~423 K, 1000サイクル) 及び耐熱試験 (723 K, 30 min 保持) を実施した。試験前後の薄膜 LSI 内のリングオシレータ発振波形を Fig. 11 に示す。温度サイクル試験前後の発振波形を比較しても波形に変化はない。また、耐熱試験前後の発振波形についても変化はない。

3.3 熱的特性

接合条件を接合温度：423 K、接合圧力：10 MPa、接合時間：30 s、Ar アトムの照射条件をエッチングレート：2.6 nm/min (Au) (加速電圧：1 kV、プラズマ電流：20 mA、照射雰囲気圧力： 9×10^{-2} Pa 及び作動距離 120 mm)、照射時間：5 min として薄膜 LSI と Si 基板の接合を行った。薄膜 LSI/Si 基板接合体の接合界面の超音波探傷映像結果を Fig. 12 に示す。接合界面の映像には、巨視的なボイ

Fig. 13 Output voltage fluctuatuons of LSI.

Fig. 14 Test of defect rescue method.

ドの存在は認められない。

Fig. 13 に薄膜 LSI/Si 接合体と薄膜化前の LSI チップの電源電圧 V_{TT} と出力電圧変動量 ΔV_{OH} の関係を示す。なお、比較のため樹脂接着薄膜 LSI の結果も併記した。LSI チップの値に対して樹脂接着 LSI の値は大きくずれているのに比べて、薄膜 LSI/Si 接合体の変動量は LSI チップとほぼ同等である。これは薄膜 LSI/Si 接合体は LSI チップと同じ熱抵抗特性を有することを示している。ここで、本接合体の接合界面にも Fig. 10 で確認された数十 nm の

ボイドが存在すると思われるが、本接合体の熱的特性には影響を与えないと考えられる。

以上のように、薄膜 LSI に Ar アトムを照射して接合部を清浄化し、比較的低い温度 (423 K) で加圧して接合すると、接合温度よりも高い耐熱温度 (723 K) を有し、低熱抵抗 (チップ同等) で、かつ、信頼性の高い接合ができることが明らかになった。

4. 欠陥救済工程の検証

本接合方法を用いてマイクロプロセッサを模擬したダミーチップを用いて、本欠陥救済工程の検証を行った。その工程を Fig. 14 を用いて説明する。同図(a)は機能別に閉じたマクロより構成されたマイクロプロセッサを模擬したダミーチップである。欠陥マクロは右下のマクロとする。同図(b)は Si_3N_4 をマスク材として不良マクロ以外の部分を保護し、KOH のエッチャントで欠陥マクロをウェットエッチングにて除去した状態である。この状態では、除去部分の表面には SiO_2 が露出している。同図(c)は除去したマクロと同一構成の薄膜化した良マクロを本接合法により移植した状態である。接合条件は接合温度：423 K、接合圧力：10 MPa、接合時間：30 s、Ar アトムの照射条件をエッチングレート：2.6 nm/min (Au) (加速電圧：1 kV、プラズマ電流：20 mA、照射雰囲気圧力： 9×10^{-2} Pa 及び作動距離 120 mm)、照射時間：5 min とした。同図(d)はスピニングにより平坦化を行い、移植した良マクロとチップの配線を行った状態である。配線はレジストによりマスクを形成し、リフトオフで Al をスパッタすることにより形成した。

以上のように、マイクロプロセッサを模擬したダミーチップを用いて本欠陥救済工程の検証を行い、直接デバイス交換によるマイクロプロセッサの欠陥救済が実現可能であることを見出した。

5. 結 言

Ar アトム照射を用いた半導体の接合において、接合性に影響を及ぼす因子について検討し、その結果を基に、薄膜 LSI 接合/Si 基板接合体の各特性についての検討及び本欠陥救済工程の検証を行い以下の知見を得ることができた。

(1) インサート材として Au を用いた場合、その表面には僅かに hidrocarbon が付着しているだけで、Ar アトム照射による 10 nm のエッチングで接合面の清浄化が可能である。また、耐熱性及び熱抵抗の点からも本欠陥救済のインサート材として Au は適した材料の一つと考えられる。

(2) 本接合方法では、接合温度：423 K、接合時間：30 s、Ar アトムのエッチングレート：2.6 nm/min、照射時間：5 min、接合圧力：10 MPa 以上の接合条件で 10 MPa 以上の

接合強度(せん断強度)が得られる。

(3) 本接合方法で接合した薄膜 LSI/Si 基板接合体の熱抵抗はバルクチップと同等であり、電気的な特性を損なうことなく、かつ、723 K の耐熱温度を有する。

(4) 欠陥救済工程の移植に本接合方法を用いることにより、直接デバイス交換によるマイクロプロセッサの欠陥救済の可能性を見出した。

参 考 文 献

- 1) 宇佐美他 5 名: 超高密度 Si 接合技術によるマイクロプロセッサの欠陥救済方法, 電子情報通信学会秋季大会講演概要, 1996.9.
- 2) J. ルーゲ, “固相接合機構について” 溶接学会誌, 47, 7 (1978) 402.
- 3) D.V. Keller, “Adhesion between Solid Metals”, Wear 6 (1963) 353.
- 4) 加柴, 町田, 奥田, “超高真空常温界面接合装置の開発” 溶接技術, 7 (1987) 88.
- 5) T. Suga, K. Miyazawa and Y. Yamagata, “Direct Bonding of Ceramics and Metals by Means of a Surface Activation Method in Ultrahigh Vacuum,” Mat. Res. Soc. Int'l. Mtg. on Adv. Mats. 8 (1989) 252.
- 6) 河野, 堀野, 田口, “低温接合技術の開発”, 溶接技術, 5 (1989) 74.
- 7) 梶原, 高橋, 加藤他, “Au 及び Cu 膜への表面活性化による常温超音波ボールボンディング” 溶接学会全国大会講演概要集, 52 (1993) 196.
- 8) J.M.E. Harper, H.L. Yeh and K.R. Grebe, “Ion beam Joining Technique,” J. Vac. Sci. Tech. 20, 3 (1982) 359.
- 9) 堀野, 河野, 佐原他, “フラックスレスはんだ接続プロセス技術”, 溶接学会全国大会講演概要集, 49 (1991) 396.
- 10) T. Nishikawa, M. Ijuin, R. Satoh et al. “Fluxless Soldering Process Technology,” IEEE (1994) 286.