1 回成形法による立体回路基板の 高密着回路形成技術の開発と実用化

池 川 直 人^{*1}・吉 田 浩 之^{*2}・佐 藤 正 博^{*1}
小 林 充^{*3}・東 啓 二^{*2}

1. はじめに

携帯電話に代表されるように、電子機器の小型化、軽量化、高機能化にともない、機器内の組立合理化、省スペース化がますます要求されるようになり、従来のプリント基板では対応しきれなくなってきた。このような要求に対し、近年射出成形された立体形状の成形品の表面に直接、立体的に電気回路を形成した立体成形回路基板(MID, Molded Interconnect Device)が提案されてきた。

MIDでは回路を構成する金属膜と成形基板との密着力が重要品質の一つであり、部品の小型化と回路パターンの微細化を実現するためにその重要性はますます高まってくると考えられる。しかし、従来の2ショット法¹⁾と呼ばれるMID工法では、湿式のエッチング処理で表面を粗化することにより回路密着力を得ているため、回路パターンの微細化に対して限界があった。

当社では、ICなどのベアチップ実装(Chip on MID)を念頭に置き、ICチップの進歩に対応して回路幅が微細化されることを見越して独自のMID技術「MIPTEC」(Micro-

scopic Integrated Processing Technology, 立体微細複合加工技術²⁾を開発した。従来のMIDとは異なり、平滑な基板表面に対して表面改質処理を行うことにより、高い密着力を実現した。

そこで本稿では、MIPTECにおける基本機能である回路密着力の向上と安定化に向けて、基板材料技術と精密射出成形技術の両面から開発を行い、MIPTEC実用化の基礎を築いたので報告する。

2. 立体微細複合加工技術「MIPTEC」

2.1 主なMID工法

図1に示すようにMIDの工法は1ショット法(1回成形法)と2ショット法(2回成形法)に大別され、さらにそれぞれに多種の工法が存在する。主な工法を図2に示し、その特徴を表1にまとめた。2ショット法とは金型を2面用い、触媒入りの「めっきグレード樹脂」と「非めっきグレード樹脂」により2色成形を行うものである。回路となる部分を「めっきグレード樹脂」で成形した後に、非回路部を「非めっきグレード樹脂」で成形する。これにより回路部のみが表面に露出した状態となり、この後に無電解銅めっきで回路となる金属膜を形成する工法である。3次元立体形状への適応自由度は高いが、金型で回路を形成するため、回路を微細化するのがやや難しく、回路パターンを変更するには金型改造を必要とする。また、1ショット法

^{*1} Ikegawa, Naoto/Sato, Masahiro
松下電工(株) 先行・融合技術研究所
大阪府門真市大字門真 1048 (〒571-8686)
^{*2} Yoshida, Hiroyuki/Higashi, Keiji
松下電工(株) 生産技術研究所
^{*3} Kobayashi, Mitsuru
松下電工(株) 制御分社コネクタ事業部
2004.7.14 受理

^{*1}Ikegawa, Naoto

^{*2}Yoshida, Hiroyuki

^{*1}Sato, Masahiro

^{*3}Kobayashi, Mitsuru

^{*2}Higashi, Keiji

図1 各種MID工法の一覧

図2 主なMID工法のプロセス

表1 主なMID工法の特徴比較

	レーザー法（MIPTEC）	ホットスタンピング法	2 回成形法
3 次元立体形状の適応性	○	×	○
微細回路形成性	○ 30 μm/30 μm	×	× 200 μm/200 μm
平滑性，平坦性	○ Ra≒0.1 μm	△	× Ra=1.6 μm
Chip on MID	○ フリップチップ実装	△ ワイヤボンディング実装	△ ワイヤボンディング実装
金型投資	○ 1 面のみ	×	×
		2 面必要	2 面必要
パターン変更の自由度	○ CAD データ変更 マスクレス，レジストレス	×	×
		金型変更	金型変更
材料選択の自由度	○	△	△ 湿式エッチング可能なもの
材料リサイクル性	○	×	×

の一つであるホットスタンプ法は回路パターン形状の凸金型を使って、銅箔を成形基板に熱圧着すると同時に切断し、回路を形成するものである。この工法においても、金型で微細な回路を形成するのが難しく、銅箔を転写するため3次元立体形状への適応性も低い。また、これらのいずれの工法ともに、金型を2面必要とする。これに対して、1ショットレーザー法では回路形成工程が簡略化され、回路パターンの変更を容易に行うことができ、しかも3次元立体形状への適応性も十分に有している。さらに、ICなどベアチップの進歩に対応して、レーザーのスポット径を

絞ることで微細な回路を形成することもできる。また金型も1面しか必要としない。

2.2 MIPTECの工程

図3にMIPTECの工程を示す。全体の工程は成形～外観検査までの回路基板形成工程とIC実装までのデバイス化の工程に分けることができる。以下に、MIPTECの特徴を述べる。

従来の湿式処理で基板表面を粗化するMID工法では、図4(b)に示すような表面に微細な回路を形成することは困難であり、またICチップのワイヤボンディング実装に

図3 MIPTECのプロセス

(a) MIPTEC

(b) 従来プロセス

図4 成形品表面状態の比較

における接合性の観点からも回路表面は平滑であることが望ましい。そのため、表面を粗化することなく乾式処理で成形基板の表面を化学的に改質し、金属薄膜形成を行うことによって回路密着力を確保した。

回路形成に際しては、金属薄膜に直接レーザーを照射し、基板にダメージを与えることなく選択的に金属薄膜を除去する工法を開発した(1ショットレーザー薄膜直接除去法)。レーザーで絶縁部全ての金属薄膜を除去するのではなく、回路の輪郭のみをレーザーで除去し、電気めっきで回路部のみの金属膜を厚くして、その後に金属薄膜をソフトエッチングにより取除く。これにより、回路形成の生産性と回路品質が飛躍的に向上した。

このように表面粗化なしに回路の密着力を確保したメタ

図5 X線光電子分光分析(XPS)による銅/成形基板界面の結合状態

ライジング技術、および微細な回路形成を可能にしたレーザーパターニング技術を始めとして、基板材料設計技術、精密射出成形技術、実装技術などを開発することにより、微細回路へのICベアチップの直接実装を実現した。

3. 高密着回路の形成

MIPTECでは平滑性と平坦性に優れた基板表面において、実使用に耐えうる密着力を確保するために、成形基板と金属薄膜との界面および成形基板表層部に着目し、それぞれに対してアプローチを行った。

3.1 界面設計

成形基板と金属薄膜との界面では、基板成形樹脂の官能基と金属薄膜との間に化学的結合が形成されることを確認した。XPSによる分析結果の一例を図5に示す。化学的結合状態は基板成形樹脂の保有する官能基にも依存することから、使用できる樹脂材料にはある種の制約が課せられる。この観点から当初より種々の材料を検討した結果、銅に対する密着性に優れた材料としてアミド基を有するポリフタルアミド(PPA)を採用した。この樹脂をもとに、分子量やフィラー形状・充てん量、添加剤などの密着力を始めとする諸物性への影響を評価し、材料の配合を最適化した。

また界面の化学的結合に関して独自の分析手法を考案し、前記分析結果を半定量的に実証し、樹脂と薄膜形成処理工程に要求される条件を明確化した。また窒素を含まない樹

図6 成形基板表層の微小切削試験

図7 微小切削試験より求めたエネルギー解放率，樹脂部の破壊割合とピール強度の関係

脂に対しても、酸素の介在による界面結合モデルを確認し、当社工法への適用の可能性を見出した。

これらにより、成形基板と金属膜との界面に十分な化学的結合力を引出すことが可能となった。

3.2 成形基板表層設計

(1) 評価技術

成形基板と金属薄膜との界面で化学的結合力が十分に得られた場合、密着力を評価するための剥離強度試験では成形基板の表面から深さ $10\mu\text{m}$ 以内の表層部で破壊が生じる。そこで、フィラーや添加剤などの配合に際しての設計指標を得るために、密着力に影響する成形基板単体の表層部の機械的特性としてエネルギー解放率に着目し、これを測定する試験評価法(微小切削試験)を新たに考案した³⁾。図6に試験方法を示し、図7に測定結果の一例を示す。微小切削試験における樹脂部の破壊割合とエネルギー解放率を求めれば、金属膜を形成することなく密着力(ピール強度)を見積もることができることをこの図は示している。したがって、成形基板表層のエネルギー解放率を設計指標として、高密着化のための材料を開発することが可能となった。

(a) 改質材なし

(b) 改質材あり

図8 改質材の有無によるピール試験剥離面(基材側)の破壊様相の比較

(2) 材料設計技術

微細針状フィラーを用いることにより、成形基板表層部までフィラーが高密度に充てんされるため基板表層まで強化され、汎用のガラス繊維を用いた場合に比べて密着力は約40%向上した。さらに、ベース樹脂に反応性改質材をごく微量添加することで、耐熱性を低下させることなく破壊靱性を向上させることができ、密着力は約20%向上した。その効果を示す一例として、反応性改質材の有無による剥離強度試験後の剥離面(基材側)の比較を図8に示す。改質材の添加により、改質材のボイド化とボイドの変形を伴ったマトリックスの引伸ばし変形が顕著となった。これらにより、実用可能な水準の密着力を達成することができた^{4),5)}。

(3) 成形技術

成形条件や金型構造の重要性を示す一例として、図9に密着力と射出率の関係を示す。射出率が大いほど、密着力は低下することがわかった。金型の内部では、成形機の設定条件だけではなく、ゲートの位置、点数、寸法や成形品そのものの厚み、体積によって、ポリマーやフィラーの配向状態が変化する。また、従来意識することのなかった微小な段差などが成形品の表面状態に影響することも考えられる。

4. “Chip on MID” の創成

4.1 材料設計

IC ベアチップの直接実装における信頼性向上の観点から、線膨張率およびその異方性の低減を目指した材料を開

図9 密着力（ピール強度）と成形条件の関係

図10 基板材料の線膨張率およびその異方性

発した。図10に基板材料の線膨張率の異方性を示す。当初の材料の線膨張率は37 ppm/℃程度であったが、独自のフィラー配合設計により現在では16 ppm/℃まで線膨張率を低減し、かつ異方性の小さい材料を実用化した。新たに開発した材料では、熱可塑性樹脂基板としては初めてフリップチップ実装によるICチップとの接合信頼性を確保することができた⁶⁾。

4.2 高精度射出成形

MID基板には極めて厳しい寸法精度が要求される。とくに、撮像センサーチップがフリップチップ実装される超小型カメラの場合、回路の密着力を維持しつつ、金型構造上突合せ部となる開口部の成形バリを発生させず、かつセンサーチップ実装面の平面度および平行度を極限水準まで向上させる必要があった。そこで、圧力と速度の応答性能に優れた精密射出成形機を用いた成形を行い、前記3つの要求項目（密着力、平面度・平行度、成形バリ）を満たすように成形条件を最適化した。さらに樹脂流動から反り解析までを行い、ゲートの配置・形状、個片つなぎ部の形状などを設計した。これらにより、開口部に成形バリを発生させることなく、平面度・平行度と密着力の目標値を達成した。

図11 超小型人体検知センサー「NaPiOn」

図12 携帯電話用超小型カメラ用基板

5. 応用商品事例

これまで述べてきたように、MIPTECは回路基板の3次元立体形状への適応性と微細回路にその特長がある。この特長を活かして以下のような応用商品を開発し、この技術を実用化した。

5.1 超小型人体検知センサー「NaPiOn」

1998年にアンブ内蔵型では世界最小レベルの赤外線人体検知センサーを開発した(図11)。このセンサーではMIDの採用により6面全てに回路を形成することで高密度実装を実現し、当社従来品に対して体積比1/10まで小型化した。

その用途は、現在では各種の照明器具、配線器具、監視カメラ、エアコン、電気カーペット、空気清浄器等々、省エネやセキュリティ分野に幅広く使用されている。今後もこれらの市場の拡大にともなって、需要の増大が期待されている電子部品の一つである。

5.2 超小型カメラ基板

2000年にPDAや腕時計、携帯電話に搭載される小型カメラの撮像センサーチップ実装用基板を開発した(図12)。このMID基板は、センサーチップ実装面やんだ端子部とレンズホルダー部、あるいはマクロ機能の機構部が一体となった構造を特徴としている。カメラ自体を小型化できることやカメラ組立時の光学軸調整が不要または簡便となり、かつその光学特性も良好であることが特徴である。

最近では多くの携帯電話にカメラが搭載され、その市場は急拡大している。今後もセンサーチップ開発の進展にともなって、さらなる用途の拡大が期待される。

5.3 車載LAN用光送受信モジュール

車載用光送受信モジュールは、投光レンズ、受光レンズ、反射鏡、回路基板を一体成形し、それに発光素子(LED)、受光素子(PD)および送受信制御用のICを実装したものである。MIPTECを用いることにより、高効率・小型・高信頼性を実現した。

6. おわりに

当社独自のMID技術「MIPTEC」では、回路の密着力

を安定的に確保することが最重要課題の一つであった。そこで、これまでのプラスチック成形加工では、あまり意識されてこなかった成形品の表面設計に対して、材料とプロセス(金属薄膜形成、精密射出成形)の観点から開発を行い、ダイレクトメタライジングによる成形基板と金属膜との高い密着力を実現した。

MIDを支える技術の一つは、成形材料技術、射出成形技術、後加工としての表面改質技術などのプラスチック成形加工技術そのものである。高密度実装のためには、MID基板には極めて厳しい寸法精度、表面平滑性とICチップ相当の極めて低い線膨張率が要求される。またデバイスの小型化にともない、寸法精度と線膨張率を確保しつつ薄肉成形性が求められる。さらに、MIPTECのような工法では、回路の密着力がウェルドラインやフローマークなどの成形不良現象に直接的に影響を受ける。このように、MIDによる小型デバイス創成の成否はプラスチック成形加工技

術に負うところが大きく、今後のますますの発展が期待される。今後、この技術をより高めていくとともに、MIDの特徴を活かして機能の複合化を図り、新市場の創造に貢献すべく、更なる用途展開を進めていきたい。

参 考 文 献

- 1) Yumoto, T.: 3rd Intl. Cong. Molded Interconnect Devices (MID '98), 191 (1998)
- 2) <http://www.miptec.net>
- 3) 佐藤正博, 池川直人, 東 啓二, 濱田泰以: 成形加工シンポジア '03, 69 (2003)
- 4) 特許 3491630
- 5) 特開 2002-060522
- 6) Ikegawa, N., Sato, M., Suzuki, T., Yagi, Y. and Harazono, F.: 5th Intl. Cong. Molded Interconnect Devices (MID 2002), 89 (2002)

賛助会員の皆様へ 「製品・技術紹介」へご投稿下さい

「成形加工」誌には、「製品・技術紹介」のコーナーを設けています。

「製品・技術紹介」はプラスチック成形加工学会の賛助会員が自社の製品・技術を広く会員にアピールするための記事で、詳細は以下のとおりです。

1. 賛助会員企業の開発した装置・機械・材料等、各種製品と技術を資料・図表・写真等により紹介するもの。
2. 賛助会員企業に属する個人（または複数名）の記名入り記事とし、長さは刷上がり1頁とする（図表を含み2300字程度、原稿1頁当たり26字×27行＝702文字で作成）。
3. **掲載料は無料**（ただしカラー印刷の場合は実費負担）。

この「製品・技術紹介」への投稿を、是非ご検討下さい。

「製品・技術紹介」は、投稿順（抜閲後）に随時掲載しております。記事のスタイル、内容等につきましてはすでに掲載されている幾つかの記事をご参照下さい。

「成形加工」編集委員長 鞠谷雄士