イオン化蒸着法により作製した DLC 薄膜の ナノインデンテーション硬さと構造に及ぼす成膜条件の影響

真野 毅*, 渋谷佳男*, 杉山 治*, 中山 洋*, 高井 治**

*静岡県富士工業技術センター (〒417-8550 静岡県富士市大淵 2590-1)

**名古屋大学 理工科学総合研究センター (〒464-8603 愛知県名古屋市中種区不老町)

Influence of Deposition Conditions on the Nanoindentation Hardness and the Structure of DLC Films Prepared by Ionization Deposition Method

Tsuyoshi MANO*, Yoshio SHIBUYA*, Osamu SUGIYAMA*, Hiroshi NAKAYAMA* and Osamu TAKAI**

*Fuji Industrial Research Institute of Shizuoka Prefecture (2590-1, Ohbuchi, Fuji-shi, Shizuoka 417-8550)

**Center for Integrated Research in Science and Engineering, Nagoya University (Furo-cho, Chikusa-ku, Nagoya-shi, Aichi 464-8603)

Key Words : Ionization Deposition, DLC, Nanoindentation Hardness, Bias Voltage, Anodic Current

1. 緒 言

高硬度、低摩擦係数および化学的安定性など優れた特性を有する DLC (Diamond-Like Carbon) 薄膜は、光学部品や精密金型などへの応用が徐々に広がりつつある^{1),2)}。DLC の成膜手法の一つであるイオン化蒸着法は、フィラメントから放出される熱電子を励起に用い、フィラメント近傍のアノード電極によって炭化水素ガスをイオン化し、基板に加えられた負のバイアス電圧で荷電粒子を加速するものである³⁾⁻⁵⁾。すなわち、基板バイアス電圧とアノード電流が、薄膜作製における主要な成膜条件となっている。

本研究では、DLC の主要な特性である硬さに注目して、ナノインデンテーション硬さに及ぼすバイアス電圧とアノード電流の影響を調べた。イオン化蒸着法による DLC 薄膜のナノインデンテーション硬さに与える成膜条件の影響に関する報告は、調査した範囲では見られない。ここでは、ナノインデンテーション硬さの検討とラマン分光分析による薄膜の構造解析を行い、成膜条件による DLC の硬さと構造の変化を把握することを試みた。

2. 実験方法

DLC 薄膜の作製には、イオン化蒸着装置 (ナノテック (株) 製 DASH-450 DS) を使用し、原料ガスは、ベンゼン (C_6H_6 : 純度 99.9% 以上) を用いた。基板-アノード間距離は 180 mm とした。成膜は、チャンパー内を 5.0×10^{-5} Pa 以下の圧力まで真空排気した後、 C_6H_6 ガスの流量をマスフローコントローラで調整することで処理圧力を 0.15 Pa に設定した。さらに、フィラメント電流 30 A として、基板バイアス電圧およびアノード電流を変化させて実験を行った。基板材料には、シリコンウェハ (n 型; (100) 面; 34 mm × 34 mm × 0.5 mm) を用い、成膜前に Ar イオンによる 20 min のボンバードク

リーニングを実施した。成膜速度は、成膜後に接触式表面粗さ計 (Taylor Hobson 社製 Form Talysurf-S 4 C) で測定した膜厚から算出した。成膜時間を 120~240 min の間で調整して、各薄膜の膜厚を $1.5 \pm 0.1 \mu m$ となるようにした。

DLC 薄膜の硬さは、ナノインデンテーション硬さ試験機 (CSM 社製 NHT) により、ピッカース型のダイヤモンド圧子を用いて、最大荷重 5.0 mN、負荷・除荷速度 10 mN/min の条件で測定した。薄膜の構造は、ラマン分光分析装置 (RENISHAW 社製 JRS-SYSTEM 3000) を用いて分析した。

3. 結果および考察

図 1 に、硬さおよび成膜速度に及ぼす基板バイアス電圧の影響を示す。アノード電流は 0.30 A とした。薄膜の硬さは基板バイアス電圧の増加にともなって上昇する傾向にあり、

Fig. 1 Influence of the bias voltage on the nanoindentation hardness and the deposition rate of the DLC films. Anodic current is 0.30 A.

Fig. 2 Influence of the anodic current on the nanoindentation hardness and the deposition rate of the DLC films. Bias voltage is -1500 V .

基板バイアスが -1500 V で硬さは 33 GPa に達している。しかし、バイアス電圧が -2500 V ではその硬さは 28 GPa 程度に低下する。すなわち、硬質なDLCを作製するための基板バイアスは -1500 V が適切であると考えられる。また、成膜速度は 5.8 nm/min から 7.0 nm/min まで徐々に高くなる傾向にあるが、バイアス電圧による顕著な成膜速度の変化は見られなかった。杉村, 高井⁶⁾は、アークイオンプレーティング法によるa-C膜の作製において、適度なバイアスによるイオン衝撃は薄膜の硬さ向上に寄与するが、必要以上のバイアスは過剰なイオン衝撃により、a-C膜の硬さ低下をもたらすとしている。杉村らは、X線光電子分光分析(XPS)によって膜のグラファイト化を確認している。なお、図1の結果を換言すれば、基板バイアスを変化させることで、得られる膜の硬さを変えることが可能であるといえる。

次にアノード電流が硬さと成膜速度に与える影響を調べた。図2にその結果を示す。基板バイアス電圧は、図1で最大の硬さを示した -1500 V とした。アノード電流が 0.35 A において薄膜の硬さは 34 GPa と高い値を示したが、アノード電流をさらに増加させると硬さは低下する。また、成膜速度は 0.35 A における 6.0 nm/min から、 0.80 A での 13 nm/min 程度へと倍増している。そこで、アノード電流による膜構造の変化をラマン分光分析により調べた。図3にその結果を示す。アノード電流 0.35 A ; (a)および 0.80 A ; (b)の条件で得られた薄膜のラマンスペクトルとともに、 1550 cm^{-1} 付近を頂点として、左右非対称なピークであった。これを2成分のガウス関数を用いて波形分離した結果⁷⁾, 1550 cm^{-1} 付近のG-peakと、 1390 cm^{-1} 付近のD-peakが得られた。G-peakについては、(b)は(a)よりも高波数側にシフトした。一般に sp^2 クラスターサイズが増加すると、G-peakは高波数側にシフトすることが知られており^{7),8)}, この結果は、(b)は(a)よりも sp^2 性の高い薄膜であることを示している。すなわち、図2で確認されたアノード電流の上昇による硬さの低下は、薄膜の sp^2 性の増加によるものといえる。また、アノード電流上昇による成膜速度の増加は、成膜過程におけるプラズマ密度の増加に起因するものと考えられる。過度なアノード電流の上昇は原料ガスの分解反応を促進させ、結果と

Fig. 3 Raman spectra of DLC films deposited with different anodic current: (a) 0.35 A , (b) 0.80 A .

して作製されたDLC薄膜の sp^2 性を増加させたものと推察される。

4. 結 言

イオン化蒸着法における主要な成膜条件である基板バイアス電圧とアノード電流が、DLC薄膜の硬さと構造に及ぼす影響について検討した。その結果、基板バイアス電圧の増加にともなって硬さは上昇する傾向にあり、バイアス電圧 -1500 V で 33 GPa の硬質なDLC薄膜が得られた。しかし、過度なバイアス電圧の印加は硬さの低下をまねいた。また、アノード電流が 0.35 A で作製した薄膜で硬さは 34 GPa と高い値を示したが、アノード電流をさらに増加すると硬さは低下した。ラマン分光分析から、アノード電流の上昇による硬さ低下は、薄膜の sp^2 性の増加によるものと考察された。本研究により、成膜条件によるDLC薄膜の硬さと構造の変化を把握することができた。これは、成膜条件によってDLC薄膜の硬さと構造を制御できる可能性を示唆している。

謝 辞

本研究の遂行にあたり、平成14年度静岡県富士工業技術センター客員研究員として有益な指導・助言を頂いたナノテック(株)西口 晃氏に深謝いたします。

(Received April 23, 2003; Accepted June 11, 2003)

文 献

- 1) 小特集/DLC膜の実用化の現状; 表面技術, 53, 706 (2002)
- 2) 熊谷 泰; 表面技術, 52, 549 (2001)
- 3) C. Weissmantel, K. Bewilogua, K. Breuer, D. Dietrich, U. Ebersbach, H. J. Erler, B. Rau and G. Reisse; *Thin Solid Films*, 96, 31 (1982)
- 4) DLCコーティング技術資料(ナノテック(株)カタログ, 2001)
- 5) 中森秀樹; ニューダイヤモンドフォーラム第2回研究会講演要旨集, p. 5 (2000)
- 6) 杉村博之, 高井 治; 表面技術, 51, 272 (2000)
- 7) 吉川正信, 岩上景子; 表面技術, 49, 750 (1998)
- 8) 神山道也; トライボロジスト, 45, 194 (2000)