新技術による「高密度化」「高速化」に対応したフレキシブル配線基板

豊島 良一*

*日本メクトロン(株) 技術本部 (〒300-1253 茨城県つくば市天宝喜 757)

Development of FPC Technologies for High Density Wirings and High Speed Signals

Ryoichi TOYOSHIMA*

*Research and Development Department, Nippon Mektron, Ltd. (757, Amaboki, Tsukuba-shi, Ibaraki 300-1253)

Key Words : Electrodeposition Polyimide Process, Semi-additive Process, Polyimide Etching Process, High Speed Signals, High Density Wirings

1. 緒言

携帯電話や PDA といった携帯情報端末、あるいは小型デジタルビデオカメラ、デジタルスチルカメラなどの家電製品の普及により電子機器の「小型化」は重要な開発課題のひとつであるといえる。さらに近年では、「小型化」の要求は単なるダウンサイジングだけではなくてきている。一例として図 1 に携帯電話の重量と体積の変遷を示す¹⁾。いずれも 1999 年に向けて「小型化」へと向かっており、それ以降はほぼ横ばいか、やや上昇となっている。これはダウンサイジングから、「カラー化」「カメラ化」「インターネット対応」などへの「小型化」かつ「多機能化」へとシフトし、同一サイズの中により多様な機能を付加し始めたことを示している。このような電子機器の「小型化」かつ「多機能化」を実現するにはフレキシブル配線基板 (FPC) も含めたプリント配線板の「高密度化」が必要である。プリント配線板の「高密度化」には以下に示す 2 つの技術が必要である。

1) 微細配線形成技術

JEITA が 2003 年に発表したロードマップ²⁾によれば LSI パッケージの最小ピンピッチは 2006 年に 0.3mm, 2012 年には 0.15mm と狭ピッチ化が進む。このパッケージの微細

化に対し、プリント配線板における配線も微細化する技術が必要である。

2) 高密度層間接続技術

同ロードマップでは、両面 FPC のビアあるいはスルーホールといった層間接続のための穴数は現行の 70000 穴/m² に対し、2012 年には 120000 穴/m² と 70% 増大すると予測しており³⁾、こうした高密度化により増大するコストに対し、穴加工の高効率化技術が必要となる。

このように電子機器の「小型化」が進む中、データ処理の「高速化」の要求も高まっている。たとえば携帯電話で扱うデータは従来のテキスト、静止画から音声、動画へとシフトしている。この結果、データ容量が増加し、処理速度の「高速化」が求められている。具体的には携帯電話は現状で 5~30 秒程度の音声付動画の取り扱いが可能であり、従来 800 MHz であったキャリア周波数が現在では 2 GHz へと高速化している。また、携帯端末に用いられる低電力プロセッサの計算処理能力は現状 30 GOPS (=Giga Operations Per Second: デジタルシグナルプロセッサの処理能力を表す単位で、プロセッサが 1 秒間に処理できる演算回数) であるが、2006 年には 100 GOPS, さらに 2010 年には 200 GOPS になるといわれている⁴⁾。これらのことから FPC も含めたプリント配線板においても高速化への対応すなわち高速信号の伝送能力が必要となってくる。しかし、高速信号の伝送を行う際、従来は大きな問題とならなかった RC 遅延(導体抵抗, およびその周辺に発生する容量によって信号が遅延する現象), クロストーク(伝送線路に信号が伝播する際、近隣の線路が影響を受け、波形が乱れる現象), 配線間に発生する浮遊キャパシタンスによる共振周波数の低下などの現象が顕著になってくるため、対策が必要となる。上記現象はいずれも配線間に発生するキャパシタンスの関数として表すことができる⁵⁾。このことから配線間のキャパシタンスを低減することは RC 遅延やクロストーク、共振周波数の低下などの問題に対し有効な手法であるといえる。また、RC 遅延に関して

図1 携帯電話の重量と体積の推移

図2 各工法による配線保護層の断面

は、配線の直流抵抗を低減することも有効である。

われわれは、これら「高密度化」「高速化」に対応するFPCをMPFI(Micro-Precision Flex Interconnect)と称している^{6),7)}。本稿ではMPFIの要素技術である電着ポリイミド工法、セミアディティブ工法、ポリイミドエッチング工法とその応用例を紹介する。

2. 電着ポリイミド工法⁸⁾

2.1 電着ポリイミド工法の特徴

対象となる金属を電着液に浸漬し、通電することで該金属を樹脂膜で被覆する。これを電着という。これまで、電着は自動車の防錆や、装飾塗装のために用いられてきたが、われわれは配線保護層への適用を目的とし、耐熱性、電気特性、機械特性に優れたポリイミドを樹脂とする電着ポリイミド工法を開発した。現行はポリイミド+接着剤系のフィルムタイプやインクタイプを配線保護層として用いる。一方、上述の如く電着は通電部に樹脂膜を形成する手法であり、これをプリント配線板に適用した場合、配線の上に樹脂を析出させることが可能となる(図2)。このため、以下のようなメリットがある。

1) 高密度化対応

配線の微細化が進むとフィルムタイプによる配線保護層の形成の際、配線に対しフィルムが追従できなくなるおそれがある。またインクを適用する場合でも同様に配線間に樹脂を充填できなくなるおそれがある。これに対し電着では、通電部に電気化学的に膜を形成するため、微細な配線に対しても追従可能である。

2) 高周波対応

前述の如く今後信号の高速化、高周波化が進むと、伝送時のRC遅延、クロストーク、配線間に発生する浮遊キャパシタンスによる共振周波数の低下などが問題となってくる。これらの問題を抑えるためにはいずれも配線間のキャパシタンスを低下させることが有効である。一例として共振周波数について説明する。共振周波数 f_r (Hz)は以下の式で表される。

$$f_r = \frac{1}{2\pi\sqrt{LC}} \quad \dots\dots\dots(1)$$

式中、 L はインダクタンス(H)であり C は配線間に発生するキャパシタンス(F)である。インダクタンスは配線のデザインによって決定され、キャパシタンスは配線間にある誘電体によって決定される。共振周波数の向上をプロセス面からアプローチするには、誘電体の選択により決定されるキャパシタンスの低下が有効である。キャパシタンスは次式で表される。

$$C = \epsilon_0 \epsilon_r \frac{A}{d} \quad \dots\dots\dots(2)$$

図3 電着ポリイミド適用時に配線間に発生するキャパシタンス

ここで ϵ_0 は真空の誘電率(定数)、 d は配線間の距離(m)、 A は配線の向かい合った面積(m^2)、 ϵ_r は比誘電率である。この式において配線間の距離や、配線の向かい合った面積は配線設計の段階で決定されるので、比誘電率を低減することがキャパシタンス低下には有効である。従来のフィルムタイプやインクタイプの場合、基本的にプリント配線板全面に保護層が形成される(図2)。このため、実効的な比誘電率は材料選択時に決定される。一方、電着樹脂の場合、配線の周囲にのみ保護層を形成するので、配線間は保護層-空気層-保護層という構造になる(図3)。このときのキャパシタンスは以下ようになる。

$$C_{ED} = \epsilon_0 \epsilon_r \frac{A}{\epsilon_r g + d - g} \quad \dots\dots\dots(3)$$

ここで g は電着樹脂を除いた配線間の距離(m)である。式(3)を

$$C_{ED} = \epsilon_0 \epsilon_r \frac{A}{\epsilon_r g + d - g} = \epsilon_0 \frac{\epsilon_r d}{\epsilon_r g + d - g} \frac{A}{d} \quad \dots\dots\dots(4)$$

と書き直すことにより右辺第二項は図3の構造における配線間の実効比誘電率すなわち

$$\epsilon_{ED} = \frac{\epsilon_r d}{\epsilon_r g + d - g} = \epsilon_r \frac{d}{\epsilon_r g + d - g} \quad \dots\dots\dots(5)$$

と見なすことができる。 $d/(\epsilon_r g + d - g) < 1$ なので $\epsilon_{ED} < \epsilon_r$ となることから、電着ポリイミド工法により配線間に発生するキャパシタンスの低下が可能、すなわち高速化への対応が可能となる。

3) その他

従来の配線保護層は基板のほぼ全面を被覆し、接続端子や部品実装部のみ開口する。このため、配線部を除いた製品の厚みはベースポリイミド+保護層の厚みとなる。しかし電着による保護層は配線のみを被覆するので、配線部以外の製品厚みはベースポリイミドのみとなる。これによりフレキシブルプリント配線板自身の軽量化および可撓性の向上が見込まれ、光ピックアップなどのような可動部に適用した場合、曲げのトルクが減り、結果として消費電力の低下が可能となる。

フィルムタイプ(従来工法)の保護層は開口部を確保するために予め型抜きをする。型抜き後の余剰フィルムは廃棄される。また、インクの場合印刷時、感光性がある場合は現像時

に多量のロスが生ずる。電着においては電着液への基板の浸漬、通電、引き上げにより必要部位にのみ保護層を形成するためロスが小さいことから、従来の保護層形成プロセスに比べて環境への負荷が少ないといえる。

2. 2 電着ポリイミド工法の原理およびプロセス

一般に電着液はエマルジョンと呼ばれる懸濁液であり、液中には樹脂の粒子(電着粒子: $0.3\mu\text{m}$ 程度の大きさ)が水を主成分とした分散媒(溶液における溶媒に当たる)中に均一に分散している。電着粒子は分散媒中に均一に分散するためにプラス、あるいはマイナスに帯電しており、前者をカチオン型電着、後者をアニオン型電着と呼ぶ。電着はその機構から(a)通電による水の電気分解(水素イオンおよび水酸化物イオンの発生)(b)電着粒子の電気泳動(c)電着粒子と水の電気分解物の反応による中和反応およびこれにともなう被塗物への樹脂膜の堆積、という3つの電気化学的プロセスからなる。カチオン型電着の場合、通電により電着粒子は陰極、この場合は配線に向かって泳動する。同時に、分散媒である水の電気分解が起こり、陰極では水素ガスの発生をとめないながらアルカリ性となり、プラスに帯電した電着粒子は中和され、陰極である配線上に析出する。このため、図2や3のように配線の周囲にのみ保護層を形成することが可能となる。

電着ポリイミド工法は以下のプロセスからなる。

- 1) 電着液への浸漬と通電
- 2) 電着液からの引き上げと付着した電着液の洗浄
- 3) 焼成

2. 3 電着ポリイミド工法の適用例

2. 3. 1 配線保護層としての絶縁信頼性

長さ60mmの配線に対して電着ポリイミド工法にて厚さ $4\mu\text{m}$ の配線保護層を形成し、絶縁信頼性を評価した。試験条件は $85^\circ\text{C}/85\text{RH}\%$ 、印加したバイアスは 1 kV/m 、試験時間1000時間の線間絶縁抵抗値および絶縁破壊電圧を測定した。線間絶縁抵抗値は試験期間中 $10^{12}\Omega$ オーダーと一定であり、また、絶縁破壊電圧は1000V以上(線間距離 $30\mu\text{m}$)であった。これらの結果から電着ポリイミド工法が配線保護層の形成方法として適用可能であることがわかる。

2. 3. 2 微細配線への適用

図4にセミアディティブ工法にて形成した配線幅 $5\mu\text{m}$ 、配線間隔 $5\mu\text{m}$ の微細配線に対し電着により保護層を形成した例を示す。電着ポリイミド工法を適用することで、配線周囲にポリイミド膜が析出しており、微細配線に対しても欠陥なく保護層の形成が可能であることがわかる。

3. セミアディティブ工法⁷⁾

3. 1 セミアディティブ工法の特徴

セミアディティブ工法は、フォトレジストの開口部にめっきにより配線を形成する技術である。このため以下のようなメリットがある。

1) 高密度化対応

FPCにおける配線形成法は一般にサブトラクティブ工法が適用されている。しかし、エッチングは等方的な反応であり、銅箔の深さ方向へのエッチングと同時にフォトレジスト下へのエッチング、すなわちサイドエッチングが進行するた

図4 電着ポリイミドによるL/S=5/5 μm の被覆断面形状

め配線の微細化には限界が生じる。これに対しセミアディティブ工法は、フォトレジストの開口部にめっきにより配線を形成するため、配線幅はフォトレジストの開口幅であり、めっき耐性のある高解像度のフォトレジストを適用することで微細化するわち高密度化が可能となる。

2) 高速化対応

サブトラクティブ工法により微細化を行うためには、銅箔を薄くすることで微細化には対応可能であるが、配線の断面積が小さくなり、直流抵抗が増加してしまう。このため高速信号伝送時にはRC遅延といった問題が顕在化する。セミアディティブ工法の場合、めっきを厚付することで配線の断面積を確保できるので、微細化にともなう直流抵抗の増加を抑制することができ、RC遅延の問題が軽減可能となる。RC遅延は以下の式で表す。

$$V(t) = V_0(1 - e^{-\frac{t}{RC}}) \dots\dots\dots(6)$$

式(6)中、 V_0 が印加電圧(V)で、受け手側の電圧(V)が $V(t)$ であり、時間の関数になっている。 t は時間(s)、 R は配線の導体抵抗(Ω)、 C は配線間に発生するキャパシタンス(F)である。式中 RC の項が時定数 τ と呼ばれるもので、この数値が大きいほど信号は遅延する。抵抗は導体厚さに反比例するので、導体厚さを倍にすることで τ を半減することが可能となる。 τ を半減することでたとえばドライバ駆動に必要な電圧に到達する時間は半分になる。以上のように、セミアディティブ工法を適用することにより高速化にともなうRC遅延の問題に対応することが可能となる。

3) その他

サブトラクティブ工法の場合、不要な箇所の銅をエッチングにより除去するため、ロスが生じる。一方、セミアディティブ工法の場合、必要箇所のみめっきにより導体を形成するのでロスが少ないことからサブトラクティブ工法に比べて環境への負荷が少ないプロセスであるといえる。

3. 2 セミアディティブ工法のプロセス

セミアディティブ工法は以下のプロセスからなる配線形成方法である。

- 1) ポリイミドなどの基材上にシード層となる金属薄膜を形成
- 2) めっきマスクとなるフォトレジストパターンを形成
- 3) シード層を介した通電によりめっきが析出し、配線を形成

4) フォトレジストとシード層を除去

シード層にはポリイミドなどへの接着力を有し、かつ除去可能な金属を選択し、できるだけ薄く形成することが重要である。配線形成には銅めっきを用いるが、耐薬品性の高いフォトレジストを選択することにより、銅めっきに引き続き金めっきやはんだめっきといった表面処理まで行うことができ、製造工程の短縮化が可能となる。

3.3 セミアディティブ工法の適用例

図5に高解像度のフォトレジストにより $L/S=3/3\mu\text{m}$ のパターンを形成した例を示す。このフォトレジストパターンをめっきマスクとして電解銅めっき ($10\mu\text{m}$) を行い、フォトレジストを除去した例を図6に示す。このように高解像度かつ高アスペクト比が形成可能なフォトレジストを選択する

図5 $L/S=3/3\mu\text{m}$ のレジストパターン

図6 $L/S=3/3\mu\text{m}$ の配線パターン

ことで微細配線の形成が可能となる。

4. ポリイミドエッチング工法

4.1 ポリイミドエッチング工法の特徴

従来、ポリイミドの穴加工はレーザ、パンチ、ドリルなどの方法が採られてきた。ポリイミドエッチング工法は、ウェットプロセスによりポリイミドの形状加工を行う技術であり、以下のようなメリットがある。

1) 高密度化対応

層間接続用の穴加工を行う場合、従来からのレーザ、パンチ、ドリルなどは、一穴ずつ加工するため穴数の増加にともない加工時間およびコストが増大する。これに対しポリイミドエッチング工法は面内一括加工が可能であるため、穴数によらず一定の時間とコストで加工が可能である。また、最小加工径は $35\mu\text{m}$ (ポリイミド厚さ $25\mu\text{m}$) と YAG レーザによる加工に匹敵するものであり、加えて後述するエッチングマスクの形成はフォトプロセスであるため高密度化時に要求される高い位置あわせ精度が可能である。以上のことからポリイミドエッチング工法は FPC の高密度化に適した工法であるといえる。

2) 高速化対応

2.1にあるように配線間のキャパシタンスを低下することにより、RC 遅延、クロストーク、共振周波数の低下といった、高速信号伝送時に顕著になる問題に対応可能となる。2.1では、対面する配線間に発生するキャパシタンスに着目したが、実際の電界は配線下部の樹脂=ベースポリイミドにも広がっている。そこで、ベースポリイミドのポリュウムを減らし、空気層に置き換えることでキャパシタンスの低減が見込まれる。すなわちポリイミドエッチング工法により、配線間のベースポリイミドをハーフエッチングすることで、配線間のキャパシタンスの低下が可能となり、高速信号伝送時の RC 遅延やクロストークの低減に寄与し、共振周波数の低下を抑制することが可能となる。以上からポリイミドエッチング工法にて FPC の高速化に対応可能となる。

3) その他

以前よりヒドラジンをを用いたウェットプロセスによるポリイミドエッチング液は存在していた。しかし、ヒドラジンは毒性があり、安全性を確保するための煩雑なシステムが必要であり、環境への負荷も大きい。一方、本稿で述べるポリイ

図7 ポリイミドエッチングの原理

ID	ポリイミド材料構造		Via形状	
タイプA		単一な構造		テーパ形状
タイプB		三層構造の例(1) 上層が遅い 下層にサイドエッチング		くびれ有り
タイプC		三層構造の例(2) 中央層が遅い		中央層に突起

図8 ポリイミド層構造と断面形状

ミドエッチング液はアルカリ水溶液であり、上記ヒドラジンに比べて安全性、環境負荷のいずれの点でも有利であるといえる。

4. 2 ポリイミドエッチング工法の原理およびプロセス

ポリイミドエッチングの原理について化学反応式を用いて図7に示す⁹⁾。まず、アルカリによりイミド結合に加水分解反応が起こり、イミド結合の開裂が起こる(同図a, b)。その後、さらに開裂が進み低分子化した分解物が溶解する(同図c)。このような2段階の反応を連続的に繰り返すことでエッチングが進行する。

ポリイミドエッチング工法による層間導通穴加工形成プロセスを以下に示す。

- 1) 銅張り積層板(以下 CCL=Copper Clad Laminate)の所定箇所の銅をフォトリソにより除去しコンフォーマルマスクとする
- 2) ポリイミドエッチング液に浸漬し、エッチング
- 3) 導電化処理および電気めっきを施すことで層間導通穴を形成

4. 3 ポリイミドエッチング工法の適用例

4. 3. 1 ポリイミドフィルム種とエッチング特性

FPCに適用する各種CCLのポリイミドフィルムは単層あるいは複数層からなる。ポリイミドフィルムの層構造がポリイミドエッチング特性に及ぼす影響を図8に示す。いずれもビアは形成可能であるが、ポリイミドフィルムが複数層からなるもの(図中タイプB, C)は、各層でのエッチング速度やサイドエッチング量が異なるため、穴の断面形状は均一なテーパが得にくい。このことから、ビアホール形成においては単層ポリイミドフィルム(図中タイプA)からなるCCLを選択することが望ましい。ただし、その他のアプリケーション(4.1にあるポリイミドフィルムのハーフエッチングなど)においては、その用途に適した材料を選択する必要がある。

4. 3. 2 ポリイミドエッチング工法により形成したビアホールの接続信頼性

上述したタイプAのポリイミドに対しビアホールを形成し、接続信頼性を確認した。試験項目はホットオイル試験(260℃/5 sec ⇄ r.t./20 sec, 100 サイクル)、および冷熱衝撃試験(125℃/30 min ⇄ -65℃/30 min, 1000 サイクル)である。トップ径 60μm のビアを 200 個直列に接続したビア

図9 フォトリソによるポリイミドエッチング例：フライングリードと外形一括加工 SEM 写真

チェーンで評価したところ、いずれの試験もイニシャルからの抵抗変化率は5%以内であった。このことから、ポリイミドエッチング工法がビアホール形成に適用可能であることがわかる。

4. 3. 3 フォトリソを用いたポリイミドエッチング
カバー開口や外形加工、あるいはフライングリードの形成といった配線形成の後工程においてはコンフォーマルマスクを適用することはできない。そこで銅箔によるコンフォーマルマスクに換え、フォトリソを適用することにより上記配線形成の後工程にも対応可能となる。図9はフォトリソを用いて配線の裏面からポリイミドエッチングを行い、フライングリード形成と外形加工を一括で実施した例である。

5. MPFI の応用

5. 1 小型化への対応

MPFIにより小型化の要求に応えたFPCの製造が可能である。基材となるポリイミド(ベースポリイミド)をハーフエッチングし、そのハーフエッチング面にセミアディティブ工法にて配線を形成することで、ベースポリイミド厚(25μm)と同じ厚さのFPCであるPTFI(Paper-Thin Flex Interconnect)が製造可能となる⁹⁾。図10にPTFIの製作例を示す。25μmのベースポリイミドを13μmハーフエッチングした面にセミアディティブ工法で配線を形成している。配

線スペックは $L/S=10/10\mu\text{m}$ 、厚さ $7\mu\text{m}$ である。配線保護層に電着ポリイミド工法を適用することで、配線をベースポリイミド厚さ以内に埋め込むことが可能となる。この結果、従来からの FPC に比べ、厚さが半分程度まで軽減できるので機器内への高密度実装が可能となり、製品の小型化を実現する。他のアプリケーション例としては、セミアディティブ工法により微細なバンプを形成することで、IC パッドの狭ピッチ化に対応可能なマイクロバンプアレイが製造可能である。例として図 11 に $L/S=20/10\mu\text{m}$ の配線上に、バンプ径 $15\mu\text{m}$ 、バンプ高さ $10\mu\text{m}$ にて形成したマイクロバンプアレイを示す。これらの技術を適用することで FPC の高精細化が実現し、電子機器の小型化の要求に応えることが可能となる。

5. 2 高速化への対応

MPFI により高速化の要求に応えた FPC の製造が可能である。電着ポリイミドを配線保護層として適用した場合、配線の周囲にのみポリイミド膜が形成されるので、配線間に空気層を形成し、キャパシタンスの低減が可能となる⁸⁾。加えて、ポリイミドエッチングによりベースポリイミドにハーフエッチングを行うことで配線間により広く空気層を形成することができ、さらにキャパシタンスを低減することが可能となる。図 12 に従来のラミネート工法の実効比誘電率を 1.0 としたときの、電着ポリイミド、ベースポリイミドのハーフエッチング+電着ポリイミドの実効比誘電率を示す。測定した基板の配線長は 60 mm、配線スペックは $L/S=30/30\mu\text{m}$ の平衡線路、電着ポリイミドの膜厚は $4\mu\text{m}$ 、ベースポリイ

ミドのハーフエッチング量は $13\mu\text{m}$ (元のポリイミド厚は $25\mu\text{m}$) である。測定にはインピーダンスマテリアルアナライザを用いた。配線保護層に電着ポリイミドを用いることで実効比誘電率は 70% まで低減でき、さらにベースポリイミドのハーフエッチングを行うことで 60% まで低減可能であり、高速信号伝送時の RC 遅延やクロストークの低減、共振周波数の向上に寄与する。たとえば RC 遅延であれば、キャパシタンス (実行比誘電率) を 60% にすることで、時定数 τ も 60% 短くすることが可能となる。また、キャパシタンスを 60% にすることで共振周波数は 1.3 倍高周波側へシフトすることが可能となる。この技術を適用することで高速化の要求に応えることが可能となる。

6. ま と め

セミアディティブ工法および電着ポリイミド工法により微細配線およびその保護層の形成が可能となる。また、ポリイミドエッチング工法により高密度層間接続加工が可能となる。以上のことから MPFI により FPC の「高密度化」すなわち電子機器の「小型化」が実現可能となる。

電着ポリイミド工法およびポリイミドエッチング工法による配線間への空気層形成により、キャパシタンスの低減が可能となる。また、セミアディティブ工法により配線の微細化にともなう直流抵抗の増加を抑制することができる。以上のことから MPFI により RC 遅延やクロストーク、共振周波数の低下といった問題を軽減し、FPC における「高速化」への対応が可能となる。

図 10 PTFI(Paper-Thin Flex Interconnect)の SEM 写真

図 11 マイクロバンプアレイの SEM 写真

図 12 配線間に空気層を設けることによる実効比誘電率の低減

以上のように MPFI 技術により, 「高密度化」「高速化」という今後の電子機器に求められる特性に応えた FPC の製造が可能となる。

(2004-9-3 受理)

文 献

- 1) 松下電器産業(株); “P の進化史”, <http://panasonic.jp/>
- 2) (株)電子情報技術産業協会; 2003 年度版日本実装技術ロードマップ, p. 22 (株)電子情報技術産業協会, 2003 年)
- 3) (株)電子情報技術産業協会; 2003 年度版日本実装技術ロードマップ, p. 337 (株)電子情報技術産業協会, 2003 年)
- 4) (株)半導体理工学研究センター; “STARC ロードマップ 2003”, <http://www.starc.or.jp/>
- 5) 大塚寛治, 宇佐見保; 半導体パッケージング工学, p. 105 (日経 BP 社, 1997)
- 6) 松本博文; エレクトロニクス実装学会誌, 7, (1), 11 (2004)
- 7) H. Matsumoto; Proc. of IPC Fourth Annual National Conference on Flexible Circuits, 25 (1998)
- 8) 豊島良一, 高野祥司, 松本博文; NOK Technical Report, 9, p. 31 (2003)
- 9) 住ベテクノリサーチ(株); 躍進するポリイミドの最新動向, p. 155 (住ベテクノリサーチ(株), 1997)

~~~~~