先端半導体洗浄技術の課題と展望

服 部 毅*,**

*服部コンサルティングインターナショナル(〒253-0061 神奈川県茅ヶ崎市南湖 5-17-82)
**漢陽大学校 電子材料プロセス研究所(〒425-791 大韓民国京畿道安山市常緑)

Problems and Perspectives in Leading-Edge Semiconductor
Wafer Cleaning Technology

Takeshi HATTORI*,**

*Hattori Consulting International (5-17-82, Nango, Chigasaki-shi, Kanagawa 253-0061)
**Electronic Materials and Processing Laboratory, Hanyang University (Sangnok, Ansan-si, Kyeonggi-do, 425-791 Republic of Korea)

Keywords : Semiconductor, Cleaning, Silicon Wafer, Particle, Super Critical, SCROD

1. はじめに

半導体産業のパラダイム転換が本格化しており、半導体市場の牽引役はパソコンから IT 関連民生機器(携帯電話を含むデジタルネット家電)へと転換した¹⁾。これにともない、半導体の技術牽引役も、DRAM(Dynamic Random Access Memory)からシステム LSI(System-on-Chip, SoC)へと替わった。インターネットの高速・大容量化に対応するために、SoC の更なる高速/高機能化や低消費電力化が要求されている。これに加えて、デジタル情報を保存するためのフラッシュ・メモリーの競争が激化しており、その微細化・高集積化が急激に加速し始めた。

このため、半導体デバイスの微細化トレンドは、SoC やフラッシュ・メモリーを中心に前倒し傾向にある。すでに 45 nm デバイスの量産が始まり、32~22 nm プロセスの開発も行われている。回路パターンの微細化、高密度化/高集積化、配線の多層化が進むにつれて製造プロセスも複雑化し、工程数も増え続けている。シリコン基板も、従来の 200 mm から 300 mm へと大口径化し、さらに最近では 450 mm 化に向けた検討も始まっている。

今までは、半導体製造ラインでは、汚染となる新たな材料の導入は極力避けて来られたが、今やデバイスの微細化・高性能化のためには周期律表中のいかなる元素(たとえば長年にわたり忌み嫌われてきた Cu, Co, Ni, Pt さえ)も使わざるを得なくなっている(表 1)。

BEOL(Back End of Line, 配線工程)への Cu 配線/Low-k(低誘電率)層間絶縁膜導入に続いて、今度は FEOL(Front End of Line, 基板工程,あるいはトランジスタ形成工程)で「40 年ぶりのトランジスタ構成材料の大変革」²⁾といわれる High-k(高誘電率)ゲート絶縁膜/メタルゲートの採用が始まっている。このため、新たに導入される材料やプロセス自体がますます重大な汚染発生源となってきた。

半導体製造現場では、パーティクル(異物微粒子)や金属不純物、表面吸着化学物質などの微小(微量)な汚染物質が、半導体製品の歩留まりや信頼性にますます大きな影響をおよぼすようになっている³⁾。このため、ウェーハ表裏両面、さらにはウェーハエッジおよびベベル部からこれらの染物質を除去するための洗浄工程が、歩留まり・信頼性を左右する重要な工程として半導体製造中に繰り返し登場する。

このような状況下で、長年にわたり DRAM 大量生産対応

表 1 MOS-LSI に用いられる主な材料の変遷と今後の方向

技術ノード		−0.5 μm	0.35-0.25 μm	180-90 nm	65-45 nm およびそれ以降
FEOL	基 板	Si	Si	Si, (SOI)	Si, SOI, SiGe, Strained Si, ……Ge, GOI, III-IV?
	ゲート絶縁膜	SiO ₂	SiO ₂	SiON/SiO ₂ → SiO ₂ /Si(O)N	SiO ₂ /Si(O)N, High-k (HfO ₂ , HfSiON, …)
	ゲート電極	Poly-Si/(Wsi)	Poly-Si/(Wsi) (TiSi)	Poly-Si/CoSi	Poly-Si/Ni(Pt)Si, Metals
	キャパシタ絶縁膜	SiO ₂	SiO ₂ /SiN/SiO ₂	Ta ₂ O ₃ , Al ₂ O ₃	Ta ₂ O ₃ , Al ₂ O ₃ , HfO ₂ , TiO ₂ …… New materials
BEOL	層間絶縁膜	SiO ₂ (k=4)	SiOF (k<4)	SiOF, SiOC (k<3)	SiOC/PAE, Porous low-k, ULK……Air gap (k<2.5) (k<2) (k=1)
	配線材料	Al-Si	Al-Cu	Al-Cu, Cu	Cu, Cu+α (α: Mn, Al or?)……CNT?

の多槽浸漬バッチ式に慣れ親しんできた保守的な半導体浄の世界にも、枚葉スピン式への移行⁴⁾や新薬液・手法の開発⁵⁾など新たな動きが急速にでてきた。さらなる微細化に対処するため、脆弱な微細構造へのダメージ、酸化膜・シリコンロス、およびウォーターマークの抑止が求められている⁶⁾。

2. バッチ浸漬洗浄から枚葉スピン洗浄へ

2.1 洗浄枚葉化の背景

世界中の半導体デバイスメーカーでは、俗に RCA 洗浄と呼ばれる多槽浸漬バッチ式洗浄が長年にわたり使用されてきた(図1(a))。ところが、ウェーハの大口径化にともない、この RCA 洗浄の問題点が顕在化してきた。多槽浸漬式洗浄機はいまや半導体製造装置のなかで最も巨大化している。さらに、大量の薬液や純水を消費し、かつ大量の廃液/排ガスを放出するため、製造コスト低減や環境保全の観点から薬品/純水の使用量の削減が望まれている。まずこの観点から枚葉式装置が注目された。

多槽の代わりにワンバス方式も登場しているが、使用済み薬液を大量の水で希釈して置換する方式なので、装置の占有面積は小さくできても、薬液・純水の使用量はむしろ増えてしまう。

かつての DRAM 生産にかわり主流になりつつある SoC の多品種少量(あるいは変量)生産においては、いかにサイクルタイムを速めるかが、事業成功の鍵を握っている⁷⁾。このような状況下で、従来のバッチ式による大量一括処理(洗浄の場合は多槽浸漬式)から一枚ずつ処理する枚葉式による少量生産への切り替えでサイクルタイム短縮が図られる¹⁾。この点でも枚葉スピン洗浄が適している。

バッチ式はいわば汚染を希釈する方式であるので汚染除去効率が悪く、常にクロスコンタミネーションが問題になるが、これは汚染防止の見地からは問題のある新材料の導入によってさらに深刻化している(図1(a))。まずは、クロスコンタミネーションが問題となる Cu を使用する BEOL 工程で枚葉式が多用されるようになり、次いで、微細化や新材料対応のために FEOL でも採用されるようになってきた。クロスコンタミネーションなしで裏面やベベル部も洗浄しなければならぬが、これは枚葉スピン洗浄の独断場である(図1(b), 図2)。

すでに最大手 DRAM メーカーは、新材料導入にともない、

汚染除去効率を上げて高歩留まりを確保するために、大量生産ラインの BEOL 工程だけでなく FEOL 工程でも枚葉洗浄方式に変更しつつある。世界最大手 MPU メーカーでさえ、きたるべき 450mm 大口径化に備えて(実際には、多品種少量ネット家電用半導体へ参入のためか?)多品種小ロットサイズ(究極には枚葉)対応高効率 300mm ウェーハ処理の共同検討を世界に向けて提案をしている。

さらには、FEOL や BEOL 分野だけではなく、先端実装分野でも、急速に枚葉洗浄が普及し始めている。ウェーハ薄膜化のための裏面エッチングに以前から使われてきた枚葉スピン方式が、ウェーハレベル CSP(chip-size packaging)の超微細ピッチはんだバンプ形成工程で UBM(under bump metallization: バンプ下地金属)の精密エッチングにも必須となってきている。枚葉化によりウェット・エッチングの均一性が大幅に向上するからである。

2.2 枚葉スピン洗浄のメリット

枚葉化のメリットをまとめると、

- ・サイクルタイムが大幅に短縮
- ・汚染効率の向上により歩留まりが向上(クロスコンタミネーションの防止)
- ・ウェーハ表面への汚染なしでのウェーハ裏面やエッジ・ベベル部の汚染除去により歩留まりが向上(バッチ式では不可能。液浸リソグフラフィーの登場で露光工程でも裏面やエッジの洗浄が必須になってきている)(図2参照)
- ・ウェットエッチングの面内均一性が大幅に向上
- ・薬液・洗浄シーケンスの変更や追加が容易で、工程の自由度が向上
- ・ウェーハ1枚ごとのきめ細かいプロセス管理(いわゆる枚葉管理)が可能
- ・アドバンスト・プロセス・コントロール(APC)手法によるフィードフォワードを利用した表面状態の精密制御が可能
- ・洗浄/乾燥後にすぐ次の成膜処理(枚葉式)を行う連続処理が可能、これにより気中有機物汚染付着、自然酸化膜成長、配線腐食などの防止が可能
- ・洗浄手法を選びさえすれば、地球環境負荷低減が可能などがあげられる。

2.3 枚葉洗浄のスループット向上

FEOL 工程では、従来の多層浸漬式のための RCA 洗浄を

図1 洗浄方式の変遷 (a) バッチ多槽浸漬式洗浄から (b) 枚葉スピン式洗浄を経て (c) 局所清浄化へ

枚葉洗浄にそのまま転用するには問題がある。なぜなら、RCA 法は、60～85℃に昇温した薬液に 10 分程度浸漬するケミストリーに基づいており、これを枚葉に適用することはスループットを著しく低め、経済的ではない上、環境への負荷が大きくなりすぎる。枚葉化にあたっては、薬液や洗浄法を工夫する必要がある。一部の最先端半導体ラインでは、オゾン水と希フッ酸を秒単位で繰り返し用いた枚葉スピン洗浄 (SCROD) がすでに 1990 年代末から実用化している (図 1 (b))^{4),7)}。残留すれば汚染の原因ともなりかねないキレート剤やダメージの原因となるメガソニックなどの補助的手段を用いることなく十分な洗浄効果を挙げられる。乾燥は、不活性ガス雰囲気下で行うことにより、ウォーターマークの発生を防止しているが、イソプロピルアルコールをによるマランゴニ効果を用いることも出来る。さらに最近、著者らは、SCROD 洗浄の次世代超微細構造対応版として、シリコンロスを生じさせない超希釈 HF/窒素ガス・アトマイジング・ジェットスプレイ枚葉洗浄法を開発した^{4),8)}。

近年、FEOL、BEOL とともに、薬品メーカーから枚葉洗浄に適した室温/短時間処理仕様の洗浄薬液提供が増えてきている⁹⁾。一方では、オゾンガスと水蒸気、硫酸と過酸化水素、塩酸と硝酸などを枚葉式洗浄機のウェーハ上で混合する (反応させる) ことで洗浄効果を高める検討も行われており、枚葉式の用途拡大に貢献している⁴⁾。

少量多品種の SoC 製造においては、1 台の巨大なバッチ浸漬式装置よりも複数台の枚葉式小型装置のほうが工程仕掛け数を減らせて、経営リスクも低減できるというメリットもある¹⁾。

大量生産における枚葉式での低スループットの克服には、プロセス時間の短縮の工夫だけでなく、チャンバ数の増加で

も対処可能である。DRAM などの大量生産には、すでに 12 チャンバ搭載装置が使用され始めている。ワン・チャンパー機を指して「枚葉スピン式はスループットが低い」と言うのはもはや過去の話である。

3. 微細化にむけた洗浄の課題

さらなる微細化に対処するため、洗浄による基板表面マイクロラフネス増加の抑制や、エッチングによるスペーサー絶縁膜の膜べりや基板シリコン表面領域のエッチングによるロスの抑制が求められている。RCA 洗浄においては、薬液を希釈化/低温化することによりこれらに対処しようとしている (図 3)。しかし、パーティクルや Al, Fe など一部の金属は下地膜のリフトオフによって基板から脱離するメカニズムのため、希釈化/低温化により除去効率は著しく低下してしまう。これをカバーするためにメガソニックなどの物理的補助手段を併用することになるが (図 3)、ポリシリコン配線などの微細回路パターンへのダメージ (パターン倒壊) が生じやすく、採用を中止せざるをえないケースが著しく増加している。音圧計や音ルミネッセンスなどを用いてメガソニック強度を精密にモニタリングする試みや、純水中に水素や窒素ガスを溶存させて音圧を緩和するとともに、同時に洗浄効率を向上させる検討も行われている。そのメカニズムは十分には解明されていない。ダメージ (回路パターン倒壊など) の危険が常にはらむメガソニックが再浮上できるか否かは今後の研究の進展次第であろう。材料ロスフリー、構造ダメージフリー、およびウォーターマーク・フリーが、今後の微細化対応洗浄技術の鍵を握るであろう。

図2 バッチ浸漬式洗浄と枚葉スピン式洗浄の比較

4. 新材料対応の洗浄の課題

従来は、汚染となる可能性のある新たな材料の製造ラインへの持ち込みは極力避けて来られたが、デバイス高性能化のためには、周期律表上のすべての元素を検討対象とし、かつては重大な汚染源として忌み嫌われていた材料でさえ採用せねばならぬ状況にある(図1)。単に微細化するだけだと、かえって特性が劣化してしまう問題に遭遇し、これに新材料導入で対処しなければならないからである。

続々と登場するこれらの新しい材料の洗浄には、従来の薬液で簡単に侵されてしまうもの(たとえばCu/Low-k材)や、逆にまったく反応しない難溶解性のもの(たとえばPt)もあり、ともにRCA法は使えない。新たな薬液や洗浄法の開発が必要な場合が多い⁵⁾。

4. 1 FEOL(トランジスタ形成工程)洗浄

High-k ゲートスタック形成後、コンタクト形成のために、トランジスタのソース・ドレイン領域上の High-k 絶縁膜をエッチングにより除去する必要があるが、Hf や Zr などの酸化物は通常のプラズマエッチングでは揮発性の高い反応生成物が得られぬ難エッチング材であるので、いまのところ希フッ酸をベースとして塩酸などを添加した強酸性薬液によるウェットエッチングおよび洗浄が主に検討されている。エッチングしやすいように膜の改質も検討されている。一方、絶縁膜の High-k 化とならんで、ゲート電極のメタル化も検討されている。従来の酸化剤(H_2O_2)を含む薬液は、W, Ta はじめ多くの金属を酸化溶解してしまうので、ゲート電極形成後のメタル露出部には使えない。新たな洗浄剤が検討されている。最先端デバイスの FEOL 洗浄における課題を図4

図3 ウェーハ洗浄におけるメガソニックの再検討やメガソニック代替洗浄法開発の必要性

図4 先端 FEOL (トランジスタ形成工程) におけるウェーハ洗浄の課題

に示す⁶⁾。

4. 2 BEOL(配線工程)洗浄

BEOLでは、Cu/low-k材が使われるようになってきたが、Cuはもともと製造ラインで最も嫌われてきた重金属汚染源であり、一方わずかなダメージにより膜質劣化をきたすウルトラ low-k 材には RCA 洗浄が使えない。そこで、Cu/low-k 工程での洗浄、具体的には、ドライエッチング後のレジスト・ポリマー除去、CMP 後洗浄での Cu 汚染除去、および裏面・ベベル部の洗浄などが、大きな関心事となっている。

BEOL 工程においては FEOP 工程以上に洗浄装置の枚葉化が先行している。高温有機アミン系洗浄液を用いた時間をかけたポリマー溶解(IPA 置換必要)から室傍の無機系薬液(HF, HCL など)を用いた短時間処理への移行により、枚葉化にさらに拍車がかかっている。今後の Low-k 材として有機ポリマーが有望であるが、疎水面の洗浄が大きな課題である。

CMP はますます多用化されるため、大量に付着する研磨粒子やスラリー残留物の低コストで効率的な除去がさらに重要になろう。ポスト CMP 洗浄は、被洗浄材料にやさしいだけでなく、環境にたいしてもやさしくなければならない。

裏面洗浄は Cu 配線の登場で一躍脚光をあびているが、実は、Cu が登場する以前からすべてのウェーハプロセスで、裏面洗浄が歩留まり向上の鍵をにぎっていた³⁾。

最近の液浸 ArF リソグラフィにおいては、純水がウェーハ表面を走査するため、露光前にウェーハ・エッジ部の洗浄が必須で、新たなビジネスチャンスとなっている。今

後、金属キャパシタ電極や金属ゲート電極、登場で FEOL でも裏面・ベベル洗浄(エッチングあるいは研磨)への関心がさらに高まろう(図4)。ベベル部の洗浄には、プラシスクラブ、高圧ジェット、ウェット・エッチ、ドライエッチ、ベベル CMP、テープ研磨、局所燃焼などさまざまな手法が検討されている。

5. 超微細パターンにダメージを与えない新しい洗浄手法

最近、微細化の進展にともない、線幅が細くなってきたため、高アスペクト比のフォトレジストパターンや DRAM の円柱状キャパシタなどの微細構造物が、洗浄後の乾燥時に崩壊してしまう現象がしばしば見受けられるようになってきた(図5)。これは、乾燥する過程で配線間に残留したリンス液によって毛細管力が生ずるためである。最近話題の MEMS (マイクロマシン)では中空構造を形成するために犠牲層エッチング工程が必須だが、これをウェットエッチングで行うと、しばしば癒着(sticktion)が生ずる。半導体デバイスもさらに微細化すると、超微細化パターンではもはや薬液や純水は使えなくなる可能性がある。

さらに、微細な構造内に水や洗浄液が入りにくくなる問題や、ウェーハ全体をウェット洗浄することで、逆に汚染が再付着して増えてしまうような問題も生ずる。これらの課題を解決する候補技術として以下に述べるようなさまざまな手法が検討されている。

リンス乾燥後も正常な形状を維持する100nm幅の単層フォトレジスト・パターン(左)と倒壊してしまった70nm幅単層レジスト・パターン(右)

ダイナミック・ランダム・アクセス・メモリー(DRAM)の円柱状キャパシタ構造の正常な形状(左)とリンス・乾燥後の倒壊(右)

図5 LSI プロセスにおける水の表面張力による微細構造の倒壊例

5. 1 極低温エアロゾル洗浄

極低温エアロゾル(気体を膨張冷し固体化させてできる微粒子)を微細パターンに噴射してその物理力を利用してパーティクルを除去するのが、極低温エアロゾル洗浄である。この種のいわゆるドライ洗浄では、液体を使わないので、表面張力は発生しない。厄介な乾燥工程も必要ない。二酸化炭素やアルゴンのエアロゾルを用いた洗浄方法は従来から知られていたが、最近の微細構造ではパターン破壊が発生する場合が多い。粒径がさらに小さく軽い窒素のエアロゾルを用いることで超微細パターンも破壊せずに洗浄できる⁹⁾。

5. 2 減圧昇温 HF ペーパー洗浄

微細パターンを破壊させずに、微細な孔の奥底まで洗浄する方法として、薬品のペーパー(蒸気)を用いる洗浄がある。常温常圧でのフッ酸ペーパー洗浄は従来から知られていたが、ペーパー処理後に基板表面にエッチング残渣(反応副生成物の H_2SiO_3 など)が残留するため、処理後に純水リンスが必要だった。水洗を行うと、水の表面張力で微細パターンが破壊してしまう。そこで基板を減圧チャンバの中で加熱しながらフッ酸ペーパーで洗浄すると残渣の発生を防止でき、反応副生成物としての水分の発生も抑制されるので、スティクションも起きにくい¹⁰⁾。

5. 3 超臨界流体洗浄

液体の表面張力で、デバイスの微細パターンが破壊されてしまう課題に対しては、原理的に表面張力が働かない超臨界流体(実用的には CO_2)が着目される。物質は、温度と圧力に応じて固体・気体・液体とその姿を変えるが、ある温度と圧力以上に高めると、気体と液体の特性を併せ持つ超臨界流体(super critical fluid)状態となる。超臨界流体乾燥を用いると微細な構造を、機械的ストレス(界面張力)を加えることなく乾燥できるので、レジストや MEMS などばかりでなく、ウルトラポーラス Low-k(ULK)材の洗浄乾燥用に期待がかけられている。ウェット洗浄時の空孔への薬液の浸透、吸湿、乾燥時の空孔の倒壊、k 値の変動などが問題になるからである。超臨界流体に微量の洗浄剤や相溶剤を添加して、FEOLで基板表面を酸化することなく高濃度イオン注入レジストを剝離したり、BEOLでウルトラ low-k 膜上のレジスト・ポリマー残渣除去などの試みも行われている^{11),12)}。超臨界流体洗浄は、薬液や水をほとんど使わぬので廃液や排ガスを著しく減少できるため、半導体製造の環境負荷低減にも貢献できるだろう。

5. 4 ピンポイント・クリーニング

これまで述べてきた洗浄技術は、ウェーハ全面を一括で洗浄する方式だったが、再汚染でかえって汚れることもあり、

図6 超臨界流体の半導体洗浄への応用

(上)FEOL-シリコンロスを抑止したハイドロゾル・イオン注入フォトレジストの除去、(中)BEOL-ウルトラ Low-k 膜上のフォトレジストおよびエッチング残渣の除去、(下)BEOL-ヴィア底 Cu 表面のエッチング残渣の除去

図7 レーザー照射(上)および AFM ナノプローブ掃引(下)を用いたシリコン基板上のパーティクル除去

図8 MEMS ピンセットを用いた回路パターン付きシリコン基板からのパーティクルの除去

汚染を完全に除去することは容易ではない。将来、要求される洗浄度がさらに高くなると、パーティクルやその他の汚染をひとつひとつ狙い撃ちする局所クリーニング(pinpoint cleaning)が必要になろう^{13)~16)}(図1(c))。極短パルスレーザー光をウェーハ上のパーティクルに直接照射したり、ウェーハ直上で衝撃波(shockwave)を発生させてパーティクルを除去するレーザークリーニング^{13),14)}や、ナノメートルレベルの微小な針(nanoprobe)を用いてパーティクルを動かして除去するナノプローブ・クリーニングの研究も行われている^{13),15)}(図1(c), 図7)。ナノテクノロジー(MEMS)を活用して、ひとつひとつのナノパーティクルを摘み上げて除去できるマニピュレータも実用化段階にある^{13),16)}(図8)。まずは、大判(35mm フィルムサイズ)イメージセンサーの歩留まり向上や EUV リソグラフィーのマスク清浄などに適用されよう。

6. おわりに

半導体洗浄技術は、変革期を迎えている。多品種少量生産化、ウェーハの大口径化、回路パターンの微細化、Cu/low-k 配線の多層化、薬品に侵されやすい新材料や従来は汚染物質として忌み嫌われていた金属元素の生産導入などに対応するため、新たな薬液や洗浄手法が求められている。材料ロスや構造ダメージフリー、ウォーターマーク・フリーの洗浄・乾燥手法も求められている。装置内および装置間のクロスコンタミネーションへのきびしい抑制も必須である。地球環境に対する負荷低減も強く求められている。将来に向けて解決しなければならない問題が山積している。

今後は、汚染除去のための表面洗浄技術(surface cleaning)だけではなく、むしろ原子レベルでの最適表面状態制御(surface conditioning, たとえば、基板表面マイクロラフネス低減、疎水面の親水化など)がナノデバイスでは重要度を

増すであろう。

デバイスメーカー、装置メーカー、薬品メーカー、およびアカデミアの相互協力により、半導体洗浄技術の今後の進展が加速することを期待したい。

(2008-6-6 受理)

文 献

- 1) 服部 毅; 電子材料別冊・超 LSI 製造試験装置ガイドブック 2004 年版, p. 24 (工業調査会, 2003).
- 2) 2007 年 1 月 27 日付け Intel 社および IBM 社からのプレスリリース資料 (各社ホームページに掲載).
- 3) 服部 毅編著; 新版シリコンウェーハ表面のクリーン化技術 (リアライズ社, 2000).
- 4) 服部 毅; エレクトロニクス洗浄技術, p. 157 (技術情報協会, 2007).
- 5) 服部 毅; 2007 年半導体材料技術大全, p. 122 (電子ジャーナル, 2007).
- 6) 服部 毅; 電子材料別冊・超 LSI 製造試験装置ガイドブック 2008 年版, p. 112 (工業調査会, 2007).
- 7) T. Hattori, T. Osaka, A. Okamoto, K. Saga and H. Kuniyasu; *J. Electrochem. Soc.*, **145**, 3278 (1998).
- 8) T. Hattori, H. Hirano, T. Osaka and H. Kuniyasu; *IEEE Trans. Semiconductor Manufacturing*, **20**, 252 (2007).
- 9) 岡本 彰; 第 50 回(2003 年春季)応用物理学関係連合講演会予稿集, p. 841 (27 a-P-27) (2003).
- 10) 逢坂 勉; 第 51 回(2004 年春季)応用物理学関係連合講演会予稿集, p. 846 (20 p-B-4) (2004).
- 11) 服部 毅; 超臨界流体技術の実用化最前線, p. 18 (化学工業社, 2007).
- 12) K. Saga, and T. Hattori; *Solid State Phenomena (Ultra Clean Processing of Silicon Surfaces VIII)*, **134**, 97 (2008).
- 13) 服部 毅; エレクトロニクス洗浄技術, p. 148 (技術情報協会, 2007).
- 14) 村本准一; 第 64 回(2003 年秋季) 応用物理学会講演会予稿集, p. 704 (2 a-YC-6) (2003).
- 15) 村本准一; 第 51 回(2004 年春季)応用物理学関係連合講演会予稿集, p. 856 (31 p-B-2) (2004).
- 16) 逢坂 勉; 第 52 回(2005 年春季)応用物理学関係連合講演会予稿集, p. 880 (29 a-ZC-4) (2005).

~~~~~