エレクトロニクス実装技術の現状と今後の展開

二 瓶 公 志*

Recent and Future Trends Electro-packaging (Surface Mount) Technology

Koji NIHEI*

Key Words : Electropackage Technology, Surface Mount Technology, Concurrent Engineering

“小特集／電子部品の表面実装”発行に当たり、表面実装技術を含めたエレクトロニクス実装技術全般の変革、位置づけ、テリトリーを見直し、その現状、ニーズへの対応および今後の課題などをまとめてみる。

1. はじめに

昨今のエレクトロニクス産業はバブル景気崩壊後の不況から、光明が見え出してきている段階にある。また、米国ではパーソナルコンピュータおよび移動体通信需要に支えられ、半導体素子および電子部品の需要が活発化している（特にSiメモリー素子およびWireless部品を中心として）。これは大変喜ばしいことである。しかしながら、日本では円高基調の進行により、電子機器の組立産業を中心に海外（欧米、東南アジア）への生産移行がますます進展し、産業の空洞化が心配されている。その一方では、コンピュータ技術（ハード・ソフトの両面）と通信技術の進展から、これらの融合化が着実に進み、“マルチメディア時代の到来”という明るい産業構造論の展開が議論され、マルチメディア機器開発に活発な動きも見られる。

これらの現状の中で、エレクトロニクス産業のハード面では、高機能・低コストかつ高信頼性の機器や装置へのニーズはますます高まってきてい

る。従来の単一な機能商品が複合化し、多機能・小型軽量かつポータブル化することによって、総合的なコスト低減化を図っているエレクトロニクス商品が多く見られるようになってきた。これらを支えている技術として、広義のエレクトロニクス実装技術の重要性はますます大きくなっている。今回の小特集の表題となっている“電子部品の表面実装”も、新しい機器およびシステムへのニーズに応えるとともに、技術の差別化を進め、高付加価値化の方向へと発展させることにより、空洞化とは異なる局面への展開を図る努力が必要であると思う。

本稿では、エレクトロニクス実装技術全体の位置づけと、来るべき高度なマルチメディア社会を支える技術として期待されるアイテム、方向について触れてみたい。

2. エレクトロニクス実装技術変革の経緯

私がちょうど10年前に著した本に“ハイブリッドマイクロエレクトロニクス”（CMC出版発行）なるものがある¹⁾。この総論の部分にハイブリッドマイクロエレクトロニクスの定義・範囲・概念・実装階層などを説明しているが、これを引用して、再びエレクトロニクス実装技術の範囲と変革を以

* 沖電気工業㈱（〒108 東京都港区芝浦4-11-22）

Oki Electric Industry Co., Ltd. (11-22, Shibaura 4-chome, Minato-ku, Tokyo 108)

下に示す。

ほぼ10年前、半導体IC、LSIのパッケージがDIP^{*1}タイプから、多ピン型のフラットパック、リードレスタイプなどが出現し、SMT^{*2}化が進展した。さらにパッケージレス構造の実装方式がとられるようになってきてから、プリント基板実装階層（第2実装階層）レベルとの境界が判然としなくなってきた。さらにIC、LSIとL、C、Rとの組み合わせによる回路のみでなく、他の多くの機能素子群（たとえば、発光・受光素子、表示素子、温度・圧力・速度などのセンサ素子など）が組み合わせの対象となりうるように発展してきている。したがって従来のプリント基板実装技術の範囲から、プリント基板ユニットレベルまでが

一体となった新しい機能モジュール技術とでもいうべき、きわめて範囲の広い技術へと発展してきているのが現状である。

また、さらに光発光受光ユニットについても新しく光実装技術領域が加わった。これらの現状をふまえて、われわれは従来の狭義のエレクトロニクス実装技術だけでなく、光実装技術も含め、広義のエレクトロニクス実装技術として定義づける必要があると考える。

すなわち各種の有機・無機・金属などの各種材料を単独もしくは複合してサブストレータ材料として用い、これに各々に適した導体材料（銅、銀、金、アルミニウム、ニッケル、モリブデン、タングステン、パラジウム、白金、ロジウム、スズ、亜鉛など）、抵抗材料（炭素、ニッケル、ルテニウム、タンタル、チタン、シリコン、バナジ

*1 Dual in Line Package : 半導体パッケージの形状の1つ

*2 Surface Mount Technology : 表面実装技術

図1 エレクトロニクス実装技術の概念

CIM [Computer Integrated Manufacturing] : コンピュータを利用した総合的な製造技術

CALS [Continuous Acquisition and Life Cycle Support] : コンピュータを利用して製品を調達、物流、保存するための総合システム技術

KGD [Known Good Die] : チップ搭載前にチップ状態の良否をわかるようにさせることを意味する

MCM [Multi Chip Module] : 一枚の基板上に多数の多種類の機能素子を搭載したモジュールの意味

BGA [Ball Grid Array] : 半導体素子のパッケージの一種でボール状の金属材料をパッケージの底部に用いたアレイで、基板に高密度接続する方法として最近注目を集めている技術

PGA [Pin Grid Array] : BGAの前の段階に用いられたピン状（ケンザン型）のパッケージの種類で、プリント基板に差し込んで接続するパッケージ

図2 エレクトロニクス機器システムの構成レベル

も定義づけられる。図1にこれらの定義づけを表現したものを示す。

また図2は、これらエレクトロニクス実装技術を電子機器、電子装置の構成レベルより示したものである。すなわち、素子レベルの一部とモジュールレベルのすべてと、装置レベルの一部を取り込んだ範囲を示したものである。

3. 電子機器における実装技術階層とその必要技術

電子機器装置はその構成レベルに区分すると大きく次の4つに区分できる。

- ① 素子レベル
- ② モジュールレベル
- ③ 装置レベル
- ④ システムレベル

これらの中で①～③の一部分まで含めた部分がエレクトロニクス実装技術の最も必要な部分である。これは図2に示されている。

この技術の一つの例として分類してみると図3のような表わし方ができる。この図は円錐型のピラミッドの頂点に商品（即ち電子機器）ののって、順次技術階層別に川下の実装方式、設計技術、部品技術、材料・加工技術と積み重ねられていて、これらの各々の技術が円周方向に、実装階層区分に関連する技術区分がなされている。

図4に示した機器構成上の実装階層図は典型的な大型機器の場合で、架実装まで必要のない小型

図3 エレクトロニクス実装基幹技術分類

ウムなどの単独もしくは合金、酸化物、ホウ化物などを組み合わせて各種の物理的・化学的手段（CVD法、PVD法、イオンプレーティング法、電気めっき法、厚膜スクリーン法など）にて、パターン形成したパッシブサーキットを用い、これらの上に情報受理部（センサ部）、情報処理部（データ処理、演算部）、情報出力部（表示、記録部）の各種機能を複合化、または一体化した機能モジュールを構築させるために必要な技術を総合して“新しいエレクトロニクス実装技術の範囲”とで

図4 エレクトロニクス機器構成上の実装階層

機器の場合は第3階層が装置レベルに相当する。次に図に示した各階層毎の説明と予測を含めて記す。

3. 1 第1実装階層（素子パッケージ実装階層）

従来はDIP, QFP^{*3}, SOP^{*4}が大半をしめており、今後も汎用素子パッケージの主流を占めていくであろう。しかし、カスタムLSIの分野では、ケースレス方式^{*5}が実装密度の向上の手段として今後ますます多用されていくであろう。

特に最近では、プラスチック封止形BGA, PGAが注目されてきている。セラミック多層板の上にマルチチップ搭載したものも出現してきている。これらはいわゆるハイブリッドIC技術として、従来より厚膜技術をベースとした形で進展してきているエリアである。このマルチチップパッケージ方式によって電子回路の複雑化、大規模化に対応し、特に多品種少量生産方式に適する方法として位置づけられている。これらの場合、ベアチップと多層セラミックベース回路基板及び多層プリント基板を用いるところから、次の第2実装階層との境界が不明確となり実装階層の飛び越し現象ということもいえる。使用されるファインパターン形成技術は厚膜技術で80~40 μ m, 薄膜技術で40~5 μ m, 厚膜-薄膜コンバイン技術, ウェット技術（めっき技術）の併用などで低コストファインパターン技術がさらに開発されよう。

3. 2 第2実装階層（基板実装階層）

この階層は、印刷配線板・セラミック基板を中心とした回路基板に、第1階層レベルの素子パッケージを搭載してはんだ付接続する方式が主流である。また、素子のダイレクトボンドが多用されていくに従って耐熱型有機材料、複合材料が多用されてきている。特に高密度化が進んでいくと基材の熱伝導による放熱のみではまかなえなくなり、各種の強制冷却方式（強制対流、ヒートパイプ冷却、電子冷却方式等々）の併用が必要となる。

3. 3 第3実装階層（架実装階層）

この階層は大きなシステム的な装置の場合は架構造となるが、個別の単一機器の場合は架構造をとらないため、この階層が装置そのもののレベルとなる。特にこの階層ではノイズ、サージ対策が重要である。また、この階層での電源の小型化、低電圧化、低消費電力化、低コスト化が大きな課題である。

4. マルチチップモジュール技術の設計、評価・製造、検査における課題と期待

最近、特にエレクトロニクス実装技術関係者の間で関心が高いのは、マルチチップモジュール技術（MCM技術）である。その理由は、ロジックLSIがカスタムメイド化し、マイクロプロセッサを中核とした回路が周辺を含めてスタンダードセル化することによってライブラリー化が進んだ結果、いわゆるASICのニーズが高まり、これらのカスタムデジタルICを中心にしてMCM化に拍車をかけてきている。最近では終端抵抗やコンデンサーを内蔵した基板などを一体化してより機能を集積化し、小型化高性能化をめざしている。これらのMCM技術では、電子機器の機能設計の段階より、性能全体をどう実装階層に配分し、より高速性、小型化、高信頼性、低コスト化を達成するかを十分に検討していかねばならず、CAD技術やCAE技術が極めて重要な技術となってくるのは当然である。半導体素子設計領域から、第一実装階層の素子パッケージ設計、第2実装階層の基板・接続・パッケージ設計、第3実装階層である装置実装設計まで含めた全体のエレクトロニ

*3 Quad Flat Package

*4 Small Outline Package

*5 ケースレス方式：ベアチップを直接搭載する方式

クス実装設計技術をよく知った上での実装最適化設計が重要となってきた。従って、現在MCM化することが、単に低コスト化のためだけでなく、エレクトロニクス装置の最適実装設計化のため、機能設計の簡素化を含めたコンピュータ利用設計、評価、チェック技術が必要とされているわけである。更に設計段階のみでなく、生産段階、検査段階、出荷段階、物流段階、顧客サービス保守段階までのすべての生産活動のレベルでの最適化が求められている時期にきている。通産省などのプロジェクトでもこれら製造業の情報化をどのように進めて行くのがよいのかを現在研究中であるとのニュースも新聞誌上に報じられている。

電子機器を大量に安価に世の中に供給して発展してきたエレクトロニクス産業界は、次のステップとして、MCM化技術を発展させながら、かつ高度なコンピュータ利用技術の上になった情報化社会を早く、築き上げていくことが重要となろう。更にコンピュータソフトを含めた、顧客のニーズを正確にとらえ、システムメーカーを中心として、顧客、部品メーカー、しいては材料メーカー、製造装置、試験機メーカーまで含めた関係技術者が、エレクトロニクスシステム・装置の設計当初の段階より参加して、設計・開発・製造・検査まで一貫したコンピュータ利用技術を駆使して開発・生産を行っていくことが重要であり、高付加価値化の方向といえる。一度データ化したものは商品企画の段階より設計、生産、流通、サービスまで含めた各階層で活かし、更に必要なデータを付加していくことが重要で、その場合どこで区分し、標準化し、汎用化するかが大きな課題となるであろう。

では少し具体的にかみくだいた形でSMT(Surface Mount Technology)を基軸とした話に方向転換しよう。

5. 電子機器の高性能化・小型化のニーズへの対応

電子計算機をはじめ通信機器、制御機器が高機能、小型化(いわゆるダウンサイジング化)してきたことは自明であり、今後もこの傾向は更に進

んでいくであろう。最近、日本のお家芸であるダウンサイジング化の中心技術であるエレクトロニクス実装技術が、米国IEEE(電子電気学会)のCPMT(Component Packaging Manufacturing Technology Society)のAward Committeeで議論され、日本が世界のダウンサイジング化にComponent Packagingエリアで貢献したことが認められ、IEEE Outstanding Sustained Technical Contribution Award をもらえたことを見ても、いかにエレクトロニクス実装技術が電子機器の重要技術であることがわかる。もちろん半導体素子技術の進展によるLSI化技術の存在が最も大きいことは当然である。

電子機器の小型ニーズへの答としては第一にあげられるのが表面実装技術(SMT)である。これを支えている半導体素子をはじめ各種の電子部品のパッケージ形状が表面実装用部品デバイス(SMD)として品揃え充実化してきたのも第2の答であろう。更にますます微細化するSMDの接続端子ピッチを正確にかつ高信頼度に接続する微細接続技術の発展が第3の答である。また更にそれらを支えた各種プロセス技術、材料技術、新基板技術などがバランスよく進展し、これらの研究開発を進めたきた結果、製品コストを押し上げることがなかった。あくなき研究開発を進めてきた努力の結果であることはいうまでもないことである。更にこれらは微細化、軽薄短小化へと限界をめざして進んでいくことであろう。

6. 電子機器の今後の展開

今後のエレクトロニクス実装技術の進展についてのキーワードを以下に並べてみる。

- (1) 電子機器の商品企画時より、コストを含め素子、実装組立製造・検査・物流、サービスを含めたトータル管理の最適化が重要である(コンカレントエンジニアリング)(総合的なComputer Aided Design, Computer Aided Engineering, Computer Aided Manufacturing)。
- (2) 電子デバイス・電子部品の信頼性の確保(Known Good Dye, High Reliability Technology)
- (3) デバイス・部品の高密度接続技術の確保(Chip

Size Packaging [CSP], Ball Grid Array [BGA] 技術, Tape Automated Bonding [TAB] 技術, Flip Chip Connection [FC] 技術, Elastic Connection [Er. Con] 技術, Bump Formation 技術, etc.)。

- (4) 超高密度, 低コスト回路基板技術の進展, MCL-D, MCL-C, MCL-Lなどの各種材料・プロセスによる技術の開発, 複合機能基板の開発
(5) 電子デバイス・電子部品を含め更に光部品・各種センサデバイス, 電源, スイッチング素子などのSMD化の確保

7. ま と め

前述してきた通り SMT技術はエレクトロニクス実装技術の中で中心的な基本技術である。これをささえる部品・基板, 接続, 信頼性などの各論は次の各々のテーマでの論文にゆだねたい。今後ますますこの領域で需要度が増すと思われることからをまとめてみる。

- (1) 電子機器設計技術におけるコンカレントエンジニアリングの進化と発展
(2) CAD, CAE, CIMなどのコンピュータ利用技術の高度化とチップレベル, 基板レベルでの技術融合化の進化と発展
(3) 更なる電子部品群のSMT化の進化と発展
(4) MCM技術の設計時点, モジュール製造時点, 検査評価時点, 信頼性評価・出荷時点, 市場出荷サービス時点の各階層における最適化(低コスト

化・設計容易性, 製造検査容易性を含めて)の進化と発展

- (5) 電子デバイス・電子部品の低消費電力化と更なる高信頼性化, 高密度化の進化と発展
(6) 回路基板の高密度化と微細接続技術の進化と発展
(7) 低コストな冷却技術の開発実用化への期待
(8) 地球環境を意識した材料・プロセスの選定と実用化(製品のリサイクルを含めたクリーン化技術の要求度大)
(9) 電子機器の高速化, 小型化に対しての材料特性の改善と配線ネックの解消に向けての光技術の導入と開発促進
(10) 高精度, 高速な実装装置の開発と発展(低コスト化, 汎用化, 高サイクルタイム化)
(11) 各実装階層における評価・検査の重複の回避とコンピュータ利用度の向上

(1995-1-10 受理)

文 献

- 1) 二瓶公志; ハイブリッドマイクロエレクトロニクス (CMC出版, 1985)
- 2) 二瓶公志; 機能成膜プロセス技術—エレクトロニクスにおける機能膜作製技術— (広信社, 1987)
- 3) 二瓶公志; SHM協会誌, 10, (2), 2 (1994)
- 4) 河野正夫; 高密度基板の技術動向, 電波新聞 7月1日号 (1994)
- 5) SMT/SMD特集, 日経産業新聞 9月8日号 (1994)