小特集／液晶プロセスを革新する透明導電膜の新技术

大型・超高精細液晶パネルと透明導電膜プロセスの
新しい役割

北 原 洋 明*

Large Screen, Super High Resolution LC Display and New Role
of Transparent Conductive Film Processes

Hiroaki KITAHARA*

Key Words: TFT-LCD, ITO, IZO, Sputtering, Etching (Wet, Dry)

大型化・高精細化・低コスト化する液晶パネルのプロセスに対応して、透明導電膜プロセスも変貌しつつある。透明導電膜の成膜技術およびエッチング技術の双方から将来の展望について述べる。

1. はじめに

a-Si TFT (amorphous-Silicon Thin Film Transistor) 液晶がノート PC 用に搭載されるようになってから 10 年近くの月日がたつ。この間、着実に大型化・高精細化の道を歩み続け、現在ではノート PC 用だけではなくモニター市場にもその用途が広がりつつある。今後も、液晶パネルは CRT との置き換えを狙ってますます性能を上げていく。CRT の限界を超えた 150 PPI (Pixel Per Inch) 以上の超高精細パネルもその一つの方向である。

この TFT 液晶パネルの機能を考える時に重要な役割を担っているのが透明導電膜である。本稿では、透明導電膜プロセスの観点から見た a-Si TFT 液晶のこれまでの技術展開と今後の技術動向について述べる。液晶プロセスでは、透明導電膜としてこれまで結晶化 ITO (Indium Tin Oxide) が主に使われてきた。この背景には、優れた膜特性を得るために成膜技術を中心に開発が進められてきたことがあげられる。今後は、液晶パネルの大型・高精細化および低コスト化の観点からエッチング技術に焦点が移ってきており、アモルファス状の膜も多用されていくであろう。

2. a-Si TFT 液晶パネルの動向

ノート PC 用の液晶パネルとしては、1990 年台初頭に 10 インチクラスの VGA パネルを搭載した初のノート PC が発表されて以来、画面サイズは 12.1 インチ、13.3 インチ、14.1 インチと大型化し、表示フォーマットも SVGA・XGA と高精細化して現在に至っている。一方、モニター用途としても 12.1 インチ XGA クラスからスタートし、現在は 15 インチクラスあるいは 17-20 インチクラスのサイズと SXGA 以上の表示フォーマットを持ち、こちらも大型・高精細化の道を着実に歩んでいる。

大型・高精細化を目指す液晶パネルのロードマップを図 1 に示す。右の縦軸には、パネルの解像度を表す単位として PPI (Pixel Per Inch) の数値を示してある。現在主流である 12~15 インチクラスのものは、80~90 PPI 程度の解像度である。最近出始めた液晶モニターは、17~20 インチクラスの SXGA から UXGA でやはり 90 PPI 前後の解像度である。

一方、液晶パネルを単なるモニター用途で使おうとすると、そこには CRT という既存のライバルがいる。この CRT を液晶モニターに置き換えていくためには、薄型・軽量という方向だけではなく、CRT には出来ない超高精細化の方向を目指すことが重要である。CRT の解像度は、製造上 120~130 PPI が限界である。これに対して、液晶パネルでは今のところ明確な限界は見えていない。図 1 には、これまでに IBM が発表した 120

* 日本アイ・ビー・エム(株) ディスプレイ事業 液晶開発 第一プロセス開発 (〒242-8502 神奈川県大和市下鶴間 1623-14)
Process Development, LCD Development, Display Business Unit, IBM Japan Ltd. (1623-14, Shimotsuruma, Yamato-shi, Kanagawa 242-8502)

図1 液晶パネルロードマップ

図2 16.3″-QSXGA (200 PPI) 超高精細パネル

表1 ディスプレイフォーマットとピクセル数

ディスプレイ フォーマット	画素数		ピクセル数	
	水平	垂直		比
VGA	640	480	307,200	1
SVGA	800	600	480,000	1.56
XGA	1024	768	786,432	2.56
SXGA	1280	1024	1,310,720	4.27
UXGA	1600	1200	1,920,000	6.25
QXGA	2048	1536	3,145,728	10.2
QSXGA	2560	2048	5,242,880	17.1
QUXGA	3200	2400	7,680,000	25

図3 解像度の違い、(左)従来パネル、(右)超高精細パネル

PPI以上の解像度を持つパネルを★印で示してある。1996年には10.5インチ-SXGA(157 PPI)を発表した^{1),2)}、昨年6月には業界最高の解像度を持つ16.3インチ-QSXGA(202 PPI)を発表した³⁾⁻⁵⁾。

CRTを越える超高精細パネルが実現されると、そこにはこれまで紙の上でしか表せなかった高密度な表現をディスプレイの上で再現することが出来るようになり、液晶パネルにしか出来ない新たなアプリケーションの世界が開けてくる。図2に、昨年発表した16.3インチ-QSXGA(202 PPI)パネルの外観を示す。図3には、こ

のパネルによる表示特性を従来パネルのものと比較して示す。

表1に、ディスプレイフォーマットと画素数の関係を示す。一義的には「解像度アップ＝画素数の増大」を意味するが、図1に示したように画素ピッチの縮小を伴った液晶独自の領域に踏み込んでこそ新たな分野が開けてくる。

QSXGAのディスプレイフォーマットでは、現在モニターパネルで主流になっているSXGAの4倍の画素数になる。すなわち4倍の情報量を表示することができる。このため、図3のような文字情報であればスムーズな字体を表現することが可能になるし、絵であれば印刷物に近い表現を得ることが可能になる。これにより、様々な分野において、従来は印刷物や写真といった紙物に頼っていた作業をディスプレイ上で行うことが出来るようになる。

他方、液晶パネルの製造技術に関する重要な項目としてガラス基板の大型化がある。液晶パネルサイズ大型化の歴史は、PCマーケットからの要求に応えたきた経緯はあったが、見方を変えると製造ラインで採用している

図4 TFT/LCD ラインの世代とガラスサイズ

図5 TFT 液晶の構造

マザーガラスサイズの大型化とも密接に関係してきた^{6),7)}。図4に、TFT 液晶製造ラインの動向を示す。

PC 向け液晶パネルの本格的な生産が始まったのは1991年の第1期ラインからである。この時のマザーガラスは300mm×400mm前後であり、8～10インチ級のパネルが4～2面取れる大きさであった。その後10インチ級パネルを4面取れる2期ラインを経て、パネルサイズの主流が12.1インチにシフトした1995年以降は、12.1インチが6面取れる550mm×650mmのマザーガラスが採用された。その後もパネルサイズの大型化に伴いマザーガラスサイズは少しずつ拡大しているが、現在のところ未だ3期ラインの範疇に留まっている。業界では、液晶モニターの生産を視野に入れた次のマザーガラスサイズの検討が既に行われており、18インチ級の液

晶モニターを6面取りできる800mm×950mmが一つの候補としてあげられている⁸⁾。更に、その先にはm角のガラスを想定した次世代ラインの提唱もされている²⁰⁾。

ガラスサイズの大型化に伴いプロセスの実力も着実に向上してきている。透明導電膜について言うと、大面積基板に対する成膜の均一性、エッチングの均一性がプロセス上の重要なポイントになる。このような動向を見ていく上でのキーワードは大型・高精細化およびコスト低減である。以下、透明導電膜がこの2つの方向に果たしてきた役割を見ていく。

3. 液晶パネルと透明導電膜技術

3.1 液晶パネルの構造とプロセス

図5にTFT 液晶パネルの構造を示す。アレイ基板上

図6 TFTアレイ断面構造

には、TFT(薄膜トランジスタ)とその駆動のためのゲート線、および各画素に電荷を書き込むための信号線と透明電極が作り込まれている。また、カラーフィルタ側には、R・G・B 3色の層が形成された上に透明導電膜が全面に形成されている。この透明導電膜は、これまでITOが用いられてきた。

図6に、TFTアレイの断面構造を示す。この構造では、画素電極である透明導電膜は工程の途中にあり、このTFTアレイを作るためにフォトリソマスク数が6~8枚必要であった。一方、近年になって液晶パネルのコスト削減の観点からマスク数の削減が進められ、5枚マスクプロセスが主流になりつつある。この場合、デバイスを構成する各薄膜の総積層数は変えずに、一回の加工プロセスで複数の薄膜を同時にエッチングすることで、全体としての工程数を削減している。具体的には、(1)半導体層島化工程、(2)絶縁層への開口部形成工程、で多層膜の同時エッチングを行う。このため、従来構造では工程の途中にあった透明導電膜形成のプロセスが、新構造では、工程の最後にくることが大きな特徴である⁹⁾。

このようなプロセスの変化に伴い、透明導電膜に対しても従来とは異なった考え方が必要になってきている。特に、膜のエッチングを行う際に、下地膜との選択性や下地パターンへのダメージが大きな問題となる。この場合のダメージとは、下地膜中に存在する欠陥/パーティクルを通して下地パターンの欠陥を誘発するものである。従来のように画素電極形成が工程の途中にある場合には、その工程までに形成されているパターンへの影響を考慮すれば良かったが、透明導電膜工程が最後にくることによって、下地にはTFTアレイを構成するすべてのパターンがくることになり、プロセス上の制限が増えてくる。

一方、表示デバイスとしても大画面・高精細の方向にあり、このためのプロセスとしては、低抵抗配線の採用、具体的にはアルミニウムの採用が必須である。しかしながらアルミニウムは耐薬品性に欠けるため、後の工程で強い酸を使うとダメージを受けてしまう。従来から使われているITO膜のエッチングでは、例えば水系の強い酸が主に使われており、下地へのダメージが大きい。このような制限を緩和するためには、ソフトなエッチン

グが要求される。

このようなエッチング時の下地へのダメージという観点の他に、パネルが高精細になる程加工精度を上げていかなければならないという課題もある。開口率を落とさずに高精細パネルを製造していくためには、加工精度の向上が必要である。

3. 2 透明導電膜の新しい役割と技術

これまで液晶プロセスの中で中心的に使われてきたITOに関しては、多くの論文や解説が書かれており、あえてここで再録する必要もないであろう¹⁰⁾。今回は、将来のプロセスをにらんだ新しい手法および材料について触れてみる。

3. 2. 1 成膜技術

従来は、ITO膜に対していかにして結晶性の良い膜を作るかという観点から開発が進められてきた。例えば膜の低抵抗化といった観点から、スパッタリング法を中心にして種々の成膜条件をコントロールすることで膜の特性を向上してきた。一方、前述したように将来の新しいプロセスに対しては、下地にダメージを与えないソフトなエッチングのできる膜が要求されている。この要求に沿った透明導電膜として従来の結晶化した膜ではなく、アモルファス化した膜が近年になって実用化されている。

このアモルファス状の膜を形成する手法として、現在までに開発され実用化されているのが、

(1) スパッタリング中に微量の添加ガスを加えて、膜の結晶化を阻害する方法

(2) ITOに替わる新しい非晶質状態の膜を形成する方法の2通りである。

前者には、スパッタリング成膜中のAr、O₂ガスに微量の添加ガスを加えてITO膜の結晶化を押さえる方法が知られている。添加ガスとしては、水蒸気(H₂O)ないしは水素(H₂)が有効である^{9)~11)}。

後者には、IZO(Indium Zinc Oxide, 出光興産製IDIXOターゲット)があり、Inの組成比が60~80at%で安定したアモルファス状の膜が得られ、比抵抗・透過率といった基礎特性もITO膜と同等の値を得られることが報告されている^{12),13)}。

表2に、これらの技術による膜の特性をITO膜と比較して示す。

表2 透明導電膜の膜特性

	比抵抗 [Ωcm]		透過率(λ=550 nm) [%]		結晶性 by X-ray Diffraction	
	デボ後	アニール後	デボ後	アニール後	デボ後	アニール後
ITO 膜	1~5×10 ⁻⁴	1~3×10 ⁻⁴	82~86	84~88	Mixture	Crystal
H ₂ O 添加 ITO	2~6×10 ⁻⁴	2~4×10 ⁻⁴	80~85	84~88	Amorphous	Crystal
IZO 膜	3~4×10 ⁻⁴	3~4×10 ⁻⁴	80~85	80~85	Amorphous	Amorphous

表3 透明導電膜とエッチング速度の関係

	王水系	シュウ酸系	ドライエッチ
Crystallized-ITO	10~30	—	50~100(ハロゲン系ガス) 30~70(有機系ガス)
H ₂ 添加-ITO(Amorphous)	—	70~120	—
IZO	—	70~120	—

単位[nm/min]

図7 IZO 膜, ITO 膜のサイドエッチング量

3. 2. 2 エッチング技術

前述したように、従来の方法を例えて言うならば、「できるだけ良い膜を形成し、その膜を力ずくで切る」というやり方であった。今後は、液晶パネルのコスト削減のために、あるいは大画面・高精細パネルのプロセスに必要なアルミニウムを使いこなしていくために、下地パターンへのダメージを与えないソフトなエッチング技術が必要である。これを実現する方法として、

- (1) アモルファス状の透明導電膜を弱い酸でエッチングする方法
- (2) ドライエッチング法によって結晶質の ITO 膜を下地にダメージを与えずにエッチングする方法

前者の方法としては、アモルファス状の膜を例えばシュウ酸のような弱い酸でエッチングする方法が報告されており^{12),13)}、この技術をデバイス作製に応用した報告もなされている^{14),15)}。この方法で注意しなければいけない点は、膜中に結晶化した組織が残っているとエッチン

グ時に残渣として残ってしまうことである¹⁷⁾。ITO 膜を低温で形成すると膜中には結晶化した部分と完全に結晶化できなかった部分が混在してしまう。添加ガスを用いる方法でも、条件によってはこのような状態になり、エッチングに支障をきたすことがある。

液晶パネル製造工程の中で透明導電膜をエッチングする際の重要なポイントに、エッチングの速度・均一性と共にサイドエッチング量がある。図7に IZO 膜におけるサイドエッチング量を ITO 膜との比較で載せる。IZO のエッチング速度は、ITO に比べて3倍ほど速いにも関わらず、サイドエッチング量は ITO と同等ないしは少なくなっている。IZO 膜を使用することによって ITO 膜よりも生産性を上げられると同時に、将来の高精細パネルのプロセスに対しても十分にマージンを持っている。

後者の方法としては、有機ガスないしはハロゲンガスを用いたドライエッチング法によってデバイスを試作した報告がなされている^{14),15)}。ドライエッチング法は、王水系のウェットエッチングに比べて下地へのダメージが少ないこと、また方式によってはサイドエッチング量の制御性も良く、将来の重要な技術となるであろう。

有機ガスを用いる方式では、エッチング速度は遅いものの下地との高い選択性が得られる。また、ハロゲンガス系のガスを用いることによりエッチング速度を高める手法や、高密度イオン源を用いて更に高速の処理を行うことも検討されている。ドライエッチング法の課題としては、これらエッチング速度や選択性の他に残渣やコロージョン対策もある。

表3にはウェットおよびドライの各手法によるエッチング速度をまとめる。

4. 今後の展望

TFT 液晶パネルは、今後とも大型化・高精細化の方向に進んで行く。このような動向の中で、透明導電膜プロセスに必要とされる特性としては、アレイ工程では大面積での均一な成膜(特に、比抵抗・透過率)および均一なエッチング(特に、エッチング速度、サイドエッチングの制御性)がポイントである。一方、カラーフィルター基板に用いられる透明導電膜では、膜そのものの特性が重要であり、比抵抗、透過率といった基本的な特性を第一に要求される¹⁹⁾。

量産性という観点からは、工程短縮を睨んだプロセス変更への対応、および成膜工程・エッチング工程での生産性も重要視される。その意味で、従来の結晶性 ITO 膜から一步踏み込んだ新しいプロセス・新しい材料が求められている。今回述べてきた、いくつかの新しい方法は、まさに時代の要求する方向に沿った新技術であり、今後もこの方向に向かって進んでいくであろう。

5. ま と め

a-Si TFT 液晶パネルの重要な機能を担っている透明導電膜について述べた。液晶パネルが大型化・高精細化そして低コスト化を目指して進んでいくのに伴い、透明導電膜も従来のような ITO の成膜技術という視点からだけではなく、プロセスの中での加工性という観点で最適な材料およびプロセス条件を見いだす必要性が出てきている。これまで主に使われてきた ITO を使いこなす方法、あるいは IZO といった新しい材料で対応していく方法、およびドライエッチングの可能性についても述べた。

(1999-7-23 受理)

文 献

1) P. Fryer et al. ; SID International Symposium Digest of

- Technical Papers X X VII, 333 (1996)
- 2) E. Colgan et al. ; IBM J. Res. Develop. Vol. 42 (Number 3/4), 427 (1998)
- 3) K. Schleupen et al. ; ASIA DISPLAY '98 Digest, 187 (1998)
- 4) H. Kinoshita, H. Kitahara, K. Schleupen, E. Colgan, R. Nunes, M. Kodate and S. Takasugi ; SID '99 Digest, 736 (1999)
- 5) 北原洋明 ; Electronic Display Forum '99 Proceedings, 1-15 (1999)
- 6) 北原洋明 ; FPD Expo Forum 97 Proceedings, 1-1 (1997)
- 7) 北原洋明 ; 第 2 回 FPD シンポジウム予稿集, 119 (1997)
- 8) SEMI PCS FPD Phase-3 報告書 (1999)
- 工程削減の構造に関しては p 11 プロセス分科会報告を参照
- 9) S. Ishibashi, Y. Higuchi, Y. Ota and K. Nakamura ; J. Vac. Sci. Technol. A 8(3) May/Jun, 1399 (1990)
- 10) 石橋 暁 ; 電子材料, 1998 年別冊, 99 (1998)
- 11) J. Driessen, P. Aing, S. Jost and S. Viaud ; Proceedings of ISSP'99 Symposium, 55 (1999)
- 12) 海上 暁 ; ディスプレイアンドイメージング, Vol. 4, 143 (1996)
- 13) 井上一吉 ; 月刊ディスプレイ, 3 月号, 15 (1998)
- 14) 三村秋男 ; *Sputtering & Plasma Processes*, 11, (1), 9 (1996)
- 15) 伴 厚志, 片山幹雄 ; *Sputtering & Plasma Processes*, 11, (5), 27 (1996)
- 16) 例えば, 表面技術, Vol. 43 No. 2, 小特集/液晶ディスプレイ用透明導電膜 (1992)
- 17) H. Kitahara, T. Uchida, M. Atsumi, Y. Kaida, K. Ichikawa ; Proceedings of ISSP'91 Symposium, 149 (1991)
- 18) H. Takatsuji, H. Hiromori, S. Tsuji, K. Kuroda and H. Saka ; Proceedings of MRS Symposium, Vol. 508, 315-320 (1998)
- 19) 植木俊博, 小関敏彦, 福永哲也, 山中秀峰 ; 第 7 回色彩工学コンファレンス予稿集, p. 89 (1990)
- 20) 鍋島幸敏 ; FPD Expo Forum 98 Proceedings, 3-14 (1998)

—— 本小特集企画担当委員 ——

馬場 茂(成蹊大学)