電気めっきの境界要素シミュレーション (LSI 銅配線への応用)

青木 繁*, 天谷賢治*, 高沢宏彰**, 宮坂松甫***

Boundary Element Simulation of Electroplating on Silicon Wafer

Shigeru AOKI*, Kenji AMAYA*, Hiroaki TAKAZAWA** and Matsuho MIYASAKA***

A new boundary element method has been developed to simulate the electroplating of a silicon wafer with copper. In this method, the Laplace equation is solved with three-dimensional or axisymmetric elements by representing the complicated phenomena near the anode and cathode surfaces as polarization characteristics (PCs) and using the PCs as nonlinear boundary conditions. Prior to electroplating, sputtering is used to coat a silicon wafer with a Tantalum nitride (TaN) film. The electrical resistance of thin copper and TaN films on a silicon wafer is then taken into account. To make a uniform copper film, the anode (copper plate) is divided into several pieces, and optimization of the current supplied to each piece of the anode is performed through use of the Simplex method.

Key Words: Electroplating Simulation, Boundary Element Method, Silicon Wafer, Polarization Curve, Laplace Equation, Electric Resistance of Thin Films, Optimization of Current

1. 緒 言

近年、電気めっきをプリント配線や集積回路の製造に应用することが試みられている。このめっき工程においては、微細溝(孔)部への埋め込み性¹⁾とともに、それに次ぐ研磨工程を容易にするために巨視的なめっき厚さの均一性の確保が重要となる。このため、めっき装置の設計やめっき条件の設定を合理的に行うことが求められる。

一方、最近では、めっきの設計に数値解析を利用する研究が活発に行われており、小原ら²⁾は有限要素法を用いて、また、小林ら³⁾は境界要素法を用いて、めっき槽における電位・電流密度分布を予測している。

本研究では、集積回路の製造におけるシリコンウェーハへの銅めっきの巨視的な厚さの均一性について論ずるために、小林ら³⁾と同様に、溶液内部の要素分割を必要としない境界要素法を用いてシミュレーションを行う。銅めっきは、シリコンウェーハ上の二酸化ケイ素(SiO₂)層間絶縁膜に溝を形成し、その中に配線用の銅

を埋め込むことが目的であるが、予め、SiO₂の溝の表面には窒化タンタル(TaN)などの薄いバリア層がスパッタリング法などによって成膜され、さらにその上にめっき用の電極の役割を果たす銅のシード層がやはりスパッタリング法などによって薄く形成される。

これらのバリア層およびシード層の電気抵抗が無視できないので、シミュレーションにおいてこれらの抵抗が考慮できるような手法を開発する。また、均一な厚さのめっき膜を作るために、アノードを分割し、分割された各アノードにそれぞれ異なった最適な電流を与える方法を提案する。

2. 数学モデル

2.1 めっき槽内の領域

図1に示すように、めっき槽内の溶液の占める領域を Ω とし、 Ω 内における電位を ϕ とする。通常の電気化学の問題では、ある参照電極に対する電位 E を用いるが、本研究においてはカソード内のある基準点に対する溶液内の任意の点の電位を ϕ として、また、この基準点に対するアノードおよびカソード内の任意の点の電位をそれぞれ ϕ_a および ϕ_c として用いる。金属(アノードおよびカソード)表面のごく近傍を除けば、 ϕ は Ω 内での Laplace 方程式を満足する^{3),4)}。

$$\nabla^2 \phi = 0 \quad \Omega \text{ 内で} \dots\dots\dots (1)$$

金属表面のごく近傍の複雑な挙動は、金属表面における金属と溶液間の電位ギャップとして分極曲線の中に取り込み、境界条件として取り扱う。金属表面に狭い溝が多数存在していても、溝の幾何学的形状を陽には考慮せ

* 東京工業大学情報環境学専攻 (〒152-8552 東京都目黒区大岡山 2-12-1)

Dept. Mech. Env. Inf., Tokyo Inst. Tech. (Ohokayama, Meguro-ku, Tokyo 152-8552)

** 東京工業大学大学院生(情報環境学専攻) (〒152-8552 東京都目黒区大岡山 2-12-1)

Graduate Student, Dept. Mech. Env. Inf., Tokyo Inst. Tech. (Ohokayama, Meguro-ku, Tokyo 152-8552)

*** ㈱荏原総合研究所 (〒251-8502 神奈川県藤沢市本藤沢 4-2-1)

Ebara Research Co., Ltd. (2-1, Honfujisawa 4-chome, Fujisawa-shi, Kanagawa 251-8502)

ず、巨視的な(溝の影響を一括して含む)分極曲線を測定しておき、これを境界条件として用いる。

したがって、上式の境界条件を次式で与える。

$$\phi = \phi_0 \quad \Gamma_d \text{ 上で} \dots\dots\dots(2)$$

$$i \left(\equiv \kappa \frac{\partial \phi}{\partial n} \right) = i_0 \quad \Gamma_n \text{ 上で} \dots\dots\dots(3)$$

$$-(\phi - \phi_a) = f_a(i) \quad \Gamma_a \text{ 上で} \dots\dots\dots(4)$$

$$-(\phi - \phi_c) = f_c(i) \quad \Gamma_c \text{ 上で} \dots\dots\dots(5)$$

ここで、 Ω は $\Gamma_d + \Gamma_n + \Gamma_a + \Gamma_c (\equiv \Gamma)$ で囲まれているとし、 Γ_d および Γ_n はそれぞれ電位 ϕ および電流密度 i (溶液に流れ込む方向を正) が指定された境界 (ϕ_0 および i_0 はそれぞれ指定された値) であり、 Γ_a および Γ_c はそれぞれアノードおよびカソード表面を表わす。 κ は溶液の電導度である。 $\partial/\partial n$ は外向き法線方向の微分であり、物体表面を通して溶液に流れ込む電流値を正としている。 $f_a(i)$ および $f_c(i)$ はそれぞれアノードおよびカソードの巨視的な分極曲線を表す一般に非線形関数であり、実験により求める。

2.2 アノード

アノードは厚い銅板であるからその電気抵抗が無視できるので、アノード内の電位 ϕ_a は一定と仮定することができる。しかし、アノードに供給される電流量 I_0 が指定される場合には ϕ_a の値は未知であるので、式(4)に次式を補う必要がある。

$$\int_{\Gamma_a} i d\Gamma = I_0 \dots\dots\dots(6)$$

複数のアノードを用いる場合は各アノード毎にそれらの中の電位は一定と仮定し、各アノード毎に上式に相当する式を用いる。

2.3 カソード

実際の工程ではシリコンウェーハ表面の SiO_2 絶縁膜上に薄い窒化タンタル(TaN)などのバリア層および銅シード層をスパッタリングで作製し、この上に銅めっきを施す。この際のカソード内、すなわち、スパッタリング膜と銅めっき膜内の電気抵抗が無視できないので、カソードの電位 ϕ_c はカソード内の電流密度 $i_c = (i_{cx}, i_{cy})$ に依存する。ここで、シリコンウェーハ上に x 軸と y 軸を持つ直角座標系 $O\text{-}xy$ を用い、 i_{cx} および i_{cy} はそれぞれ電流密度 i_c の x 方向および y 方向成分を表す。

シリコンウェーハの表面は、狭い溝が多数存在しても、巨視的には平面とみなす。カソード内の電流密度および電気伝導度(または膜厚)は巨視的な(表面を平面とみなした場合の等価的な)値として与える。したがって、カソード内の電流密度 $i_c [\text{A/m}]$ を次のように定義する。

$$i_c = -(t_s \kappa_s + t_p \kappa_p) \nabla_2(\phi_c) \dots\dots\dots(7)$$

ここで、 t_s および κ_s はそれぞれ TaN バリア層の厚さ $[\text{m}]$ および電気伝導度 $[\Omega^{-1}\text{m}^{-1}]$ であり、 t_p および κ_p はそれぞれ銅シード層の厚さ $[\text{m}]$ および電気伝導度 $[\Omega^{-1}$

Fig. 1 Governing equations and boundary conditions.

m^{-1}) である。下添字 2 は $(x\text{-}y)$ 面内の 2 次元の演算子であることを示す。なお、 SiO_2 絶縁膜の電気抵抗は大きいので、その中の電流密度は無視できると仮定する。

溶液からカソードの表面へ $(-i)$ が流入しているとすると、カソード内の微小領域における電荷の保存より、次式が得られる。

$$\text{div}_2(i_c) + i = 0 \dots\dots\dots(8)$$

式(7)および(8)より、次式がカソード内の支配方程式となる。

$$(t_s \kappa_s + t_p \kappa_p) \nabla_2^2(\phi_c) = i \dots\dots\dots(9)$$

めっき速度はカソード表面上の $(-i)$ に比例するので、式(1)-(5)と(6)および(9)を連立させて i について解けば、めっき速度の分布形状を知ることができる。

3. 境界要素法による定式化

式(1)に対する境界積分方程式は次式となる⁵⁾。

$$\begin{aligned} \kappa c(y) \phi(y) &= \int_{\Gamma} \phi^*(x, y) i(x) d\Gamma \\ &- \int_{\Gamma} i^*(x, y) \phi(x) d\Gamma \dots\dots\dots(10) \end{aligned}$$

ここで、 x および y はそれぞれ観測点およびソース点の位置ベクトルであり、基本解 ϕ^* および i^* はそれぞれ次式で与えられる。

$$\phi^*(x, y) = \frac{1}{4\pi r} \dots\dots\dots(11)$$

$$i^*(x, y) = \kappa \frac{\partial \phi^*(x, y)}{\partial n} \dots\dots\dots(12)$$

ただし、 $r = |\mathbf{r}| = |\mathbf{x} - \mathbf{y}|$ であり、 $\mathbf{n}$ は観測点 $\mathbf{x}$ における境界外向き単位法線ベクトルを表す。

式(10)に境界条件(2)および(3)を代入し、離散化すると次式が得られる。

$$[H]\{\phi\} = [G]\{i\} \dots\dots\dots(13)$$

ここで、 $[H]$ および $[G]$ は Γ と要素の形状に依存する既知マトリックス⁵⁾であり、 $\{\phi\}$ および $\{i\}$ はそれぞれ各節点における ϕ および i の値を成分とするベクトルである。この式は、境界条件(4)の中の ϕ_a および式(5)の中の ϕ_c が未知であるので、このままでは解けない。

そこで、まず、アノード面における境界条件を考える。式(4)と(6)を離散化すると次の二つの式が得られる。

$$\{\phi\}_a = \{\phi_a\}_a + \{-f_a(i)\}_a \quad (14)$$

$$\{A\}_a^T \{i\}_a = I_0 \quad (15)$$

ここで、 $\{\}_a$ はアノード面(Γ_a)上の節点における値を成分とするベクトルである。 A は要素面積であり、 $\{\}^T$ は転置を表す。(簡単のために、一定要素の場合の式を示したが、一般の要素の場合でも容易に離散化できる)。 $\{\phi_a\}_a$ の各成分は同じ一定の値 ϕ_a となっていることおよび $\{i\}_a$ は式(13)における $\{i\}$ の一部となっていることに注意する。

次に、カソード面における境界条件について考える。式(9)に対する境界積分方程式は次式となる。

$$\begin{aligned} c(t_s x_s + t_p x_p) \phi_c(y) \\ = \int_{\gamma} \{\phi_2^*(x, y) i_c(x) - i_2^*(x, y) \phi_c(x)\} d\gamma \\ + \int_{\Gamma_c} \phi_2^*(x, y) i(x) d\Gamma \quad (16) \end{aligned}$$

ここで、 γ はカソード面 Γ_c を囲む曲線であり、太字でない i_c は γ から流入する電流密度($\equiv (t_s x_s + t_p x_p) \partial \phi_c / \partial n_2$)である。 $\partial / \partial n_2$ は2次元問題の外向き法線微分である。2次元問題の基本解 ϕ_2^* および i_2^* はそれぞれ次式で与えられる。

$$\phi_2^*(x, y) = \frac{1}{2\pi} \ln\left(\frac{1}{r}\right) \quad (17)$$

$$i_2^*(x, y) = (t_s x_s + t_p x_p) \frac{\partial \phi_2^*(x, y)}{\partial n_2} \quad (18)$$

式(16)を離散化すると次式が得られる。

$$[H_2] \{\phi_c\}_\gamma = [G_2] \{i_c\}_\gamma + [B_2] \{i\}_c \quad (19)$$

ここで、 $[H_2]$ 、 $[G_2]$ および $[B_2]$ は γ と要素の形状に依存する既知マトリックス⁵⁾であり、 $\{\phi_c\}_\gamma$ および $\{i_c\}_\gamma$ はそれぞれ γ 上の各節点における ϕ_c および i_c の値を成分とするベクトルである。 $\{\}$ はカソード面(Γ_c)上の節点における値を成分とするベクトルを表す。境界 γ のある部分では i_c が、その他の部分では ϕ_c が与えられるので、カソード面上の i が与えられると、式(19)は解くことができ、内点の式⁵⁾を用いるとカソード面上の電位分布が以下のように求められる。

$$\{\phi_c\}_c = \frac{1}{t_s x_s + t_p x_p} [C] \{i\}_c \quad (20)$$

ここで、 $[C]$ は内点の位置に依存するマトリックスである。この式と境界条件式(5)より次式が得られる。

$$\{\phi\}_c = \{-f_c(i)\}_c + \frac{1}{t_s x_s + t_p x_p} [C] \{i\}_c \quad (21)$$

$\{i\}_c$ は式(13)における $\{i\}$ の一部となっていることに注意する。

式(14)および(21)をそれぞれアノード面およびカソード面上における境界条件として用い、ニュートン・ラフソン

法⁶⁾などの繰り返し計算を行うことにより、式(13)と(15)の連立方程式を解くことができる。すなわち、次に示す手順で計算を行う。

1. $\{i\}_a$, ϕ_a , $\{i\}_c$ と式(13)の未知量(Γ_a 上の i および Γ_n 上の ϕ に対応するベクトル成分)を適当に仮定する。
2. 仮定した $\{i\}_a$ と ϕ_a を式(14)に代入して $\{\phi\}_a$ を求め、 $\{i\}_c$ を式(21)に代入して $\{\phi\}_c$ を計算する。
3. 上の二つのステップで得られた値を式(13)および(15)に代入し、両辺の値の差異を求める。
4. この差異が小さくなるように、ステップ1で仮定した $\{i\}_a$ などの値をニュートン・ラフソン法などにしたがって修正し、ステップ2に戻り差異が許容誤差以下になるまで繰り返す。

4. 解析解との比較による式(20)の検証

式(20)を検証するために、半径 R の円形のカソード(シリコンウェーハ)を考え、カソードの外周で $\phi_c = 0$ とする。溶液からの電流密度が均一($i = -i_0$)と仮定すると、中心から ρ だけ離れた位置のカソード内の電位 ϕ_c の解析解は次のように求められる。

Fig. 2 Boundary element discretization for verification.

Fig. 3 Comparison of boundary element solutions with the exact analytical solution.

Fig. 4 Detail of an example problem.

$$\phi_c = \frac{i_0}{4(t_s \kappa_s + t_p \kappa_p)} (R^2 - \rho^2) \quad (22)$$

いっぽう、2次元境界要素解析を行い式(20)により ϕ_c を求めた。解析領域は対称性を利用して、カソードを16分割した領域とし、図2に示すように三角形および四角形一定要素によって要素分割を行い、図中に示す境界条件を用いた。解析には以下に示すような数値を用いた。

$R = 100 [\text{mm}]$, $i_0 = 0.05 [\text{mA/mm}^2]$, $t_s = 0.03 [\mu\text{m}]$, $\kappa_s = 4.0 \times 10^3 [\Omega^{-1} \text{mm}^{-1}]$, $t_p = 0.1 [\mu\text{m}]$, $\kappa_p = 5.0 \times 10^4 [\Omega^{-1} \text{mm}^{-1}]$ 。

図3にカソード内の電位 ϕ_c の分布を示す。式(20)による境界要素解は式(22)による解析解と良く一致していることがわかる。

5. シリコンウェーハへの銅めっきシミュレーション

本手法を用いて、図4のようなめっき槽を用いてシリコンウェーハに銅めっきを施すシミュレーションを行った。ここで、カソード(シリコンウェーハ)上では図5のように電流端子(-)を等間隔に8ヶ所接続した。対称性を考慮して図6のように浴槽の解析領域を全体の1/16とし、三角形または四角形一定要素によって要素分割を行った。シミュレーションに用いたアノードおよびカソードの分極曲線を図7に示す。めっき槽の側面は絶縁とした。その他の計算条件は図4中に示した。

図8にカソード上の電流密度分布((-i)がめっき速度に比例)を示す。また、図9にカソード内の電位分布を示す。カソード内の電気抵抗を無視した場合にはカソード内のいたるところで電位がゼロになるので、カソード内の電気抵抗を考慮することにより、電位分布がゼロから離れ不均一となる様子が計算結果に良く現れている。なお、ニュートン・ラフソン法における繰り返し数は3回であった。また、図8および図9では、要素の中心点

Fig. 5 Analytical model of cathode (silicon wafer).

Fig. 6 Boundary element discretization for example problem.

における値を連ねて表示していることに注意して頂きたい。

6. 軸対称近似

前節では、カソード(シリコンウェーハ)周上の電流端子(-)の数が比較的少ない(8個)場合について解析したが、この数が大きくなると軸対称近似が可能となり、計算量の低減を図ることができる。この節では軸対称近似の方法について考える。

軸対称場ではカソード内の電流密度 i_c は半径方向成分のみしか存在しない。その成分を $i^c [\text{A/m}]$ と記すこととする。カソード内の半径 ρ の位置にある微小環状領域では、電荷の保存より次の関係が成立する。

$$idS + d(Li^c) = 0 \quad (23)$$

ここで、 $S = \pi \rho^2$ および $L = 2\pi \rho$ である。上式を半径方向に n 分割して差分をとると、内側から j 番目の円環(以下では要素 j と呼ぶ)において、次式が成り立つ。

$$S_j i_j = L_j i_j^c - L_{j+1} i_{j+1}^c \quad (24)$$

ここで、

$$S_j = \pi (\rho_{j+1}^2 - \rho_j^2) \quad (25)$$

$$L_j = 2\pi \rho_j \quad (26)$$

Fig. 7 Polarization curve of copper.

Fig. 8 Boundary element solution of current density distribution on cathode (silicon wafer) (-i is proportional to plating rate).

式(25)および(26)を(24)に代入し、 $\rho_1=0$ および $i^c_1=0$ を考慮して整理すると次式が得られる。

$$i^c_j = \frac{1}{2\rho_j} \sum_{k=1}^{j-1} (\rho_k^2 - \rho_{k+1}^2) i_k \quad (j=2, \dots, n+1) \quad (27)$$

この関係を次式のようにマトリックス表示する。

$$\{i^c\}_c = [E]\{i\}_c \quad (28)$$

ここで、 $\{ \ }_c$ の意味については3節参照。

軸対称場では電流は半径方向だけに流れるので、式(7)に対応する式は次式となる。

$$i^c = -(t_s \kappa_s + t_p \kappa_p) \frac{d\phi_c}{dr} \quad (29)$$

上式を離散化すると、次式が得られる。

$$\phi_{c,j} = \frac{1}{2(t_s \kappa_s + t_p \kappa_p)} \sum_{k=j}^n (r_{k+1} - r_k) (i^c_k + i^c_{k+1}) \quad (j=1, \dots, n) \quad (30)$$

ここで、 $r_{n+1}=R$ (R はカソードの半径)の電位を基準とした。すなわち、 $\phi_{c,n+1}=0$ とした。

浴槽内の電位・電流密度を解析する際に一定要素を用いる場合には、カソード上の要素中央の電位を求める必要がある。そこで、要素 j の中央におけるカソードの電位を $\phi_{c,j}^0 = (\phi_{c,j} + \phi_{c,j+1})/2$ とすると、式(30)から次式が得られる。

Fig. 9 Boundary element solution of potential distribution in cathode (silicon wafer).

$$\{\phi^0\}_c = [D]\{i^c\}_c \quad (31)$$

ここで、マトリックス $[D]$ の各要素は式(30)より容易に求められる。

式(28)と(31)より

$$\{\phi^0\}_c = [D][E]\{i\}_c \quad (32)$$

この式と境界条件式(5)より次式が得られる。

$$\{\phi^0\}_c = \{-f(i)\}_c + [D][E]\{i\}_c \quad (33)$$

この式は式(21)に相当するので、軸対称要素を用いて要素分割し3節で述べた計算手順に従えば、軸対称問題を解くことができる。

式(32)を検証するために、4節と同じ問題を考え、差分法により式(32)の $\{\phi^0\}_c$ を求め、解析解(式(22))と比較した。結果を図3に示す。両者は良く一致していることを確かめることができる。なお、差分法ではカソードを半径方向に20分割して計算を行った。

7. 最適化

カソードに均一なめっき膜を施すために、アノードを分割して、分割した各アノードに異なった最適な電流を与えることを考える。軸対称問題とし、アノードを同心円状(ドーナツ状)に N 分割するとする。また、簡単のために、こうして分割された各アノードにはそれぞれ一定の電流密度を与えるとする。(3節で述べた方法を採用することにより、容易にアノードの分極を考慮に入れることができるが、分割された各アノードの大きさがあまり大きくない場合にはこのように近似しても、大きな誤差は生じないと考えられる)。

そこで、本最適化問題の設計変数を分割された各アノードに与える電流密度を $i_{0,j}$ ($j=1, \dots, N$) とする。目的関数としては、次式に示すようにカソード上の各境界要素に流れ込む電流密度(めっき速度に比例する)の平均値 $\bar{i}$ からの差異の二乗和とした。

$$F(i_{0,1}, i_{0,2}, \dots, i_{0,N}) = \sum_{j=1}^m (i_j - \bar{i})^2 \quad (34)$$

ここで、 m はカソード面の要素数である。

したがって、本最適化問題は目的関数式(34)を最小にす

Fig. 10 Divided anodes and boundary element discretization with axi-symmetric elements for optimization.

Fig. 11 Comparison of current density distribution on anodes and cathode before optimization with that after optimization.

る $i_{0,j}$ ($j=1, \dots, N$) を求めることに帰着する。なお、全電流量 I は一定 (I_0) と指定するので、各設計変数の間には次のような関係がある。このため、独立な設計変数の数は $N-1$ となる。

$$i_{0,1}A_1 + i_{0,2}A_2 + \dots + i_{0,N}A_N = I_0 \dots\dots\dots (35)$$

ここで、 A_k は分割されたアノード k の面積である。

5 節の例において、カソードの全周を電流端子(－)とした軸対称問題を考え、図 10 のようにアノードを 5 分割した場合の電流密度分布の最適化を行った。図 11 に最適化前後におけるアノード面とカソード面での電流密度分布を示す。最適化後は、最適化前に比べて、カソード面での電流密度分布が均一になっていることがわかる。なお、目的関数の最小化には、Simplex 法⁹⁾を用いた。

8. 結 言

本研究では、集積回路の製造におけるシリコンウェハへの銅めっきの境界要素シミュレーション手法を開発した。具体的な内容は以下の通りである。

- (1) シリコンウェハ上に予め作製する薄い窒化タンタル(TaN)などのバリア層と銅シード層の電気抵抗を考慮して、電位および電流密度を予測できるようにした。
- (2) 3 次元場ばかりでなく軸対称場も取り扱える定式化を行った。
- (3) 均一な厚さのめっき膜を作るために、アノードを分割し、分割された各アノードにそれぞれ異なった最適な電流を与える方法を提案した。

最後に、計算を手伝って貰った東工大学生阿部馨督君に謝意を表す。

(Received September 1, 1999 ; Accepted January 27, 2000)

文 献

- 1) 新宮原正三, 粟屋信義, 上野和良, 三沢信裕(編) ; Cu 配線技術の最新の展開 (リアライズ社, 1991)
- 2) 小原勝彦, 畑瀬 博, 櫻井達美 ; 表面技術, 47, 751 (1996)
- 3) 小林和幸, 川向博史 ; 表面技術, 48, 873 (1997)
- 4) 青木 繁, 天谷賢治, 宮坂松甫 ; 境界要素法による腐食問題の解析 (裳華房, 1998)
- 5) 田中正隆, 松本敏郎, 中村正行 ; 境界要素法 (培風館, 1991)
- 6) 渡部 力, 名取 亮, 小国 力 ; Fortran 77 による数値計算ソフトウェア (丸善, 1989)